



FEUP Universidade do Porto
Faculdade de Engenharia

Guia para o estudo dos

AMPLIFICADORES DIFERENCIAIS E MULTIANDAR

Franclim F. Ferreira

Pedro Guedes de Oliveira

Vítor Grade Tavares

Março 2004

AMPLIFICADORES DIFERENCIAIS E MULTIANDAR

1. Introdução

Realimentação
negativa
Anexos - pág. 25

Teoria da
realimentação
Anexos - pág. 26

O uso de amplificadores operacionais (AmpOps) com realimentação negativa permite realizar montagens amplificadoras muito versáteis e, particularmente, com ganho muito estabilizado. Realmente, hoje em dia, os amplificadores que se usam são praticamente sempre com realimentação.

Por exemplo, a montagem inversora da fig. 1 tem um ganho v_o / v_i muito aproximadamente igual a $-R_2 / R_1$, requerendo-se, simplesmente, que o ganho do AmpOp seja muito grande, ainda que possa variar significativamente (i.e. $A \gg R_2 / R_1$), que a resistência de entrada seja também elevada, em particular que $R_i A \gg R_2$, e que a resistência de saída seja baixa ($R_o \ll R_2$). (Nota: A , R_i e R_o são parâmetros do modelo equivalente do AmpOp)

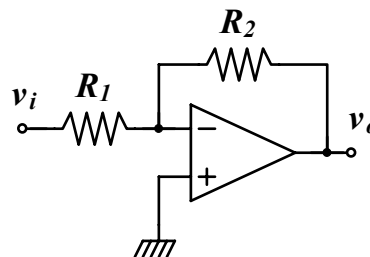


fig. 1 – Montagem inversora

Tomando como referência as montagens básicas, seja com BJTs, seja com FETs, põe-se, naturalmente, a questão: *Como realizar um amplificador que permita atingir aquele objectivo, i.e., que apresente um ganho suficientemente elevado, resistência de entrada alta e baixa resistência de saída, por forma a dar “suporte” ao AmpOp?*

Das montagens básicas, é a montagem de emissor comum (EC) com BJT [ou de fonte comum (FC) com FET] que permite obter um mais elevado ganho de tensão, simultaneamente com um R_i não muito baixo.

Assim, poder-se-ia realizar o amplificador de cima, com um só transistor, como indicado na fig. 2. As resistências R_2 e R_1 são as que definem o ganho. Por análise directa, é fácil verificar que se obtém um ganho $v_o / v_i \cong -9,1$ (verificar como exercício), razoavelmente próximo de $-R_2/R_1 = -10$.

Contudo, é notório que a montagem EC, por si só, não tem condições para poder realizar satisfatoriamente as características do AmpOp. Por exemplo, não tem entrada diferencial (logo, não serve para implementar a montagem não inversora), tem resistência de entrada relativamente baixa e resistência de saída elevada ($R_i \cong r_\pi$ e $R_o \cong 100 \text{ k}\Omega // 10 \text{ k}\Omega$).

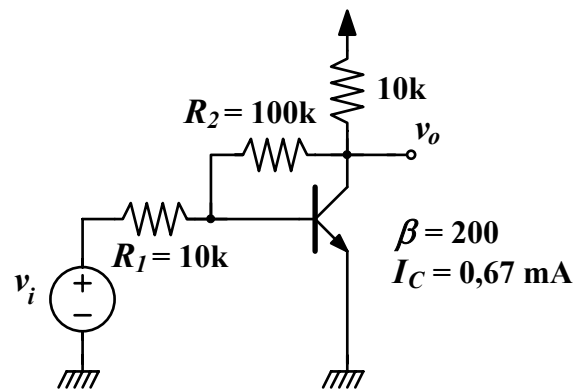


fig. 2 – Montagem de emissor comum

A resistência de entrada pode aumentar-se inserindo uma resistência no emissor; todavia isso reduz o ganho (e aumenta ainda mais a resistência de saída, embora marginalmente). Em alternativa (realista) podem colocar-se FETs na entrada – com o custo de terem menores g_m e conduzirem, por isso, a menores ganhos. E, de qualquer maneira, nenhum malabarismo permite conferir entrada diferencial, com alguma simetria, à montagem EC.

A solução é recorrer a uma montagem composta (com mais de um transistor) para obter entrada diferencial: o par diferencial.

Notemos, entretanto, que outras características do AmpOp deverão ainda ser procuradas: ganho muito elevado, resistência de entrada grande, resistência de saída baixa, desvio de tensão e de corrente próximos de zero, etc. Isto, sem perder de vista a melhoria de outras características como a largura de banda e a taxa máxima de variação (*slew-rate*), que podem ser mais ou menos importantes.

2. O par diferencial

Considere-se a montagem da fig. 3, em que o par diferencial é realizado com dois BJTs. Se $v_{B1} = v_{B2} = v_{CM}$, tensão de modo comum, as tensões v_{C1} e v_{C2} mantêm-se inalteradas mesmo quando v_{CM} varia (dentro de certos limites, impostos pela necessidade de os transístores funcionarem no modo activo).

Por outro lado, se $v_{B1} \neq v_{B2}$, as tensões v_{C1} e v_{C2} serão diferentes.

Assim, dizemos que o par diferencial (idealmente) responde a sinais diferenciais (i.e., a diferença das tensões de entrada) e rejeita o modo comum, i.e., não reage a sinais idênticos.

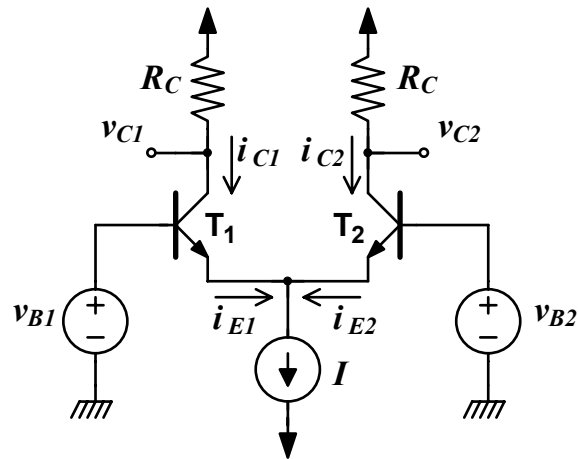


fig. 3 – Par diferencial bipolar

2.1. Variação das correntes

2.1.1. BJT

Sendo idênticos os transístores, como a soma das correntes de emissor é constante, quando se varia a tensão diferencial $v_D = v_{B2} - v_{B1}$, a corrente transfere-se de um para o outro transístor. Essa variação das correntes em função da tensão diferencial pode ver-se na fig. 4.

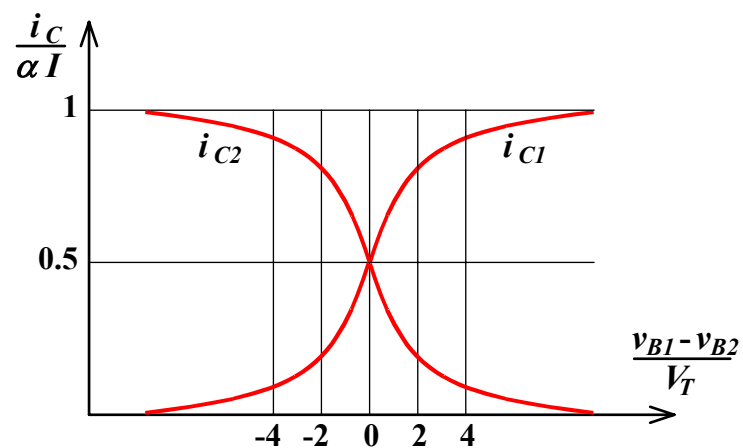


fig. 4 – Correntes do par diferencial BJT

A expressão das correntes pode ser dada por:

$$i_{C1,2} = \frac{\alpha I}{1 + e^{\pm v_D / V_T}}$$

O funcionamento só é aproximadamente linear para pequenas tensões diferenciais, zona em que a exponencial tem um comportamento aproximadamente linear. Pode ver-se que, para $v_D = V_T \cong 25 \text{ mV}$, o ganho varia cerca de 20%.

Por outro lado, basta uma entrada diferencial de cerca de $\pm 100 \text{ mV}$ para que um dos transístores tome praticamente toda a corrente.

2.1.2. FET

O esquema básico é semelhante ao do par diferencial bipolar, como se mostra na fig. 5, para um par diferencial com JFETs.

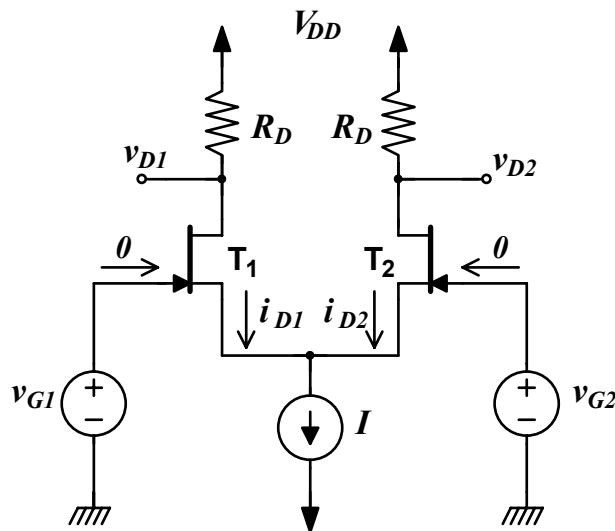


fig. 5 – Par diferencial com JFETs

A análise do funcionamento é também semelhante à do par diferencial bipolar.

Tendo em conta que

$$i_D = I_{DSS} \left(1 - \frac{v_{GS}}{V_P} \right)^2$$

designando $v_{id} = v_{G1} - v_{G2}$ e impondo $i_{D1} + i_{D2} = I$

obtém-se:

$$i_{D1,2} = \frac{I}{2} \pm v_{id} \frac{I}{-2V_P} \sqrt{2 \frac{I_{DSS}}{I} - \left(\frac{v_{id}}{V_P}\right)^2 \left(\frac{I_{DSS}}{I}\right)^2}$$

A distribuição das correntes, em função de v_{id} , pode ser vista na fig. 6, para um exemplo em que os parâmetros dos FETs são os indicados.

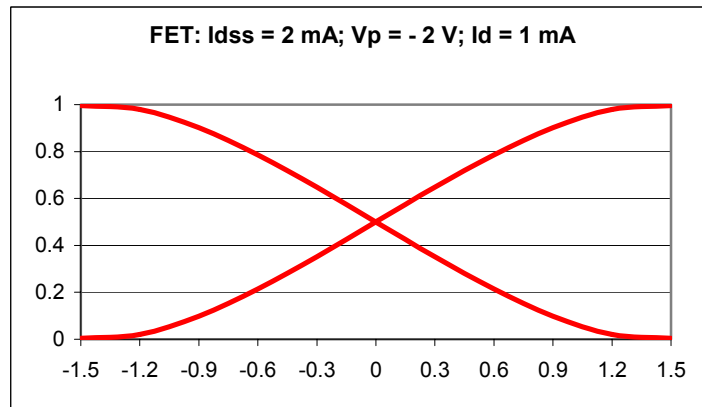


fig. 6 – Correntes do par diferencial JFET

As principais conclusões, relativamente ao par diferencial com BJTs, são, por um lado, a muito maior gama de valores de v_{id} e, por outro lado, a muito menor inclinação da característica na vizinhança da origem.

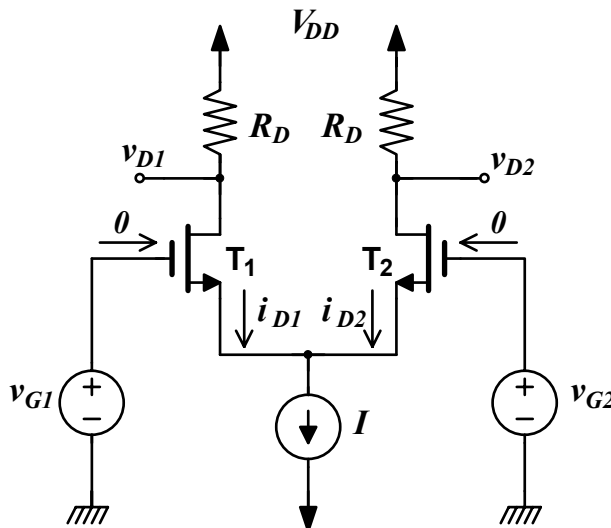


fig. 7 – Par diferencial com MOSFETs

A análise dum par diferencial com MOSFETs (ver fig. 7, onde se representa um par diferencial com MOSFETs de enriquecimento – canal n) não só é

semelhante como as conclusões são as mesmas, em relação ao par diferencial JFET.

De facto, a equação de transferência é a mesma dos JFETs, embora se escreva, habitualmente, com a forma:

$$i_D = K (v_{GS} - V_t)^2$$

Em consequência, as equações das correntes são as mesmas, embora com a forma:

$$i_{D1,2} = \frac{I}{2} \pm \sqrt{2KI} \left(\frac{v_{id}}{2} \right) \sqrt{1 - \frac{(v_{id}/2)^2}{I/2K}}$$

2.2. Funcionamento para pequenos sinais

Tomando como referência o caso do par diferencial BJT, se, à volta de $v_D = 0$, calcularmos:

$$\left. \frac{di_C}{dv_D} \right|_{v_D=0} = \frac{i_c}{v_d} \quad \text{obtem-se}$$

$$i_c = \frac{\alpha I}{2V_T} \frac{v_d}{2} = g_m \frac{v_d}{2}$$

Um ponto de vista alternativo para chegar a este resultado consiste em considerar o esquema da fig. 8 em que se considera apenas o funcionamento para pequenos sinais.

A resistência de entrada diferencial é $R_{id} = 2 r_\pi$, uma vez que olhando da base de qualquer dos transístores vemos $r_\pi + (1+\beta) r_e = 2r_\pi$.

Tendo em conta, por exemplo, que:

$$v_{c1} = -R_C \frac{v_d}{2 r_\pi} \beta = -R_C \frac{v_d}{2} g_m$$

resulta para os ganhos diferenciais, relativamente às três saídas possíveis:

$$A_{d1} = \frac{v_{c1}}{v_d} = -\frac{1}{2} g_m R_C$$

$$A_{d2} = \frac{v_{c2}}{v_d} = \frac{1}{2} g_m R_C$$

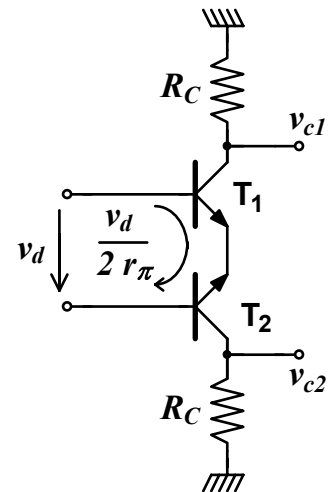


fig. 8 - Funcionamento para pequenos sinais

Ponto de vista alternativo
Anexos - pág. 30

$$A_{dd} = \frac{v_{c1} - v_{c2}}{v_d} = -g_m R_C$$

Este último ganho corresponde a um amplificador com entrada e saída diferencial (fig. 9).

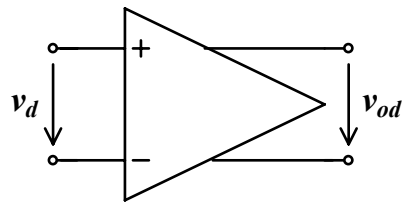


fig. 9 – Amplificador de entrada e saída diferenciais

Há ainda uma outra possibilidade de olhar a questão:

Se considerarmos que estamos em presença de um amplificador idealmente diferencial (em que o ganho em modo comum é essencialmente zero), podemos analisar a resposta a um sinal v_i de acordo com o circuito da fig. 10, considerando que se coloca a base de T_2 à massa: o que se passa no colector de T_2 não influencia T_1 . Neste, o que temos é uma configuração de emissor comum com resistência de emissor R_E , em que esta vale $r_{e2} = 1/g_{m2}$. Assim, o ganho será, aproximadamente

$$A = -\frac{R_{C1}}{R_E + 1/g_{m1}} = -\frac{R_C}{1/g_{m2} + 1/g_{m1}} \cong -\frac{g_m R_C}{2}$$

Se, contudo, se quisesse ver o que acontecia com a outra saída, basta pensar que as duas correntes (de sinal) dos dois colectores são necessariamente iguais, para ver que o ganho é o simétrico do que está acima indicado. Entretanto, chama-se desde já a atenção para o facto de esta configuração corresponder a uma variante do circuito conhecido por *cascode* que adiante será estudado.

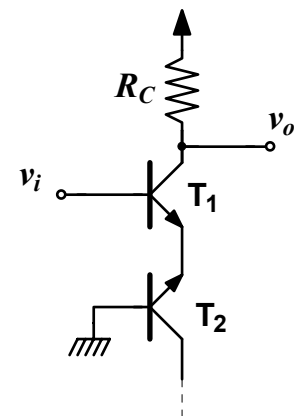


fig. 10 - Método alternativo de cálculo do ganho do par diferencial

Exercício 1: Se no esquema da fig. 3, inserir resistências nos emissores, como se vê na fig. 11, determine o ganho e a resistência de entrada diferencial.

Resposta:

$$A_{dd} = -\frac{R_C}{r_e + R_E}$$

e $R_{id} = (\beta + 1)(2r_e + 2R_E)$

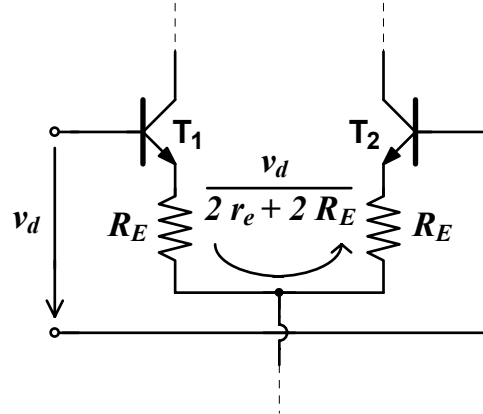


fig. 11 - Par diferencial com resistências nos emissores

Resolução Ex. 1
Anexos - pág. 32

A análise para pequenos sinais pode também fazer-se recorrendo à equivalência entre o par diferencial e a montagem EC.

Mesmo admitindo que a fonte de polarização não é ideal (ver fig. 12), em funcionamento rigorosamente diferencial, i.e., $v_{B1} = v_d/2$ e $v_{B2} = -v_d/2$, o nó comum aos emissores é uma massa virtual, em que um transistor “apanha” um sinal $+v_d/2$ e o outro $-v_d/2$. Assim, cada um dos transístores é equivalente a uma montagem EC com emissor à massa, como se mostra na fig. 13.

Do esquema da fig. 13 obtém-se:

$$\frac{v_{c1}}{v_d/2} = -g_m R_C$$

ou, se r_o do transístor não puder ser ignorado:

$$\frac{v_{c1}}{v_d/2} = -g_m (R_C // r_o)$$

Como $A_{d1} = v_{c1} / v_d$ resulta:

$$A_{d1} = -\frac{1}{2} g_m (R_C // r_o) \quad \text{e, naturalmente, } A_{d2} = -A_{d1} \text{ e } A_{dd} = 2 A_{d1}.$$

A análise dum par diferencial FET faz-se, compreensivelmente, de forma semelhante. A única diferença relevante é que a gama de funcionamento linear é significativamente maior no caso do par diferencial com FETs, podendo atingir alguns volt, enquanto no par bipolar é limitada a cerca de ± 25 mV.

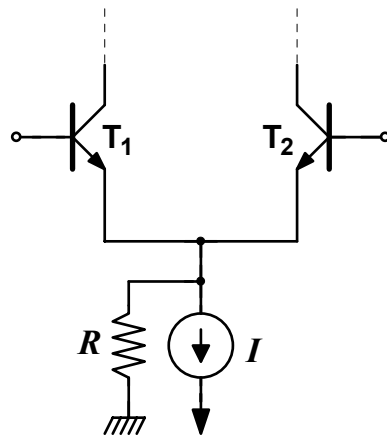


fig. 12 – Fonte de polarização não ideal

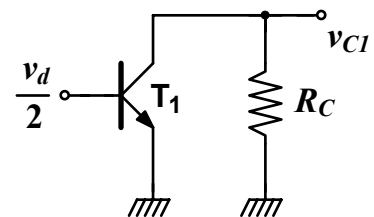


fig. 13 – Montagem EC equivalente

Obtém-se assim:

$$A_{d1} = \frac{v_{d1}}{v_{id}} = -\frac{g_m R_D}{2}$$

$$A_{d2} = \frac{v_{d2}}{v_{id}} = \frac{g_m R_D}{2}$$

$$A_{dd} = \frac{v_o}{v_{id}} = -g_m R_D$$

e

Se não for possível ignorar a resistência r_o , teremos de substituir a resistência R_D pelo paralelo $R_D // r_o$.

2.3. Funcionamento em modo comum

O funcionamento em modo comum está ilustrado na fig. 14.

Devido à simetria e a ser $v_{B1} = v_{B2}$, basta analisar metade do circuito, como se mostra na fig.15 (note-se que, para sinais de modo comum, podemos substituir a resistência R por duas resistências $2R$, em paralelo, o que nos permite analisar cada transistor separadamente).

Se $R_C \ll r_o$, teremos:

$$A_{c1} = \frac{v_{c1}}{v_{CM}} = -\frac{\alpha R_C}{r_e + 2R} \cong -\frac{R_C}{2R}$$

Analogamente:

$$A_{c2} = \frac{v_{c2}}{v_{CM}} \cong -\frac{R_C}{2R} \quad \text{e} \quad A_{cd} = \frac{v_{c1} - v_{c2}}{v_{CM}} = 0$$

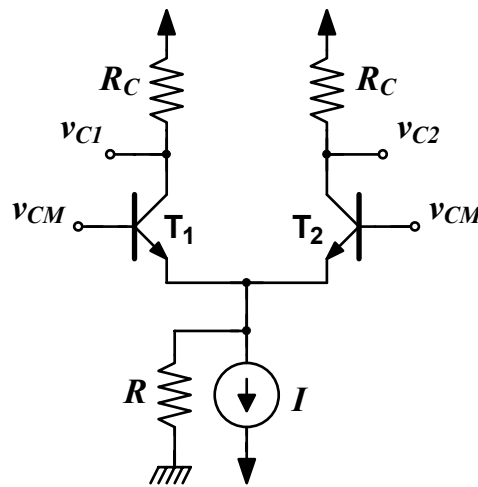


fig. 14 – Funcionamento em modo comum

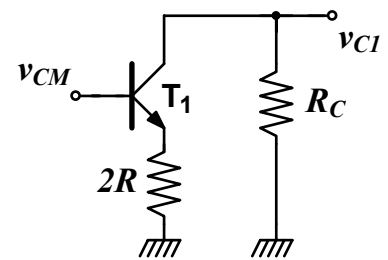


fig. 15 – Montagem EC equivalente para o modo comum

O coeficiente de rejeição do modo comum é, por definição,

$$CMRR \equiv 20 \log \left| \frac{A_d}{A_c} \right|$$

pelo que, para saída única (v_{c1} ou v_{c2}), teremos $CMRR \cong 20 \log |g_m R|$

e para saída diferencial $CMRR = \infty$, excepto, evidentemente, se não houver simetria perfeita. Verifique que, por exemplo, se $R_{C1} = R_C$ e $R_{C2} = R_C + \Delta R_C$, teremos:

$$A_{cd} \cong \frac{\Delta R_C}{2R}$$

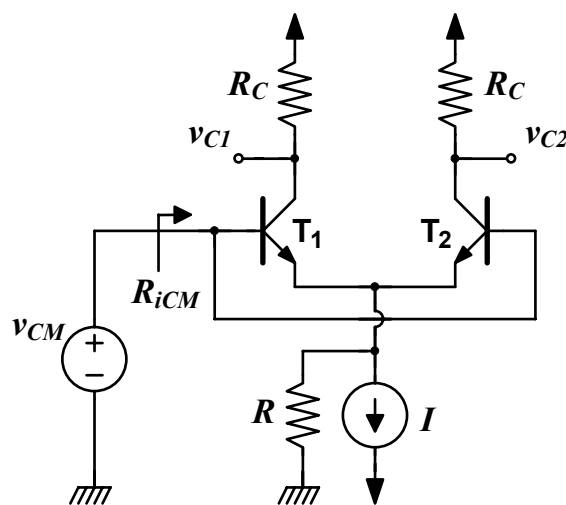


fig. 16 – Resistência de entrada em modo comum

A fig. 16 ilustra a definição de resistência de entrada em modo comum.

Resolução Ex. 2
Anexos - pág. 33

Considerando apenas meio circuito, a resistência vista por v_{CM} será $2 R_{iCM}$.

Exercício 2: Verifique que

$$R_{iCM} \cong \frac{r_{\mu}}{2} \parallel \left[(\beta + 1) \left(R \parallel \frac{r_o}{2} \right) \right]$$

e explique porque é que neste contexto (em que R é muito grande, em geral) faz sentido não esquecer o valor de r_{μ} , em geral desprezado por ser muito grande.

2.4. Funcionamento com tensões de entrada arbitrárias

Convém agora (re)introduzir a questão de recomposição dos sinais de entrada, v_{B1} e v_{B2} , em duas novas variáveis: $v_D = v_{B1} - v_{B2}$ e $v_{CM} = (v_{B1} + v_{B2})/2$ (fig. 17).

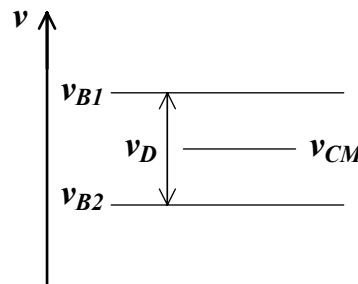


fig. 17 – Sinais de entrada

Como é evidente, isto conduz a $v_{B1} = v_{CM} + v_D / 2$ e $v_{B2} = v_{CM} - v_D / 2$. Designemos por v_1 e v_2 as componentes de sinal de v_{B1} e v_{B2} . Em geral, as tensões de entrada dum par diferencial, v_1 e v_2 , não correspondem nem a modo diferencial nem a modo comum.

Do que se disse acima, resulta:

$$v_d = v_1 - v_2 \quad \text{e} \quad v_{cm} = \frac{v_1 + v_2}{2}$$

Desde que a amplitude dos sinais permita que o funcionamento seja considerado linear, a saída será poderá ser expressa como $v_o = A_1 v_1 + A_2 v_2$, o que pode ser transformado em

$$v_o = A_d v_d + A_{cm} v_{cm}$$

e teremos então $A_d = (A_1 - A_2)/2$ e $A_{cm} = A_1 + A_2$.

Reescrevendo a expressão de v_o , obtemos:

$$v_o = A_d v_d \left(1 + \frac{A_{cm}}{A_d} \frac{v_{cm}}{v_d} \right) = A_d v_d \left(1 + \frac{1}{CMRR} \frac{v_{cm}}{v_d} \right)$$

(onde o $CMRR$ é expresso na forma não logarítmica) que demonstra portanto que, se o $CMRR$ for suficientemente grande, o sinal de saída depende somente da componente diferencial da entrada.

Como o funcionamento desejável seria precisamente este, a parcela

$$\frac{1}{CMRR} \frac{v_{cm}}{v_d}$$

constitui o erro do modelo do circuito meramente diferencial.

2.5. Outras características não ideais

2.5.1. Desvio de tensão à entrada

Se o par diferencial for perfeitamente simétrico, ligando as duas entradas à massa, a tensão de saída tomada entre os dois colectores (ou os dois drenos) será $v_o = 0$. Como a perfeita simetria é impossível, verifica-se que $v_o \neq 0$.

Assim, define-se desvio de tensão à entrada:

$$V_{OS} \equiv \frac{v_o}{A_d}$$

A assimetria do par pode resultar da dissemelhança das resistências de carga e/ou da dissemelhança das características dos transístores. Assim, se as resistências de carga diferirem de ΔR_C (ou ΔR_D), isto é, se

$$R_{C1,2} = R_C \pm \frac{\Delta R_C}{2} \quad \text{ou} \quad R_{D1,2} = R_D \pm \frac{\Delta R_D}{2}$$

resulta para um par de BJTs: $|V_{OS}| = V_T \frac{\Delta R_C}{R_C}$

e para um par de MOSFETs: $|V_{OS}| = \frac{V_{GS} - V_t}{2} \frac{\Delta R_D}{R_D}$

As características dos transístores, relevantes para a existência de desvio de tensão à entrada, são, para o caso dos BJTs, a corrente inversa de saturação I_S , e, para o caso dos FETs, o factor K (ou I_{DSS}) e a tensão limiar V_t (ou V_P).

Assim, para um par de BJTs, resulta um desvio:

$$|V_{OS}| = V_T \frac{\Delta I_S}{I_S}$$

e, para um par de MOSFETs:

$$V_{OS} = \frac{V_{GS} - V_t}{2} \frac{\Delta K}{K} \quad \text{e} \quad V_{OS} = \Delta V_t \quad \text{respectivamente.}$$

2.5.2. Corrente de polarização e desvio de corrente à entrada

As correntes de entrada são pouco relevantes no caso de pares diferenciais com FETs, dado o seu valor muito baixo, pelo que apenas consideraremos o caso de um par diferencial com BJTs.

Num par simétrico, as correntes de entrada, em repouso, são iguais:

$$I_{B1} = I_{B2} = \frac{I/2}{\beta + 1}$$

A este valor comum chamamos corrente de polarização à entrada (I_B). Devido à inevitável assimetria, as correntes são diferentes e a diferença chama-se desvio de corrente à entrada:

$$I_{OS} \equiv |I_{B1} - I_{B2}|$$

Em particular, se os β dos transístores diferirem de $\Delta\beta$, resulta um desvio:

$$|I_{OS}| = I_B \frac{\Delta\beta}{\beta}$$

Até aqui, indicámos a fonte de corrente usada para polarizar o par diferencial através de uma representação simbólica. Interessa agora ver como se pode realizar essa fonte de corrente.

Distinguiremos os casos dos circuitos discretos e dos circuitos integrados.

3. Circuitos de polarização dos pares diferenciais

3.1. Circuitos discretos

O circuito típico para a realização de uma fonte de corrente constante (FCC) com componentes discretos, está ilustrado na fig. 18, para o caso de se utilizarem BJTs.

Um exemplo concreto permite mais facilmente avaliar o projecto e as características do circuito.

Admitiremos $V_{BB} = 12 \text{ V}$ e $-V_{EE} = -12 \text{ V}$ e que desejamos $I_C = 1 \text{ mA}$. Para o transístor suporemos $\beta = 100$ e $V_A = 100 \text{ V}$.

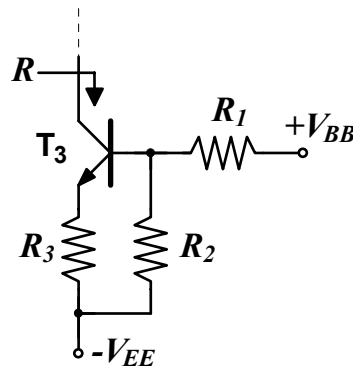


fig. 18 – Circuito discreto de polarização do par diferencial

Tomando $V_B = -8$ V, para $I_E \cong 1$ mA, resulta $R_3 = 3,3$ k Ω .

Então, admitindo $I_B \cong 0$, teremos:

$$\frac{R_2}{R_1 + R_2} = \frac{4}{24} \quad \text{e} \quad R_1 = 5 R_2$$

Escolhendo a corrente em R_1 e R_2 como sendo aproximadamente 10% de I_C , (para podermos desprezar I_B) teremos:

$$\frac{24}{R_1 + R_2} = 0,1 \text{ mA} \quad \text{donde } R_2 = 40 \text{ k}\Omega \text{ e } R_1 = 200 \text{ k}\Omega.$$

Resolução Ex. 3
Anexos - pág. 36

Exercício 3: Determine a resistência de saída da fonte, R , tendo em atenção o valor de r_o e que o transistor tem uma resistência R_3 no emissor.

Resposta: $R \cong 950 \text{ k}\Omega$

3.2. Circuitos integrados

Os valores requeridos para as resistências da montagem anterior são impraticáveis em circuitos integrados. Por outro lado, é fácil e económico fabricar transístores com características muito próximas. Além disso, os circuitos integrados usando exclusivamente tecnologia MOS (particularmente CMOS), de utilização crescente, dispensam mesmo o uso de resistências.

Desta forma, a técnica normalmente usada em circuitos integrados, para a realização de FCC é a de espelhos de corrente. O espelho básico com MOSFETs toma a forma ilustrada na fig. 19.

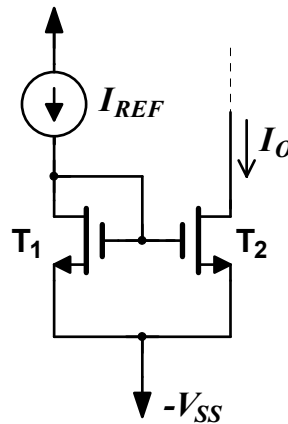


fig. 19 – Espelho básico com MOSFETs

Se os dois transístores forem exactamente iguais, uma vez que têm a mesma tensão V_{GS} , as suas correntes serão iguais. De facto, tendo em conta o efeito de modulação do comprimento de canal, essa igualdade só se verifica se $V_{DS2} = V_{DS1} = V_{GS}$. Desta forma, a resistência de saída do espelho, r_{o2} , é um parâmetro de qualidade da montagem.

Se se utilizarem transístores com tensões limiar iguais, mas com factores K diferentes, uma vez que será:

$$I_{REF} = K_1 (V_{GS} - V_t)^2 \quad \text{e} \quad I_O = K_2 (V_{GS} - V_t)^2$$

resulta:

$$I_O = \frac{K_2}{K_1} I_{REF} = \frac{(W/L)_2}{(W/L)_1} I_{REF}$$

expressão que mostra que se podem obter relações de transferência de corrente I_O / I_{REF} diferentes da unidade actuando simplesmente na geometria dos transístores.

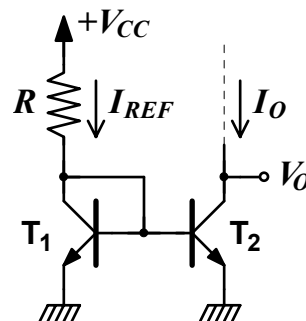


fig. 20 – Espelho de corrente básico com BJTs

O esquema do espelho de corrente básico com BJTs está representado na fig. 20, onde:

$$I_{REF} = \frac{V_{CC} - V_{BE}}{R}$$

Admitindo $T_1 \equiv T_2$, desprezando o efeito de β e de r_o , como $V_{BE1} = V_{BE2}$, resulta $I_O = I_{REF}$.

Se tivermos em conta o efeito de β , é fácil verificar que

$$\frac{I_O}{I_{REF}} = \frac{1}{1 + 2/\beta}$$

que mostra que o erro é tanto menor quanto maior for β .

Simultaneamente, a resistência de saída deste circuito utilizado como fonte de corrente é apenas r_o , cujo valor pode ser insuficientemente elevado. Assim, as modificações que são usualmente introduzidas no esquema básico do espelho de corrente visam estas duas limitações, resultantes de um β e de um r_o finitos.

O uso de um transistor extra (T_3 , na fig. 21) ou das configurações de Wilson e de Widlar respectivamente das figs. 22 e 23, procuram melhorar as características referidas.

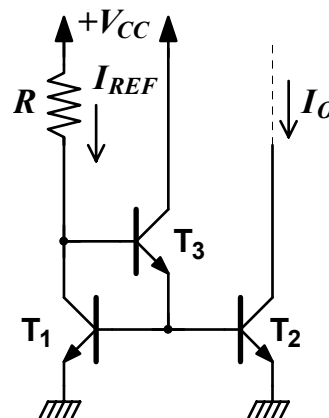


fig. 21 – Espelho com compensação de corrente de base

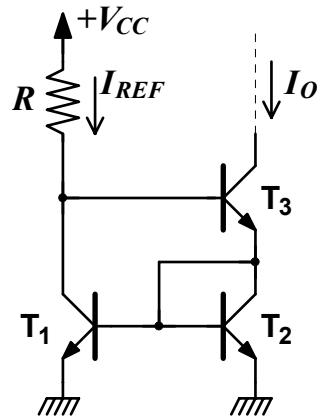


fig. 22 – Espelho de Wilson

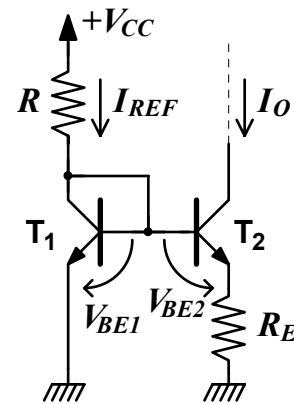


fig. 23 – Fonte de Widlar

Exercício 4: Determine I_o e/ou R_o para as configurações seguintes:

a) fig. 21

b) fig. 22

c) fig. 23.

Respostas:

$$a) \quad \frac{I_o}{I_{REF}} \cong \frac{1}{1 + 2/\beta^2}$$

$$b) \quad \frac{I_o}{I_{REF}} \cong \frac{1}{1 + 2/\beta^2} \quad R_o \cong \beta r_o / 2$$

$$c) \quad I_o R_E = V_T \ln \frac{I_{REF}}{I_o} \quad R_o \cong (1 + g_m R'_E) r_o$$

$$\text{com } R'_E = r_\pi // R_E$$

Resolução Ex. 4
Anexos - pág. 37

A resistência de saída dos espelhos MOS também pode ser aumentada usando configurações Wilson ou *cascode*.

4. Melhoria da largura de banda

Recordemos que a designação largura de banda de um amplificador se refere à banda de frequências dentro da qual o ganho permanece praticamente constante. Chamamos frequências de corte (inferior e superior) às frequências limite dessa banda. O critério usual para a definição dessas frequências corresponde a aceitar uma diminuição máxima de 3 dB, i.e.,

cerca de 30%, do valor do ganho (3 dB corresponde reduzir a potência a metade, o que, do ponto de vista da tensão, corresponde a $1 / \sqrt{2} \cong 0,707$).

No limite inferior, às baixas frequências, a diminuição do ganho resulta de se usar acoplamento capacitivo. Assim, quando se usa acoplamento directo entre os andares, como é o caso dos AmpOps integrados, não há, em geral, qualquer diminuição do ganho às baixas frequências, pelo que a frequência inferior de corte é zero.

Às altas frequências, a diminuição do ganho é inevitável pois resulta dos efeitos capacitivos intrínsecos dos transístores, o que deriva, afinal, do facto de frequências infinitas corresponderem a acelerações infinitas dos electrões (ou outros portadores, como será o caso das lacunas, nos semicondutores tipo p) e que por sua vez corresponderia a forças infinitas, obviamente impossíveis na Natureza. A frequência superior de corte depende não só das características dos transístores utilizados e dos seu ponto de funcionamento, mas também das configurações de circuito utilizadas.

Num amplificador de acoplamento directo, a largura da banda coincide pois com a frequência superior de corte.

4.1. Largura de banda da montagem de emissor comum

O comportamento da montagem de emissor comum às altas frequências interessa especialmente para o estudo do par diferencial, na medida em que, como vimos, o par diferencial é de certo modo equivalente a um emissor comum. Das três montagens básicas é justamente o emissor comum que apresenta pior largura de banda, i.e., menor frequência superior de corte.

A razão deste pior comportamento às altas frequências pode facilmente ver-se através duma análise simplificada do esquema equivalente às altas frequências da fig. 24 onde desprezámos r_o e, por simplicidade, omitimos a malha de polarização da base.

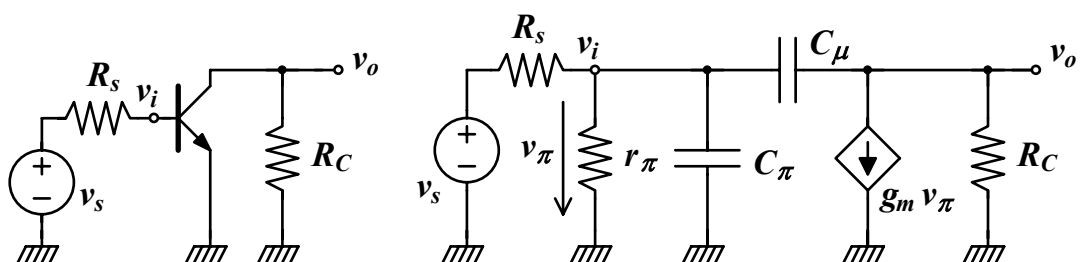


fig. 24 – Esquema equivalente às altas frequências da montagem de EC

Exercício 5: Verificar através da análise nodal sobre o circuito equivalente, que a expressão do ganho é:

$$\frac{v_o}{v_s} = \left(-g_m R_C \frac{r_\pi}{r_\pi + R_s} \right) \frac{1 - (s C_\mu / g_m)}{1 + s \{ R [C_\pi + (1 + g_m R_C) C_\mu] + R_C C_\mu \} + s^2 R R_C C_\pi C_\mu}$$

em que $R = r_\pi // R_s$.

Note os seguintes aspectos:

- o primeiro factor (dentro de parêntesis) é o ganho às MF que, no modelo em causa, corresponde a fazer $s=0$;
- a expressão tem um zero à frequência $s=g_m/C_\mu$ (note que, efectivamente, a essa frequência, $v_o = 0$, já que a corrente em C_μ , i.e., $s C_\mu v_\pi$, iguala $g_m v_\pi$ pelo que não há corrente em R_C – ver texto);

- se pensarmos que a forma do denominador é $1 - s \left(\frac{1}{\omega_1} + \frac{1}{\omega_2} \right) + s^2 \frac{1}{\omega_1 \omega_2}$

é fácil de ver que o primeiro pólo é essencialmente igual ao inverso do coeficiente de s , já que o segundo é muito maior.

Resolução Ex. 5
Anexos - pág. 42

Teorema de Miller
Anexos - pág. 3

Podemos obter uma parte da resposta indicada no Exercício 5, de um modo simplificado, aplicando o teorema de Miller à capacidade C_μ , usando para o ganho, o valor do ganho às médias frequências.

Na verdade, observando a fig. 25, notamos que o ganho, embora decrescente com a frequência, na vizinhança do primeiro pólo, ainda difere pouco do valor do ganho às médias. Assim, podemos usar este valor para determinar, de forma aproximada, a frequência do primeiro pólo. Por outro lado, resulta claro que não fará sentido usar esse mesmo ganho de MF para frequências maiores.

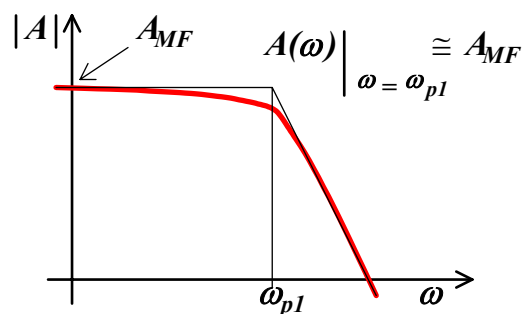


fig. 25 – Ganho às MF e primeiro pólo

Desta forma, o esquema resultante (fig. 26) só é válido para a determinação da largura de banda ($\omega_H \cong \omega_{p1}$), mas não da totalidade da resposta em frequência. Além disso, é notório o desaparecimento do zero.

Obtemos pois o esquema da fig. 26 em que

$$C_1 = C_\mu (1 - K), \quad C_2 = C_\mu \left(1 - \frac{1}{K} \right) \quad \text{e} \quad K = \frac{v_o}{v_i} \cong \frac{v_o}{v_\pi}$$

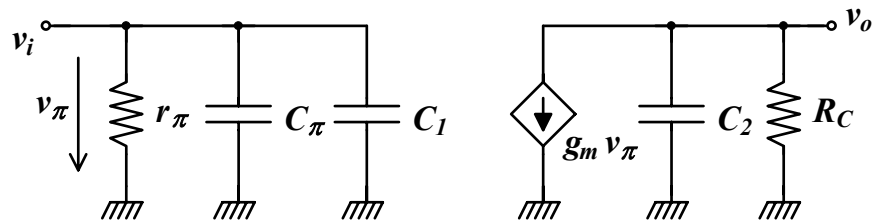


fig. 26 – Esquema equivalente às AF da montagem de EC simplificado pela aplicação do teorema de Miller

O valor de K é fácil de obter:

$$K = -g_m R_C$$

Como se trata de um valor elevado e negativo, resulta:

$$C_1 \cong g_m R_C C_\mu \quad \text{e} \quad C_2 \cong C_\mu$$

Assim, as constantes de tempo associadas às duas capacidades independentes são

$$\tau_1 = R (C_\pi + g_m R_C C_\mu) \quad \text{e} \quad \tau_2 = R_C C_\mu$$

com $R = r_\pi // R_s$

e os pólos correspondentes

$$\omega_1 = \frac{1}{\tau_1} \quad \text{e} \quad \omega_2 = \frac{1}{\tau_2}$$

Como, em geral, $\omega_1 \ll \omega_2$, pode-se considerar que o limite da banda coincide com ω_1 :

$$\omega_H \cong \omega_1 = \frac{1}{R (C_\pi + g_m R_C C_\mu)}$$

Por outro lado, a aproximação utilizada do ganho às médias não nos autoriza a identificar o valor de ω_2 com o segundo pólo do circuito original.

Capacidades independentes
Anexos - pág. 14

Estimativa mais aproximada
Anexos - pág. 22

Método das constantes de tempo
Anexos - pág. 12

Pode obter-se uma estimativa mais aproximada, não só do primeiro como do segundo pólo, embora mais laboriosa, usando o método das constantes de tempo.

Note-se, como referência, que C_π e C_μ têm valores típicos da ordem das dezenas e das unidades de pF, respectivamente. Apesar de C_μ ser muito pequena contribui com um valor grande, pois é multiplicada pelo ganho da montagem. Isto é designado por efeito multiplicador de Miller.

Ainda uma referência ao zero. No esquema da fig. 24 a tensão na saída anular-se-á quando a corrente no condensador C_μ for igual à da fonte de corrente, i.e., não havendo corrente em R_C . Então,

$$(v_\pi - v_o) s C_\mu = g_m v_\pi \Rightarrow s = \frac{g_m}{C_\mu}$$

É, portanto, esta a frequência do zero, que condiz com aquela que foi calculada no Exercício 5. Note-se que, com os valores dados para as capacidades e se g_m for da ordem de grandeza de 100 mA/V, esse zero coloca-se a uma frequência muito maior do que as dos pólos. Embora, de momento isso pareça não ter muita importância, chamamos desde já a atenção para o facto de o zero se colocar no semi-plano direito (é positivo), o que leva a que, ao contrário do que é normalmente esperado, ele introduza um atraso de fase e não um avanço, comportando-se deste ponto de vista como se fosse um pólo no semi-plano esquerdo.

O efeito multiplicador de Miller não existe, nem na montagem de base comum, nem na de colector comum. Na primeira, ambos os condensadores estão à massa e na segunda o condensador C_π está entre dois pontos com ganho positivo e ligeiramente menor do que 1: o efeito de Miller está, portanto, posto fora de causa. Desta forma, estas montagens têm frequência superior de corte bastante maior. É conhecido o efeito, numa dada montagem, de o produto ganho-largura de banda ser aproximadamente constante – se o ganho é aumentado, a largura de banda diminui. Ora, se repararmos, das três montagens consideradas, só a de EC apresenta simultaneamente ganhos de tensão e de corrente maiores do que a unidade. A montagem de CC tem ganho de tensão unitário e a de BC ganho de corrente unitário; assim, de certo modo, é “natural” que a existência de dois ganhos elevados faça diminuir a largura de banda.

Resulta desta análise que o comportamento às altas frequências da montagem de emissor comum (logo, também o do par diferencial) é relativamente pobre, pelo que interessa analisar a possibilidade de o melhorar.

Uma montagem com ganho de tensão equivalente ao emissor comum, mas com maior largura de banda é o par “cascode”.

4.2. Par “cascode” EC-BC

A fig. 27 representa (a) o esquema de polarização do par “cascode” e (b) o seu esquema equivalente para sinais, onde $R_B = R_1 // R_2$.

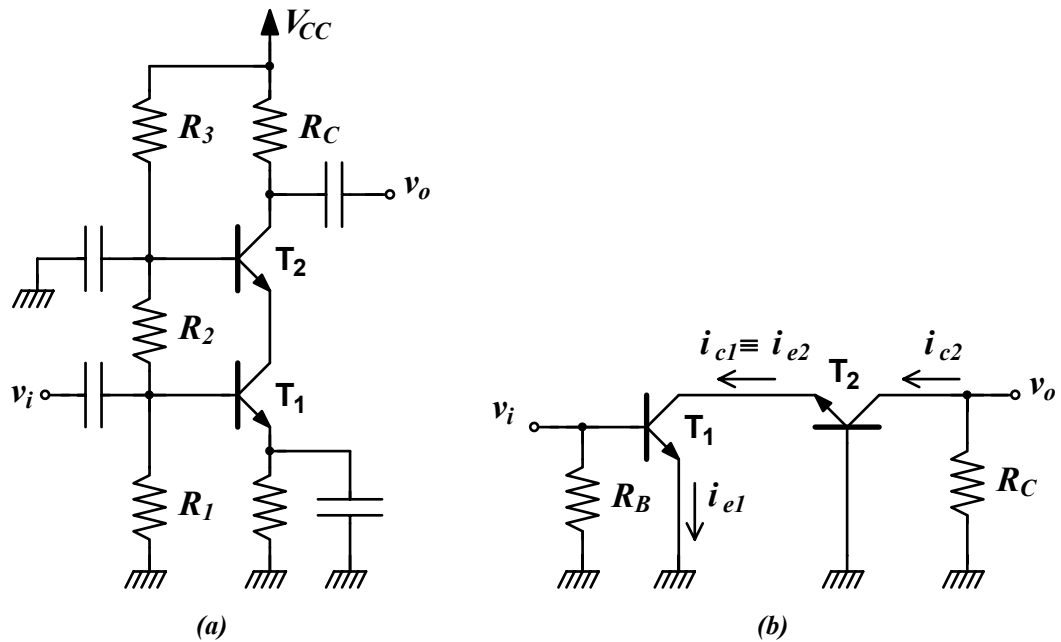


fig. 27 – Par *cascode* EC-BC; (a) esquema de polarização; (b) esquema equivalente para sinais

A análise, às baixas frequências, do esquema da fig. 27(b) conduz a:

$$\begin{aligned}
 v_o &= -R_C i_{c2} = -\alpha R_C i_{c1} = \\
 &= -\alpha^2 R_C i_{e1} = -\alpha^2 R_C \frac{v_i}{r_e} = \\
 &= -\alpha g_m R_C v_i \cong \\
 &\cong -g_m R_C v_i
 \end{aligned}$$

pelo que se vê que o ganho v_o / v_i é equivalente ao de um emissor comum realizado com um transistor igual e com o mesmo ponto de funcionamento estático.

Há, contudo, uma diferença que pende favoravelmente para o “cascode”.

De facto, desejando um ganho elevado, opta-se por um valor elevado de R_C . Se este for suficientemente grande, a aproximação $r_o \gg R_C$ pode deixar de ser aceitável, pelo que, para o emissor comum, deveremos considerar:

$$A_v = -g_m (r_o // R_C)$$

Se for $R_C \gg r_o$, vemos que o máximo valor do ganho será $-g_m r_o$. Para ver o que se passa com o “cascode” determinemos G_m e R_o relativos ao modelo equivalente da fig. 28, correspondente ao esquema da fig. 27 (a).

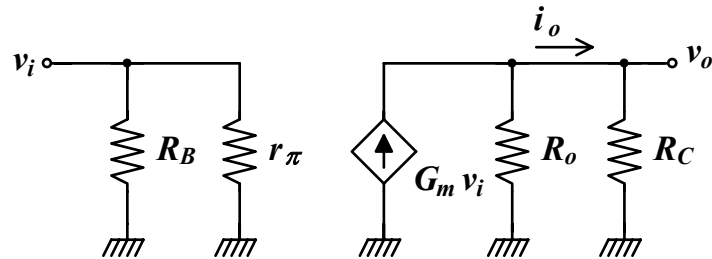


fig. 28 – Modelo equivalente do par cascode

Calculando G_m , vem:

$$\begin{aligned}
 G_m &\equiv \left. \frac{i_o}{v_i} \right|_{v_o=0} = -\frac{i_{c2}}{v_i} = -\frac{\alpha i_{c1}}{v_i} = \\
 &= -\frac{\alpha^2 i_{e1}}{v_i} = -\frac{\alpha^2}{r_e} = -\alpha g_m \cong \\
 &\cong -g_m
 \end{aligned}$$

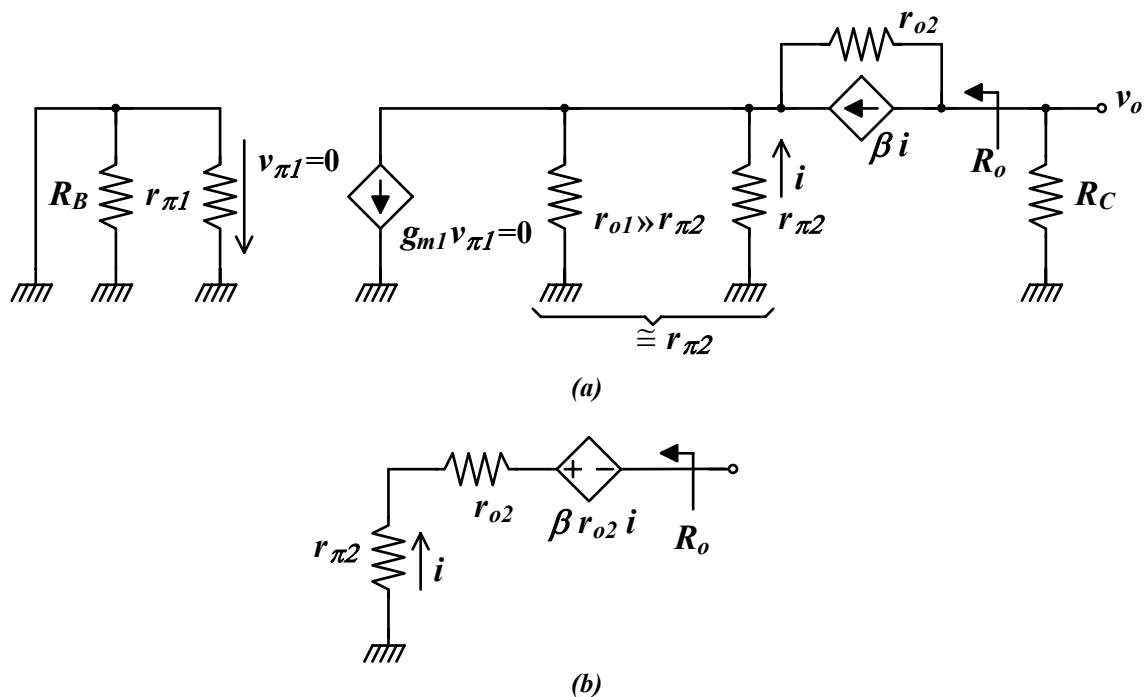


fig. 29 – Cálculo da resistência de saída R_o ; (a) Imposição da condição de desativação das fontes independentes; (b) Simplificação do esquema anterior

Para calcular R_o , usaremos a fig. 29.

Na fig. 29 (a) impusemos a condição de desactivação das fontes independentes, o que anula a fonte $g_{m1} v_{\pi 1}$. Uma vez que $r_{o1} \gg r_{\pi 2}$, o seu paralelo é aproximadamente $r_{\pi 2}$. Finalmente, a aplicação do teorema de Thévenin conduz ao esquema da fig. 29 (b), onde o cálculo da resistência de saída é imediato, obtendo-se:

$$R_o = r_{\pi 2} + (\beta + 1)r_{o2} \cong \beta r_o$$

onde se considerou $r_o = r_{o1} = r_{o2}$ (transístores iguais com o mesmo ponto de funcionamento).

Resulta, assim, para o ganho de tensão:

$$A_v = G_m (R_o // R_C) = -g_m (\beta r_o // R_C)$$

pelo que o valor máximo do ganho será $-g_m \beta r_o$, consideravelmente maior do que o do emissor comum.

Como se disse atrás, a largura de banda do “cascode” é maior do que a do emissor comum equivalente. Vejamos porquê através de uma análise qualitativa simplificada.

O segundo andar do “cascode” é um base comum, cuja resposta em frequência é muito boa. Assim, é o primeiro andar, um emissor comum, que vai condicionar, prioritariamente, a resposta às altas frequências. No emissor comum, a baixa frequência superior de corte resulta do efeito multiplicador de Miller sobre a capacidade $C_{\mu l}$. Contudo, como a carga do primeiro andar é a baixa resistência de entrada (r_e) do segundo andar, o factor multiplicador de Miller vai ser apenas:

$$1 - K = 1 - (-g_m r_e) = 1 + 1 = 2$$

Desta forma, a frequência superior de corte do circuito vai ser apreciavelmente maior do que a do emissor comum.

4.3. Par “cascode” complementar EC-BC

A fig. 30 representa (a) o esquema de polarização do par “cascode” complementar e (b) o seu esquema equivalente para sinais.

Esta montagem utiliza um transístor *nnp* e um *pnp*, cujo modelo equivalente para sinais coincide com o da montagem anterior, o “cascode” de transístores não complementares. Aplicam-se, assim, os esquemas das figs. 28 e 29.

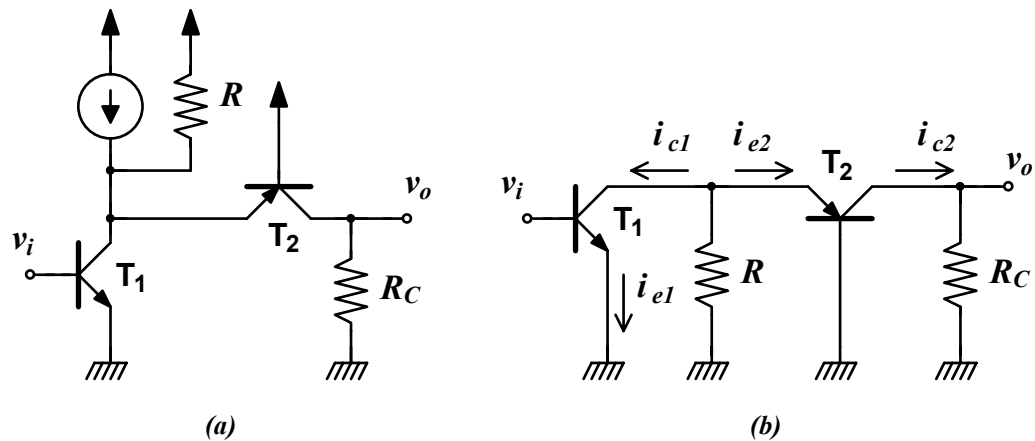


fig. 30 – Par *cascode* complementar EC-BC; (a) esquema de polarização; (b) esquema equivalente para sinais

Recorde-se que o facto de os transístores serem *pnp* ou *nnp* em nada altera o seu funcionamento para sinal. A única mudança advém de ser necessário fornecer uma corrente contínua que alimente simultaneamente o colector de T_1 e o emissor de T_2 , mas cuja alteração aos parâmetros de sinal do circuito é desprezável, uma vez que a resistência que lhe estará associada é normalmente muito maior do que r_{e2} com a qual estará em paralelo à massa. Pode, porém, acontecer que $I_{E1} \neq I_{E2}$ o que poderá levar a parâmetros diferentes para os dois transístores.

Quanto ao resto, toda a restante análise para sinal é portanto ainda válida.

Esta montagem apresenta ainda uma outra vantagem de grande interesse na arquitectura dos amplificadores de vários andares, como é o caso dos AmpOps: o deslocamento de nível entre a entrada e a saída verificado no “cascode” canónico pode ser anulado. De facto, neste último, o deslocamento de nível corresponde a:

$$|V_{CE2}| + |V_{CB1}|$$

enquanto no “cascode” complementar é apenas:

$$-|V_{CE2}| + |V_{CB1}|$$

4.4. Par “cascode” complementar CC-BC

Esta montagem utiliza um transístor *nnp* e um *pnnp*, cujo esquema equivalente para sinais está representado na fig. 31.

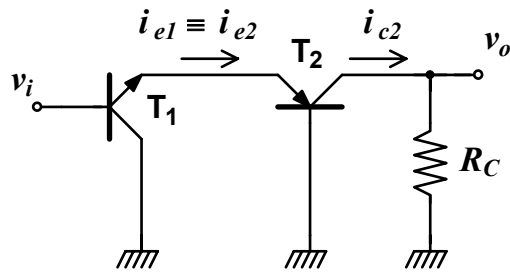


fig. 31 – Par *cascode* complementar – montagem CC-BC
- esquema equivalente para sinais

Admitindo transístores com características idênticas e o mesmo ponto de funcionamento estático, a análise conduz a:

$$v_o = R_C i_{c2} = \alpha R_C i_{e1} = \alpha R_C \frac{v_i}{2r_e} = \frac{g_m}{2} R_C v_i$$

donde $A_v = \frac{g_m}{2} R_C$

isto é, o ganho é positivo (circuito não inversor) e metade do ganho do “cascode” EC-BC.

Em compensação, notemos que a resistência de entrada é o dobro da do “cascode” EC-BC: $R_i = 2r_\pi$

Calculemos agora o máximo ganho possível. O cálculo de G_m é trivial e conduz a: $G_m = \frac{g_m}{2}$

Para o cálculo de R_o , utilizaremos a fig. 32 onde se representam os dois passos essenciais do processo de determinação da resistência de saída do circuito da fig. 31 (a montante de R_C), usando o método das transformações de circuito. No esquema da fig. 32, admitimos que o valor da resistência da fonte, R_s , era desprezável face a $r_{\pi 1}$. Se isso não for verdade, haverá que substituir $r_{\pi 1}$ por $R_s + r_{\pi 1}$, e o valor da resistência de saída resultará um pouco maior. Assim, o valor a seguir deduzido deverá ser encarado como um limite inferior do valor mais geral da resistência de saída.

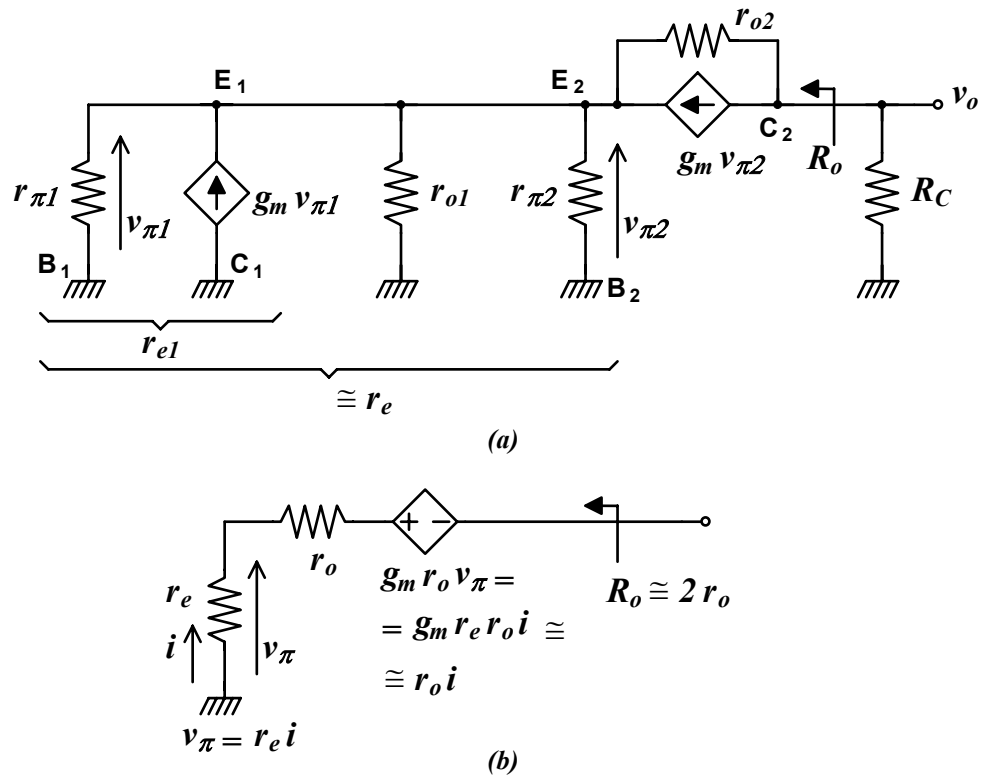


fig. 32 – Cálculo da resistência R_o ; (a) Imposição da condição de desactivação das fontes independentes; (b) Simplificação do esquema anterior

Exercício 6: Determine a resistência de saída R_o , usando o método tradicional de cálculo da resistência vista de dois pontos de um circuito.

Resposta: $R_o \cong 2 r_o$

Resolução Ex. 6
Anexos - pág. 43

Nestas condições, o ganho máximo será $A_v = g_m r_o$, equivalente ao do emissor comum.

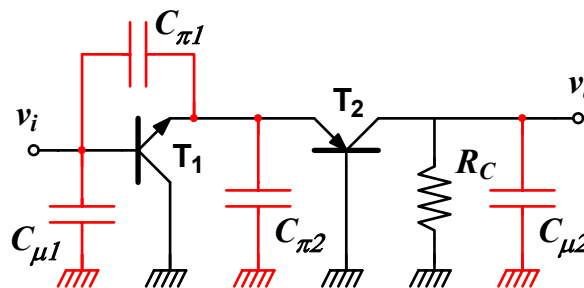


fig. 33 – Capacidades na montagem CC-BC

Quanto à largura de banda, podemos avaliá-la de um modo simples. Notemos que a capacidade $C_{\mu 1}$ está à massa, assim como $C_{\pi 2}$ e $C_{\mu 2}$ (ver fig. 33).

determinável
Anexos - pág. 20

Teorema de Miller
Anexos - pág. 3

Por outro lado, a capacidade $C_{\pi 1}$ liga dois pontos entre os quais o ganho é facilmente determinável como sendo $\frac{1}{2}$ e independente da frequência. Esta conclusão facilita-nos o cálculo por aplicação do teorema de Miller a $C_{\pi 1}$, de forma rigorosa, i.e., sem a habitual restrição resultante de se utilizar o ganho às médias.

Desta forma, resulta o esquema equivalente da fig. 34.

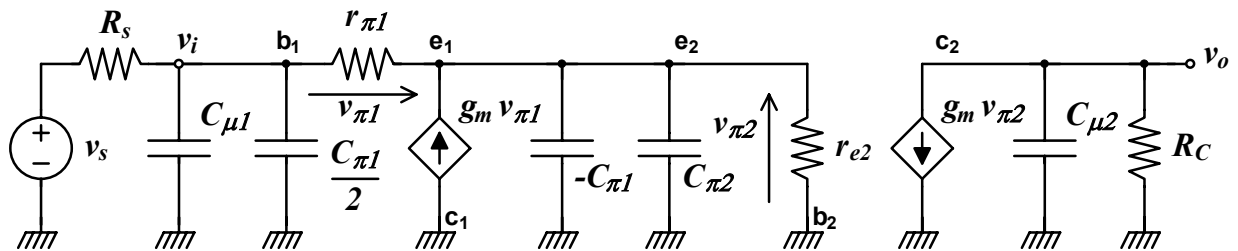


fig. 34 –Esquema equivalente da montagem CC-BC aplicando o teorema de Miller a $C_{\pi 1}$

Capacidades independentes
Anexos - pág. 14

onde, uma vez que $-C_{\pi 1}$ e $C_{\pi 2}$ se anulam, o circuito apresenta apenas duas capacidades independentes, cujas constantes de tempo associadas são:

$$\tau_1 = \left(C_{\mu} + \frac{C_{\pi}}{2} \right) (R_s // 2r_{\pi}) \quad \text{e} \quad \tau_2 = C_{\mu} R_C$$

Qual dos pólos correspondentes será dominante ou, pelo menos, de frequência mais baixa, dependerá dos parâmetros do circuito, mas é notório que qualquer deles ocorre a frequência muito mais elevada do que no emissor comum e mesmo mais elevada do que na montagem EC-BC.

Montagem EC-BC
Anexos - pág. 19

Podemos chegar a esta mesma conclusão de uma forma qualitativa. Realmente, a montagem CC-BC consta de dois andares, ambos com muita boa resposta às altas frequências; em particular, o primeiro andar, um colector comum, tem frequência superior de corte mais elevada do que a de um emissor comum de baixo ganho, como é o caso do primeiro andar do “cascode” EC-BC; o segundo andar é, igualmente, um base comum com frequência de corte muito elevada.

4.5. Par diferencial “cascode”

As boas propriedades de resposta em frequência do “cascode” complementar são utilizadas no par diferencial “cascode”, cujo esquema se pode ver na fig. 35, e que é utilizado como andar de entrada, por exemplo, do AmpOp 741.

Para calcular o ganho de tensão, notemos que:

$$v_o = -R_C i_c = -\alpha R_C i_e = -\alpha R_C \frac{v_d}{4r_e} = -\frac{g_m}{4} R_C v_d$$

donde $A_v = -\frac{g_m}{4} R_C$ e onde concluímos que o ganho é metade do que se obtém com um par diferencial simples. Por outro lado, a resistência de entrada é o dobro: $R_i = 4r_e$.

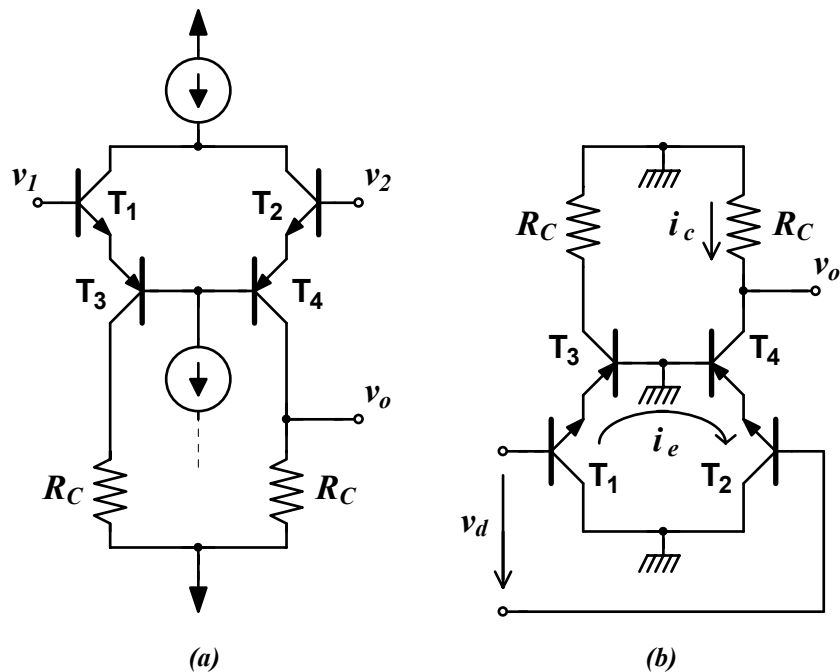


fig. 35 –Par diferencial *cascode*; (a) esquema de ligações simplificado; (b) esquema equivalente para sinais

A utilização do “cascode” no par diferencial melhora as características gerais do par, embora pareça reduzir o ganho. Note-se, contudo, que o limite máximo do ganho é o mesmo do par diferencial simples.

Esta discussão sobre o ganho vem levantar a questão de se o valor do ganho permitido pelo par diferencial é suficiente para atingir os valores tipicamente apresentados por um AmpOp de uso geral.

5. Maximização do ganho do par diferencial

Como referência, consideremos o par diferencial simples com saída única (fig. 36).

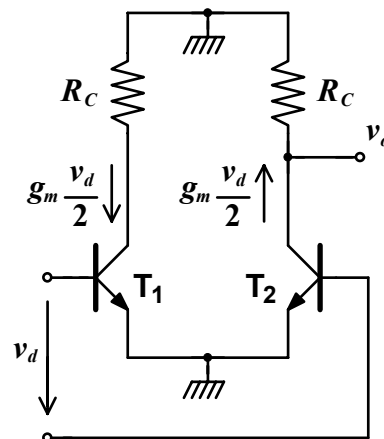


fig. 36 –Cálculo do ganho do par diferencial simples

O ganho diferencial, em circuito aberto, é, como vimos:

$$A_d = \frac{g_m}{2} (R_C // r_o)$$

Não sendo praticável utilizar resistências passivas de valor muito elevado, em geral, será $R_C \ll r_o$, pelo que:

$$A_d \cong \frac{g_m R_C}{2}$$

5.1. Par diferencial com carga activa simples

Poderemos aumentar consideravelmente o ganho se, em vez de uma carga passiva, utilizarmos uma carga activa, i.e., uma montagem de fonte de corrente com resistência de saída R_o que, como já vimos, pode ser várias vezes superior a r_o (fig. 37).

A análise conduz a um valor do ganho:

$$A_d = \frac{g_m}{2} (R_o // r_o)$$

Assim, se, por exemplo, for $R_o = 4 r_o$, obteremos:

$$A_d = \frac{g_m}{2} (0,8 r_o)$$

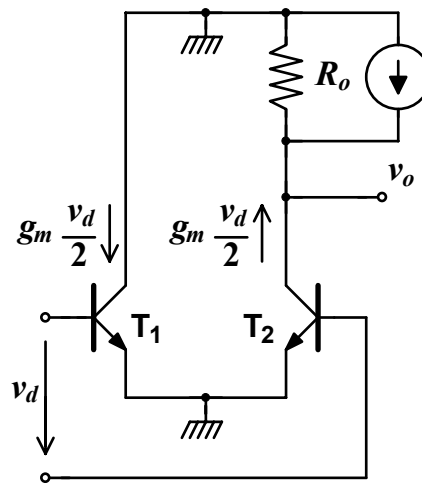


fig. 37 – Esquema equivalente para sinais do par diferencial com carga activa simples

5.2. Par diferencial com carga activa de espelho de corrente

Podemos conseguir um valor maior do ganho se utilizarmos como carga um espelho de corrente, como se mostra na fig. 38.

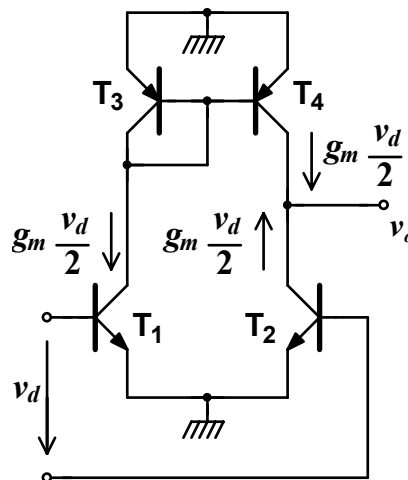


fig. 38 – Esquema equivalente para sinais do par diferencial com carga activa de espelho de corrente

Efeito do espelho
Anexos - pág. 18

O efeito do espelho conduz a:

$$A_d = g_m (r_{o2} // r_{o4})$$

e se $r_{o2} = r_{o4} = r_o$ vem:

$$A_d = \frac{g_m}{2} r_o$$

superior ao que se obtém com carga activa simples.

Podemos ainda melhorar este valor utilizando um espelho com maior resistência de saída (fig. 39).

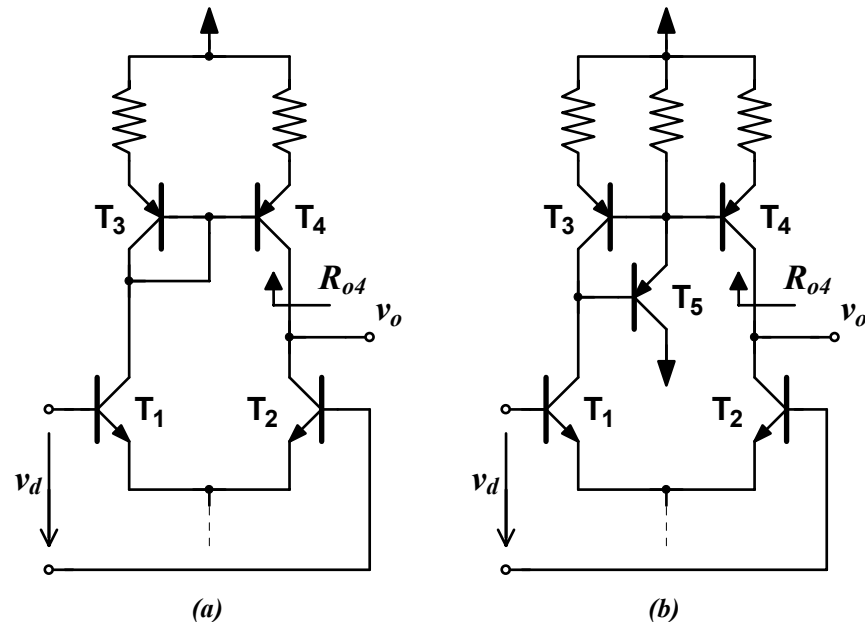


fig. 39 – Par diferencial com carga activa de espelho de corrente; (a) espelho de Widlar simétrico; (b) espelho com compensação de corrente de base

Quer utilizando o espelho de Widlar simétrico (fig. 39 (a)), quer o espelho de compensação da corrente de base (fig. 39 (b)), obtemos:

$$A_d = g_m (r_{o2} // R_{o4})$$

e sendo $r_{o2} = r_{o4} = r_o$, como $R_{o4} > r_o$ virá:

$$A_d > \frac{g_m}{2} r_o$$

Por exemplo, se $R_{o4} = 4 r_o$ vem:

$$A_d = g_m (0,8 r_o)$$

Concluimos, assim, que o máximo ganho, em circuito aberto, (em carga será menor) é da ordem de grandeza de $g_m r_o / 2$ (poderá, apenas, ser um pouco maior).

Ora

$$\frac{1}{2} g_m r_o = \frac{1}{2} \frac{I_C}{V_T} \frac{V_A}{I_C} = \frac{1}{2} \frac{V_A}{V_T}$$

Se, por exemplo, considerarmos $V_A = 100$ V, resulta:

$$\frac{1}{2} \frac{V_A}{V_T} = 2000$$

Este valor, embora possa ser um pouco aumentado, fica muito longe do valor normal das dezenas a centenas de milhar, característico dos AmpOps.

Mesmo independentemente de outras considerações, como, por exemplo, relativamente a resistência de saída, fica claro que um par diferencial é insuficiente para realizar um amplificador com características equivalentes às de um AmpOp. É necessário um segundo andar (pelo menos) para conseguir o nível de ganho pretendido.

Este segundo andar terá pois de ter ganho razoavelmente elevado (pelo menos, umas boas dezenas) e elevada resistência de entrada a fim de não degradar o elevado ganho do primeiro andar. Seria desejável que também tivesse baixa resistência de saída, como requer a estrutura de um AmpOp. Note-se, entretanto, que este andar não necessita de entrada diferencial.

5.3. Um par diferencial CMOS com carga activa

A fig. 40 mostra um exemplo de um par diferencial CMOS com carga activa.

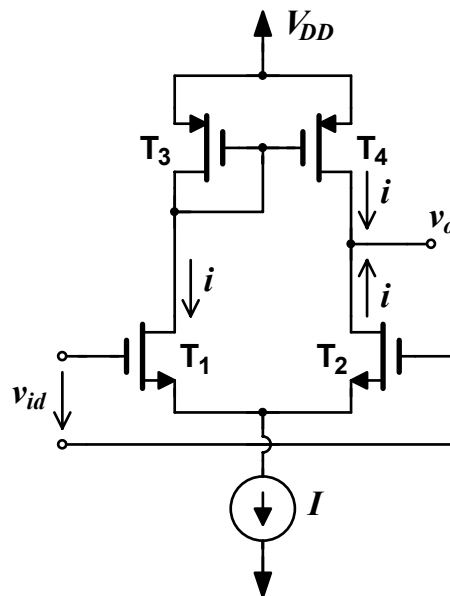


fig. 40 – Par diferencial CMOS com carga activa

A tensão contínua de saída é, normalmente estabelecida pelo andar seguinte, como se pode ver no estudo dos circuitos internos dos AmpOps.

O circuito é análogo ao da versão bipolar. Assim, o sinal de corrente é:

$$i = \frac{g_m v_{id}}{2} \quad \text{onde} \quad g_m = \frac{I}{V_{GS} - V_t}$$

A tensão de saída será:

$$v_o = 2i(r_{o2} // r_{o4})$$

Para $r_{o2} = r_{o4} = r_o = \frac{V_A}{I/2}$

o ganho de tensão vem:

$$A_v \equiv \frac{v_o}{v_{id}} = \frac{g_m r_o}{2} = \frac{V_A}{V_{GS} - V_t}$$

Para obter ganhos elevados, pode usar-se um par diferencial *cascode* e um espelho de corrente *cascode*. Isto, contudo, diminui a excursão possível do sinal na saída.

O uso de FETs é especialmente interessante pelos valores muito elevados de resistência de entrada que permite obter. O desvio de tensão é da mesma ordem de grandeza (alguns milivolt) dos pares diferenciais bipolares, mas as correntes de polarização à entrada são muito menores do que as possíveis com os BJTs.

O principal inconveniente dos FETs é a baixa transcondutância e, conseqüentemente, o menor valor do ganho que é possível obter.

Actualmente, fabricam-se AmpOps integrados usando tecnologia CMOS, com boas características gerais e com a particularidade especial de poderem ser utilizados com baixíssimas tensões de polarização (1 V!) e consumindo muito baixa energia.

6. Andares de resistência de entrada e ganho elevados

6.1. Par de Darlington – montagem CC-CC

Consideremos a montagem da fig. 41, representada em esquema simplificado de ligações.

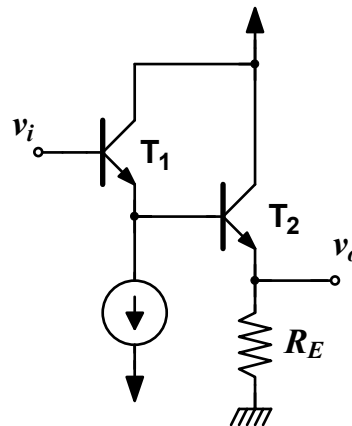


fig. 41 – Esquema simplificado de ligações do par de Darlington

Admitindo $T_1 \equiv T_2$ e o mesmo ponto de funcionamento estático, calculemos o ganho de tensão e a resistência de entrada:

$$R_i = r_\pi + (\beta + 1)[r_\pi + (\beta + 1)R_E] = (\beta + 2)r_\pi + (\beta + 1)^2 R_E$$

$$\begin{aligned} v_o &= R_E i_{e2} = R_E (\beta + 1)i_{b2} = R_E (\beta + 1)i_{e1} = \\ &= R_E (\beta + 1)^2 i_{b1} = R_E (\beta + 1)^2 \frac{v_i}{R_i} \end{aligned}$$

donde
$$A_v = \frac{v_o}{v_i} = \frac{(\beta + 1)^2 R_E}{(\beta + 2)r_\pi + (\beta + 1)^2 R_E}$$

Se $\beta \gg 2$, vem:

$$A_v \cong \frac{1}{1 + \frac{r_\pi}{\beta R_E}} = \frac{1}{1 + \frac{1}{g_m R_E}}$$

e se $g_m R_E \gg 1$, resulta finalmente:

$$A_v \cong 1 - \frac{1}{g_m R_E}$$

que é o mesmo valor aproximado que se obtém para o ganho de um seguidor simples.

Por outro lado, a resistência de entrada, desde que $\beta \gg 1$ e $R_E \gg 1/g_m$ é:

$$R_i \cong \beta^2 R_E$$

consideravelmente maior do que o valor, βR_E , que se obtém para o seguidor simples, em condições equivalentes.

Analogamente, o ganho de corrente em curto-circuito é $(\beta+1)^2$ muito maior do que o valor $(\beta+1)$ do seguidor simples.

Finalmente, a resistência de saída é semelhante nos dois casos e aproximadamente igual a $1/g_m$.

Provavelmente, o resultado mais interessante é que a montagem dos dois transístores pode ser vista como um único transístor, com a base correspondente à base de T_1 , o colector correspondente ao nó comum aos colectores de T_1 e T_2 e, finalmente, o emissor correspondente ao emissor de T_2 .

Este conjunto, designado transístor Darlington, pode ser usado como um transístor comum, com a interessante característica de possuir um β muito elevado, aproximadamente igual a β^2 dum transístor simples. Na realidade, não é bem assim já que é vulgar usar esta configuração com transístores muito diferentes, por exemplo, um transístor de β elevado a atacar um outro transístor de potência, com baixo valor de β .

Desta propriedade decorre a ideia de utilizar um transístor Darlington em montagem de emissor comum. Vejamos quais as características de tal montagem.

6.2. Transístor Darlington em emissor comum

Admitiremos, por simplicidade de análise, transístores idênticos e com o mesmo ponto de funcionamento. Teremos, assim, para sinais, o esquema da fig. 42.

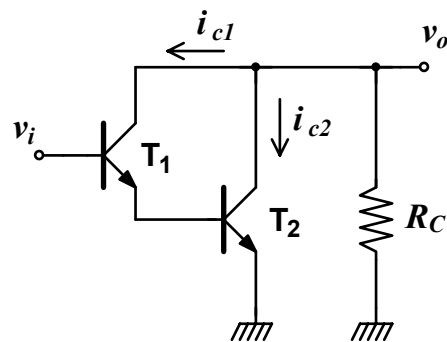


fig. 42 – Esquema equivalente para sinais do transístor Darlington em emissor comum

Resistência de entrada:

$$R_i = r_\pi + (\beta + 1)r_\pi \cong \beta r_\pi$$

Ganho de tensão:

$$\begin{aligned}
 v_o &= -R_C (i_{c1} + i_{c2}) = -R_C (\beta i_{b1} + \beta i_{b2}) = \\
 &= -\beta R_C (i_{b1} + i_{e1}) = -\beta R_C (i_{b1} + (\beta + 1)i_{b1}) = \\
 &= -\beta(\beta + 2)R_C \frac{v_i}{R_i}
 \end{aligned}$$

donde
$$A_v = \frac{v_o}{v_i} \cong -\frac{\beta^2 R_C}{\beta r_\pi} = -g_m R_C$$

Concluimos que a montagem apresenta, aproximadamente, o mesmo ganho do emissor comum e uma resistência de entrada muito maior (β vezes).

Entretanto, como a resistência de saída é apenas metade ($r_o / 2$), o valor máximo do ganho é inferior ao do emissor comum simples.

Assim, esta montagem preenche as características requeridas pelo segundo andar dum AmpOp: ganho razoavelmente elevado e grande resistência de entrada. Notemos entretanto, que a resposta às altas frequências não é, seguramente, satisfatória. De facto, a capacidade C_μ do transistor T_1 sofre de efeito de Miller pronunciado, já que está derivada entre a entrada e a saída do circuito, que tem ganho elevado.

6.3. Montagem CC-EC

A fig. 43 representa a montagem CC-EC e o seu esquema equivalente para sinais. É muito aproximadamente igual à anterior, excepto que os dois colectores não estão ligados.

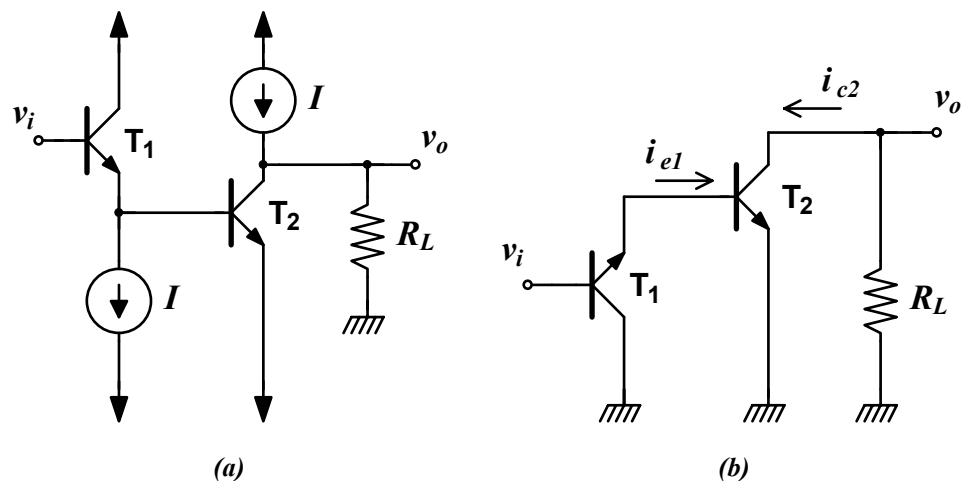


fig. 43 – Montagem CC-EC; (a) esquema de ligações; (b) esquema equivalente para sinais

Uma vez mais, por simplicidade, admitiremos $T_1 \equiv T_2$ e o mesmo ponto de funcionamento estático.

Resistência de entrada:

$$R_i = r_\pi + (\beta + 1)r_\pi \cong \beta r_\pi$$

Ganho de tensão:

$$\begin{aligned} v_o &= -R_L i_{c2} = -\beta R_L i_{b2} = -\beta R_L i_{e1} = \\ &= \beta(\beta + 1)R_L i_{b1} \cong -\beta^2 R_L \frac{v_i}{R_i} \end{aligned}$$

donde
$$A_v = \frac{v_o}{v_i} \cong -\frac{\beta^2}{\beta r_\pi} R_L = -g_m R_L$$

Esta montagem apresenta pois sensivelmente o mesmo ganho e a mesma resistência de entrada do transistor Darlington em emissor comum. Porém, o ganho máximo é superior (duas vezes), uma vez que a resistência de saída (r_o) é dupla da da montagem anterior.

Contudo, a vantagem mais significativa refere-se à largura de banda. De facto, o primeiro andar, por ser um colector comum, tem, como já vimos, boa resposta às altas frequências; no segundo andar, o efeito multiplicador de Miller é apreciável mas, como a capacidade de Miller é multiplicada por uma resistência fortemente diminuída pela baixa resistência de saída do primeiro andar (CC), resulta uma frequência superior de corte muito maior do que a do transistor Darlington em emissor comum.

Estas razões justificam que a montagem CC-EC seja a montagem geralmente utilizada no segundo andar dos AmpOps de uso geral.

A análise do valor do ganho das duas montagens anteriores mostra que se R_L for elevada, o ganho pode realmente ser muito grande.

Contudo, por várias razões, utilizam-se habitualmente pontos de funcionamento muito baixos. Por exemplo, se $I_C = 20 \mu\text{A}$, vem:

$$g_m = \frac{I_C}{V_T} = \frac{20 \mu\text{A}}{25 \text{ mV}} = 0,8 \text{ mA/V}$$

Para obtermos um ganho global de, por exemplo, 100 000, com 2 000 no par diferencial de entrada, precisamos de 50 no segundo andar, logo:

$$g_m R_L = 0,8 R_L = 50 \Rightarrow R_L = 62,5 \text{ k}\Omega$$

Como garantir que um amplificador, constituído pelos referidos dois andares, é utilizado com cargas de resistência superior a 62,5 k Ω ? Obviamente, tal exigência não tem sentido! Além disso, é inconveniente que o ganho dum amplificador dependa tão fortemente da carga. Por outras palavras, é necessário que o amplificador global tenha baixa resistência de saída.

Nenhuma das montagens analisadas tem essa característica.

É pois indispensável que o amplificador global tenha mais um andar. Este, deverá ter elevada resistência de entrada para não degradar o ganho do segundo andar, viabilizando assim o elevado ganho global.

A resistência de saída deverá ser baixa, pelas razões já aduzidas. E quanto a ganho de tensão? Não é preciso mais, i.e., basta que seja unitário!

Estas características são justamente as dum seguidor de emissor! Mais, um seguidor de emissor tem grande capacidade de fornecimento de corrente, que é também uma característica desejável para o andar de saída dum amplificador do tipo de um AmpOp.

7. Andares de saída

O seguidor de emissor simples apresenta as características atrás referidas como sendo desejáveis para o andar de saída, mas tem um sério inconveniente: um rendimento muito baixo, importante quando estão em jogo potências significativas.

De facto, esta montagem, como aliás todas as estudadas até aqui, tem um tipo de funcionamento que se caracteriza por o ponto de funcionamento se manter na região activa (saturação para os FETs) durante toda a excursão do sinal.

Em regime sinusoidal, dizemos que o ponto de funcionamento se mantém na região activa durante todo o período. A este tipo ou classe de funcionamento, em oposição a outras em que o dispositivo poderá estar cortado em partes do período, chama-se classe A.

A classe A tem a vantagem de apresentar a menor distorção, mas o seu rendimento máximo é, como veremos, apenas 25%, apesar de com configurações especiais poder ser elevado até 50%.

Este baixo rendimento da classe A é muito inconveniente para o andar de saída dos amplificadores, já que a dissipação de potência do amplificador se verifica predominantemente no andar de saída.

Assim, os andares de saída são preferivelmente concebidos para funcionar noutra classe de funcionamento que permite um rendimento bastante superior, a classe B.

Em classe B, o transístor funciona na região activa, em regime sinusoidal, durante meio período. É possível, desta forma, elevar o rendimento para cerca de 78,5% ($\pi/4 \times 100\%$).

Naturalmente, uma montagem com apenas um transístor em classe B seria fortemente penalizada com a distorção que inevitavelmente estaria presente. Veremos adiante como minimizar a distorção.

Há ainda outras classes de funcionamento, das quais referiremos, para já, duas delas:

- Diz-se que o transístor trabalha em classe AB quando o ponto de funcionamento está na região activa mais do que meio período e menos do que o período (em regime sinusoidal).
- Em classe C, o ponto de funcionamento permanece na região activa menos do que meio período, em regime sinusoidal. Naturalmente, a distorção é muito elevada. Assim, esta classe de funcionamento, que se caracteriza por ter um elevado rendimento (mais do que 90%) só tem interesse em aplicações em que o espectro do sinal a amplificar tem largura de banda relativa muito estreita, isto é:

$$\omega_2 - \omega_1 = \text{Largura de banda} \ll \frac{(\omega_1 + \omega_2)}{2} = \text{Frequência Central}$$

Utilizando uma carga sintonizada para a frequência central do espectro, é possível reduzir apreciavelmente a distorção. Uma aplicação típica são os amplificadores de radiofrequência, onde a potência em jogo pode ser considerável.

7.1. Montagem seguidora de simetria complementar

A montagem tipicamente utilizada nos andares de saída dos AmpOps é uma configuração seguidora que utiliza dois transístores complementares (um *nnp* e outro *npn*) ligados simetricamente.

Cada um dos transístores funciona em classe B, mas a forma como estão ligados assegura que na carga há fluxo contínuo de corrente.

Apesar de os esquemas práticos desta montagem poderem apresentar variações, o esquema da fig. 44 é bastante típico e ilustrativo.

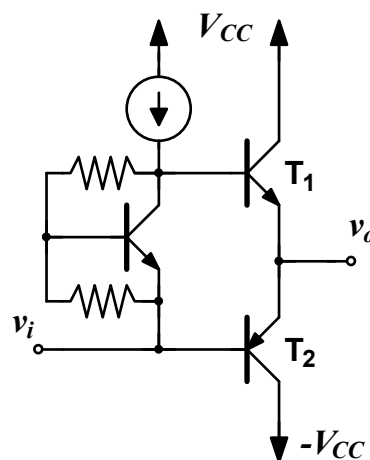


fig. 44 – Esquema típico da montagem seguidora de simetria complementar

Para compreendermos o funcionamento deste circuito amplificador começaremos por uma abordagem idealizada.

7.1.1. Situação ideal

Consideremos a montagem da fig. 45 em que T_1 e T_2 são idênticos, à excepção de um ser *npn* e o outro ser *pnp*.

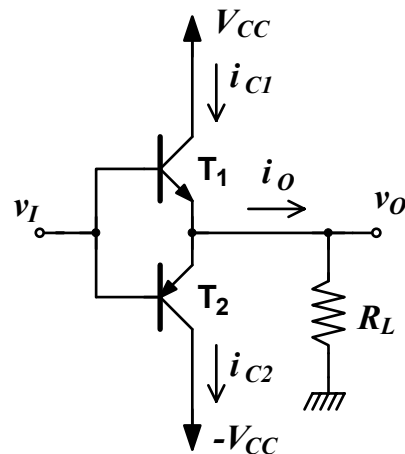


fig. 45 – Esquema idealizado do par seguidor de simetria complementar

Suporemos que a componente contínua V_I de v_I é tal que a componente contínua V_O de v_O é zero e ainda que os transístores têm características de transferência ideais (ver fig. 46).

Admitindo um regime sinusoidal, vemos que se $v_i = 0$ nenhum dos transístores conduz ($i_{c1} = i_{c2} = 0$), pelo que $i_O = i_o = 0$ e, portanto, $v_O = v_o = 0$.

Quando $v_i > 0$, o transístor T_1 conduz enquanto T_2 está em corte e quando $v_i < 0$ inverte-se a situação.

Como $i_O = i_{c1} - i_{c2}$ na carga flui sempre corrente. Desde que nenhum dos transístores entre em saturação, a saída será uma réplica da entrada.

Tendo em conta que $v_{CE1} = V_{CC} - v_O$ e $-v_{CE2} = V_{CC} + v_O$

estas tensões terão uma variação sinusoidal idêntica à de v_O em torno do valor médio V_{CC} .

A fig. 47 mostra as formas de onda das tensões e corrente relevantes da montagem.

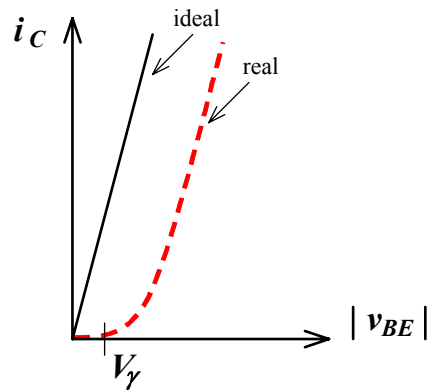


fig. 46 – Características de transferência real e ideal de um transistor

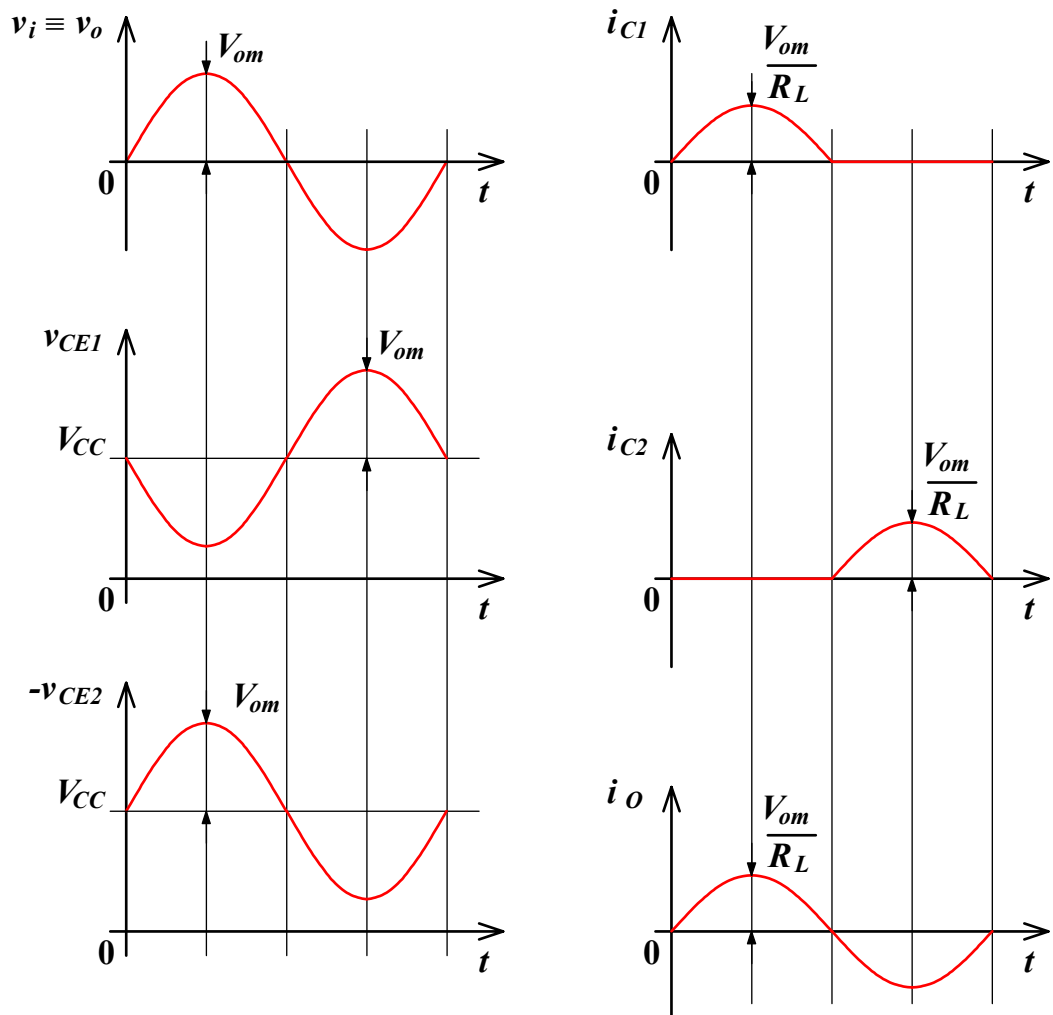


fig. 47 – Formas de onda das tensões e correntes do par seguidor de simetria complementar

Vemos, assim, que a configuração especial utilizada permitiria, no caso ideal, que, apesar de cada um dos transístores funcionar em classe B, conduzindo apenas durante meio período, a saída fosse uma réplica do sinal de entrada, i.e., o circuito no seu conjunto comporta-se como um seguidor de tensão. Devido ao funcionamento alternado dos dois transístores, esta montagem é também conhecida por *push-pull*.

7.1.2. Funcionamento real

O funcionamento real do circuito afasta-se da situação ideal atrás exposta, uma vez que os transístores têm uma característica de transferência diferente da que considerámos idealmente. É necessário que a tensão v_{BE} ultrapasse um dado valor V_γ (cerca de 0,55 V para transístores de silício de baixa potência) para que a corrente de colectador comece a assumir valores significativos.

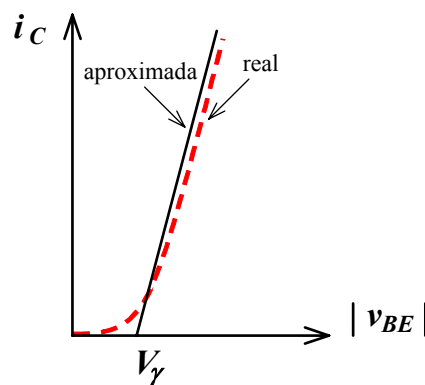


fig. 48 – Aproximação por tramos lineares da característica de transferência de um transistor

Admitiremos, por simplicidade de análise, uma aproximação por tramos lineares da característica, como se mostra na fig. 48.

Nestas condições, a montagem seguidora de simetria complementar terá uma característica de transferência não linear com uma zona morta, como se vê na fig. 49.

Consequentemente, em regime sinusoidal, a saída não será sinusoidal, como se mostra, exageradamente, na fig. 50.

Aparece uma clara distorção, à volta do valor zero, que se designa por distorção de travessia (*crossover*).

A fim de reduzir esta distorção, os transístores devem ser polarizados por forma a, em repouso, estarem no limiar de condução. Note-se que, desta forma e em rigor, o funcionamento de cada transístor já não é em classe B, mas sim em classe AB.

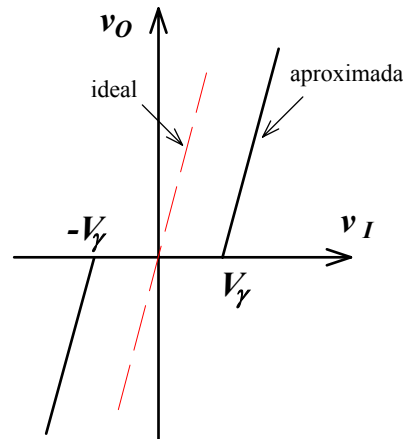


fig. 49 – Característica de transferência do par seguidor de simetria complementar

Contudo, trata-se de uma classe AB muito próxima da classe B, pelo que não há diferenças significativas. Em particular, o rendimento é inferior ao da classe B, mas pouco.

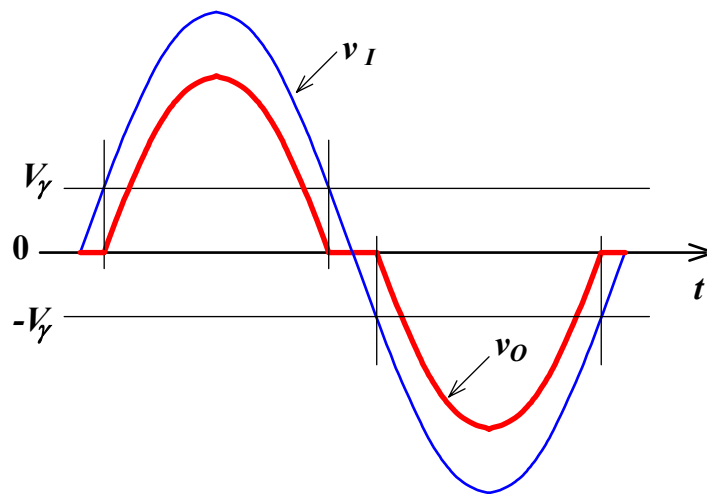


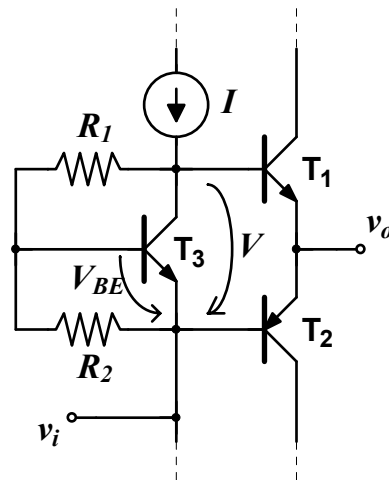
fig. 50 – Distorção de travessia no par seguidor de simetria complementar

7.1.3. Compensação da distorção de travessia

São várias as soluções possíveis para assegurar a polarização do par seguidor no limiar da condução. A mais popular e versátil é talvez o, assim designado, multiplicador de V_{BE} (fig. 51).

Desprezando a corrente de base de T_3 face à corrente em R_1 e R_2 , vem:

$$V = \frac{R_1 + R_2}{R_2} V_{BE} = \left(1 + \frac{R_1}{R_2} \right) V_{BE}$$

fig. 51 – Multiplicador de V_{BE}

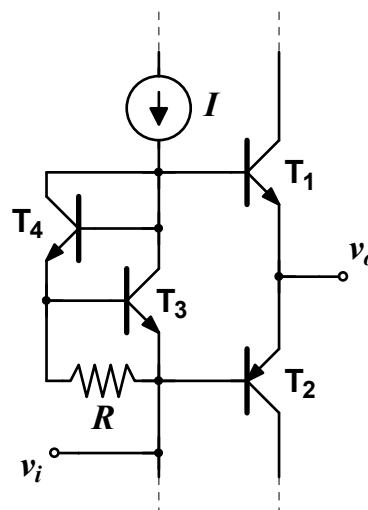
Escolhendo convenientemente R_1 e R_2 pode obter-se o desejado valor para a tensão V .

Exercício 7: Determine os valores de V_{BE} e de I_C dos transístores T_1 e T_2 do circuito da fig. 51, admitindo que $I = 200 \mu\text{A}$, $\beta = 200$, $I_{s3} = 10^{-14} \text{ A}$, $I_{s1} = I_{s2} = 3 \times 10^{-14} \text{ A}$, e $R_1 = R_2 = 7,5 \text{ k}\Omega$.

Resposta: $V_{BE1} = V_{EB2} = 0,581 \text{ V}$ e $I_{C1} = I_{C2} \cong 368 \mu\text{A}$

Resolução Ex. 7
Anexos - pág. 44

Uma variante do multiplicador de V_{BE} , mais frequente nos AmpOps modernos é o circuito da fig. 52, utilizado no circuito do AmpOp 741.

fig. 52 – Variante do multiplicador de V_{BE}

7.1.4. Comportamento do multiplicador de V_{BE}

Vimos que o papel do multiplicador de V_{BE} era o de garantir uma tensão de polarização entre as bases dos transístores do par seguidor de saída, i.e., o papel de uma fonte de tensão constante. Este papel será pois muito aproximadamente realizado se a resistência vista entre os terminais do multiplicador for muito pequena. Note-se que isto só é importante para conseguir que, do ponto de vista de sinal, as duas bases estejam curto-circuitadas.

Calculemos então o seu valor para o primeiro circuito apresentado (fig. 51) e com os dados do Exercício 7. O esquema equivalente para a determinação dessa resistência será o da fig. 53.

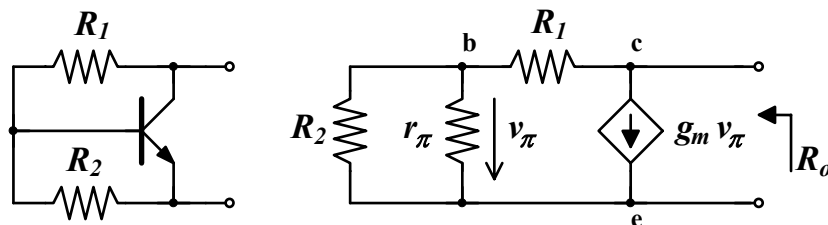


fig. 53 – Determinação da resistência de saída do multiplicador de V_{BE}

Obtém-se (verificar como exercício):

Resistência do multiplicador de V_{BE}
Anexos - pág. 23

$$R_o = \frac{R_1 + R_2 // r_\pi}{1 + g_m (R_2 // r_\pi)}$$

e, com os referidos valores, resulta $R_o \cong 432 \Omega$, que é um valor razoavelmente pequeno, comparado com os elevados valores de r_π de T_1 e T_2 .

Exercício 8: Determine a resistência de saída do multiplicador de V_{BE} da fig. 52, admitindo que $\beta = 200$, $I_{C4} = 16 \text{ mA}$, $I_{C3} = 160 \text{ mA}$ e $R = 40 \text{ k } \Omega$, utilizando o modelo equivalente simplificado para os transístores.

Resposta: **$R_o \cong 170 \Omega$.**

Resolução Ex. 8
Anexos - pág. 45

Desta forma, é uma aproximação aceitável admitir que o multiplicador de V_{BE} se comporta como uma fonte de tensão ideal, pelo que o par seguidor pode ser visto como se de um simples seguidor de emissor se tratasse. Assim, diremos que o seu ganho de tensão $A_v \cong 1$ e $R_i = r_\pi + (\beta + 1) R_L$.

Na verdade, a situação real afasta-se um pouco desta conclusão ideal, sobretudo porque o andar de saída não trabalha, frequentemente, em regime

de pequenos sinais, mas de grandes sinais. Isto significa que, quer o ganho, quer a resistência de entrada, variam pronunciadamente ao longo da excursão do sinal, pois quer r_{π} , quer β , dependem do ponto de funcionamento.

Note-se, entretanto, que a variação da resistência de entrada também afecta o ganho do andar anterior, mas na proporção inversa. Há, assim, alguma compensação no ganho global, pelo menos no que respeita à variação de r_{π} . Resta a variação de β , que é muito menos significativa.

A associação em cadeia dos três andares cuja configuração analisámos: par diferencial, andar suplementar de ganho (por exemplo, CC-EC) e par seguidor de simetria complementar, permite obter um amplificador global com características do tipo das de um AmpOp (fig. 54).



fig. 54 – Diagrama de blocos dum amplificador do tipo dum AmpOp

Há, contudo, uma característica que merece atenção especial e que só de leve foi abordada: a resistência de entrada. De facto, qualquer um dos andares referidos deve ter resistência de entrada elevada.

8. Obtenção de resistência de entrada elevada

Comecemos por passar em revista as montagens básicas com transístores no que respeita à obtenção de resistência de entrada elevada.

A montagem de base comum (com BJT) e a de porta comum (com FET) são imediatamente de excluir, uma vez que têm inevitavelmente R_i baixa ($\cong 1/g_m$).

Das restantes, as montagens com FETs afiguram-se ser as que permitem maior R_i ; têm, contudo, o inconveniente de um menor ganho. Deixá-las-emos para mais tarde.

A montagem de colector comum permite R_i elevada, embora o ganho seja unitário. Assim, e como vimos, esta montagem utiliza-se em associação com um emissor comum (caso da montagem CC-EC) ou no andar de saída, quando já não é necessário mais ganho de tensão.

A montagem de emissor comum com resistência de emissor também permite elevada R_i , embora isso implique a diminuição do ganho. Assim, é

uma solução que se utiliza quando são suficientes valores moderadamente elevados do ganho e da resistência de entrada.

A montagem de emissor à massa tem uma resistência de entrada que calculámos como sendo igual a r_π . Ora, o par diferencial simples, sendo constituído por dois transístores em emissor comum, tem uma resistência de entrada diferencial igual a $2 r_\pi$. E mesmo o par diferencial “cascode” não vai além de $4 r_\pi$ para a R_{id} . Será isto suficiente?

8.1. Resistência de entrada do emissor comum

A resistência r_π é, como sabemos, dada por:

$$r_\pi = \frac{\beta V_T}{I_C}$$

o que significa que o seu valor concreto depende essencialmente da corrente de colectador no ponto de funcionamento estático. Assim, se for usado um valor suficientemente pequeno para I_C , podem obter-se valores razoavelmente elevados para r_π .

Por exemplo, com $\beta = 200$ e $I_C = 10 \mu\text{A}$, obtém-se:

$$r_\pi = \frac{200 \times 25 \times 10^{-3}}{10 \times 10^{-6}} = 500 \text{ k}\Omega$$

Desta forma, um par diferencial, constituído por dois transístores com essas características terá $R_{id} = 1 \text{ M}\Omega$ e um par diferencial “cascode” terá mesmo $R_{id} = 2 \text{ M}\Omega$.

Deve, contudo, ter-se presente que o valor $R_i = r_\pi$ foi obtido usando o modelo em π -híbrido simplificado do transistor, desprezando, em particular, o papel de r_μ . Tal procedimento é legítimo quando a resistência de carga do transistor tem valores moderados. Todavia, quando se procura maximizar o valor do ganho, recorrem-se a valores elevados da carga. Será ainda legítimo ignorar r_μ ? Vamos ver.

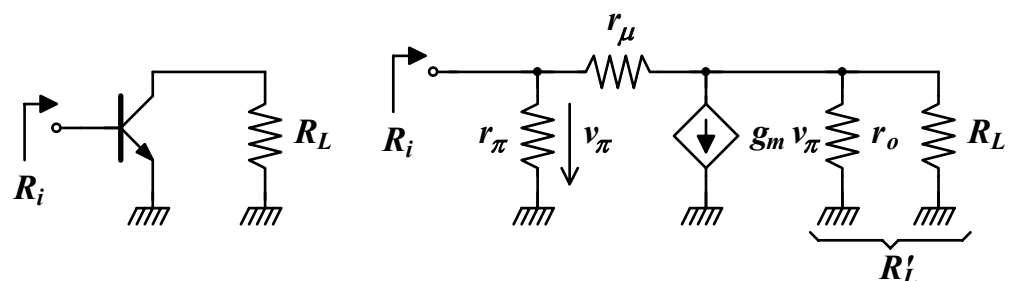


fig. 55 – Cálculo da resistência de entrada do emissor comum

Consideremos a fig. 55 para o cálculo de R_i .

Obtém-se (verificar como exercício):

$$R_i = r_\pi // (r_\mu + R'_L) // \frac{r_\mu + R'_L}{g_m R'_L}$$

onde seguramente

$$r_\mu + R'_L \gg \frac{r_\mu + R'_L}{g_m R'_L}$$

pois $g_m R'_L$ corresponde aproximadamente ao ganho de tensão duma montagem de elevado ganho. Por exemplo, com $I_C = 10 \mu\text{A}$, $V_A = 100 \text{V}$, $\beta = 200$ e admitindo $R_L = r_o$, resulta $g_m R'_L = 2000$.

Desta forma
$$R_i \cong r_\pi // \frac{r_\mu + R'_L}{g_m R'_L}$$

Pode mostrar-se que $r_\mu \geq \beta r_o$ e para BJTs integrados modernos $r_\mu \cong 10\beta r_o$.

Assim, admitindo uma elevada resistência de carga para maximizar o ganho, seja por simplicidade $R_L = r_o$, vem:

$$\frac{r_\mu + R'_L}{g_m R'_L} = \frac{10\beta r_o + \frac{r_o}{2}}{g_m \frac{r_o}{2}} \cong 20 r_\pi$$

e, portanto,
$$R_i = r_\pi // 20 r_\pi \cong r_\pi$$

Contudo, para o limite mínimo de r_μ , i.e., $r_\mu = \beta r_o$, vem:

$$\frac{r_\mu + R'_L}{g_m R'_L} \cong 2 r_\pi$$

e, assim
$$R_i = r_\pi // 2 r_\pi \cong 0,67 r_\pi$$

Concluimos, portanto, que em circuitos de elevado ganho, o valor elevado da carga faz diminuir a resistência de entrada, por efeito da realimentação interna do transistor, realizada pela resistência r_μ .

Deve notar-se, entretanto, que este efeito que acabámos de verificar no emissor comum não pode ser generalizado para outras montagens, como, por exemplo, as montagens *cascode*.

Assim, para o *cascode* canónico, o efeito da carga sobre a resistência de entrada é desprezável e, portanto, esta continua a ser $R_i \cong r_\pi$. É um resultado que se pode derivar facilmente por via qualitativa. Como o segundo andar é um base comum e, logo, tem resistência de entrada baixa, o primeiro andar, um emissor comum, “vê” uma resistência de carga baixa, logo $R_i \cong r_\pi$.

Já para o *cascode* complementar CC-BC, que nos interessa especialmente uma vez que é muito usado no par diferencial de entrada, a carga influencia a resistência de entrada, mas ... em sentido contrário!

De facto, se a carga é moderada, em particular, se $R_L \ll r_o$, como sabemos $R_i \cong 2 r_\pi$. Com carga elevada, por exemplo, para o caso particular de $R_L = r_o$, encontra-se $R_i \cong 3 r_\pi$ (verificar como exercício), i.e., aumenta a resistência de entrada.

Também qualitativamente se chega facilmente a esta conclusão. Na verdade, o primeiro andar é um colector comum cuja resistência de entrada ($r_\pi + (\beta + 1) R_E$) é fortemente dependente da carga. Assim, qualquer pequeno aumento da resistência de carga traduz-se num aumento significativo da resistência de entrada.

8.2. Diminuição da resistência de entrada do seguidor de emissor devida às resistências de polarização

A questão que vamos levantar seguidamente não é muito relevante nos AmpOps integrados, cujos andares são polarizados com fontes de corrente, geralmente através dum sistema de espelhos. Todavia, é um problema que se põe, em geral, nos circuitos discretos com polarização por divisores de tensão.

Seja, então, o circuito da fig. 56, em que o transistor T representa um transistor simples, mas que podia também ser um transistor Darlington.

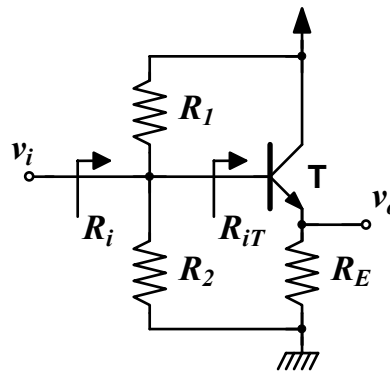


fig. 56 – Resistência de entrada do seguidor de emissor

A resistência de entrada do transistor R_{iT} , sendo:

$$R_{iT} = r_\pi + (\beta + 1) R_E$$

pode, realmente, ser muito elevada. Por exemplo, se $\beta = 100$, $I_C = 1 \text{ mA}$ e $R_E = 10 \text{ k}\Omega$, resulta:

$$R_{iT} \cong 1 \text{ M}\Omega$$

Todavia, a verdadeira resistência de entrada do circuito é:

$$R_i = R_1 // R_2 // R_{iT} = R_B // R_{iT}$$

pelo que se quisermos que seja $R_i \cong R_{iT}$, terá de ser $R_B \gg R_{iT}$. Por exemplo, se escolhermos $R_B = 10 \text{ M}\Omega$, não só as resistências R_1 e R_2 teriam de ser exageradamente grandes, como também

$$V_{BB} = \left(\frac{R_B}{\beta + 1} \right) I_E + V_{BE} \cong 110 \text{ V}$$

teria um valor inconvenientemente grande!

Com vista a ultrapassar esta dificuldade, consideremos o circuito da fig. 53(a) e o seu equivalente para sinais na fig. 57(b), onde $R_B = R_1 // R_2$.

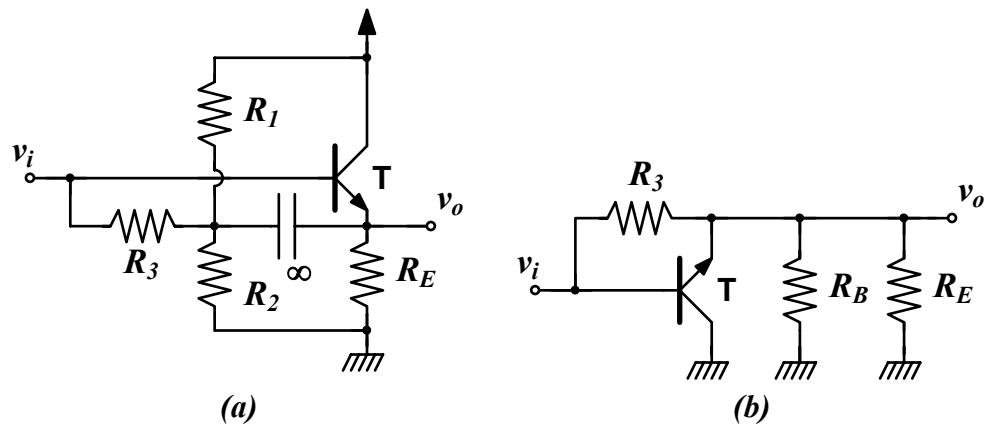


fig. 57 – Seguidor de emissor com efeito *bootstrap*; (a) esquema de ligações; (b) esquema para sinais

Teorema de Miller
Anexos - pág. 3

Aplicando o teorema de Miller à resistência R_3 resulta o esquema da fig. 58, em que A_v corresponde justamente ao ganho da montagem, ligeiramente inferior à unidade, i.e., $A_v \cong 1 - \delta$.

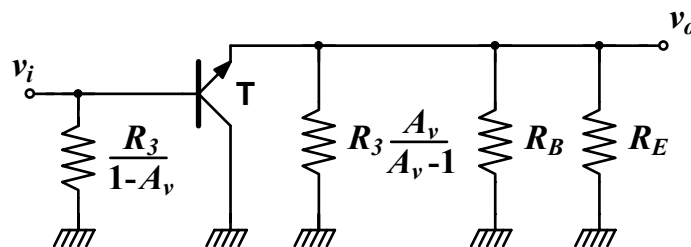


fig. 58 – Aplicação do teorema de Miller ao esquema da fig. 57 (b)

Desta forma, a resistência $R_3 / (1 - A_v) \cong R_3 / \delta$ será uma resistência muito elevada, pelo que $R_i \cong R_{iT}$.

Este efeito, quando $A_v \rightarrow +1$, é conhecido por efeito *bootstrap* ou de *bootstrapping*.

A expressão é aplicada a este efeito tendo em conta que quando a tensão num dos terminais de R_3 sobe, a tensão no outro terminal sobe exactamente da mesma quantidade.

Deve notar-se que o cálculo do ganho e da resistência de entrada deve ter em conta que a carga efectiva do emissor é não só R_E , mas também R_B e $R_3 A_v / (A_v - 1) \cong -R_3 / \delta$. Esta última resistência é também muito elevada e ... negativa!

Recordemos que o paralelo de uma resistência R , positiva e finita, com uma resistência R' , que pode assumir qualquer valor de $-\infty$ a $+\infty$, obedece ao gráfico da fig. 59.

Assim, como $R_E // R_B$ tem, certamente, um valor moderado, o seu paralelo com aquela resistência muito elevada e negativa é, simplesmente, muito aproximadamente igual a $R_E // R_B$.

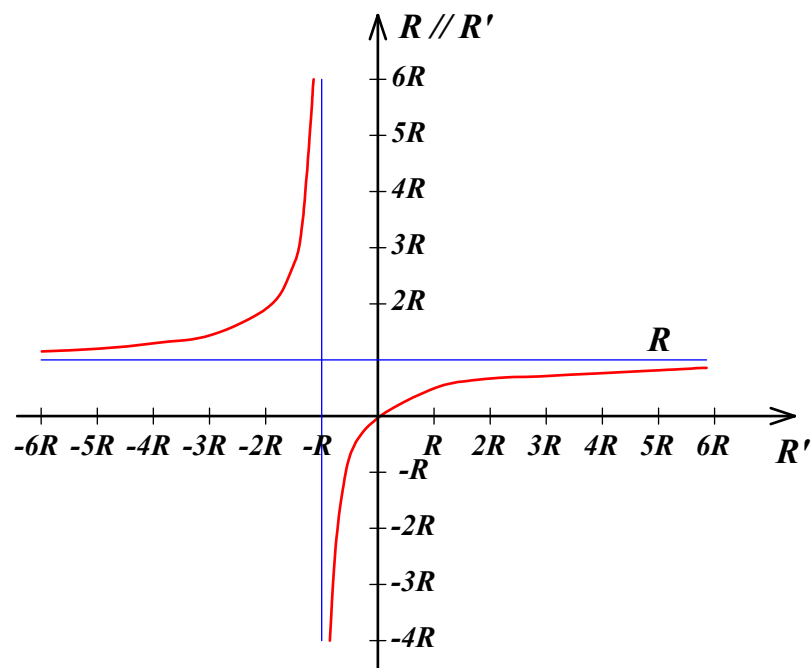


fig. 59 – Variação do paralelo de uma resistência positiva e finita com outra de qualquer valor

Deve notar-se que valores de resistências positivos e negativos não são tão estranhos desde que estejamos a falar de resistências dinâmicas ou se o

conceito for de impedância em vez de resistência. O valor infinito obtém-se, por exemplo, quando num paralelo de duas impedâncias, uma é igual ao simétrico da outra, como acontece com L e C no circuito ressonante paralelo.

A aplicação de *bootstrapping* permite, pois, repor o valor da resistência de entrada do circuito no valor possível para a resistência vista na base do transistor.

Interessa investigar até que ponto é possível elevar o valor dessa resistência. Designando simplesmente por R_E a carga do emissor, teremos o esquema equivalente da fig. 60.

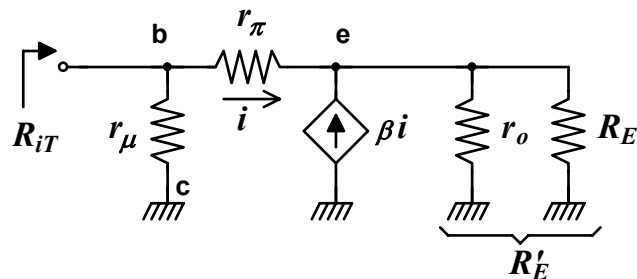


fig. 60 – Resistência de entrada do colectador comum com efeito *bootstrap*

Daqui concluímos facilmente:

$$R_{iT} = r_{\mu} // [r_{\pi} + (\beta + 1)R'_E]$$

onde se vê que a resistência r_{μ} coloca um limite ao máximo valor de resistência de entrada.

Da análise que fizemos, podemos retirar as seguintes conclusões quanto aos procedimentos a adoptar para conseguir elevada resistência de entrada diferencial para o amplificador global com estrutura do tipo do AmpOp:

- Sendo a resistência de entrada do amplificador global afinal a resistência de entrada do 1º andar, trata-se de conseguir realizar um par diferencial com elevada resistência de entrada diferencial.
- Usando BJTs, a forma mais óbvia de o conseguir é adoptar pontos de funcionamento baixos. Esta é, de facto, uma prática comum. No 741, o ponto de funcionamento estático dos transístores de entrada é cerca de 10 μ A.
- O uso de um par diferencial *cascode* permite não só melhorar a largura de banda, como também aumentar a resistência de entrada diferencial.

- O recurso a resistências de emissor também permite aumentar a resistência de entrada, além de aumentar a gama dinâmica linear. Todavia, o facto de reduzir o ganho não aconselha a sua utilização no par de entrada. Refira-se, contudo, que nos AmpOps de precisão que, além dos andares atrás referidos, utilizam um segundo andar diferencial, é comum usar pequenas resistências de emissor. Uma outra alternativa seria utilizar transístores Darlington em vez de transístores simples. Contudo, a menor resistência de saída e a menor largura de banda prejudicam a sua utilização.
- Uma solução parecida e utilizada no segundo andar diferencial dos AmpOps de precisão consiste em atacá-lo com seguidores de emissor com carga activa (fig. 61).

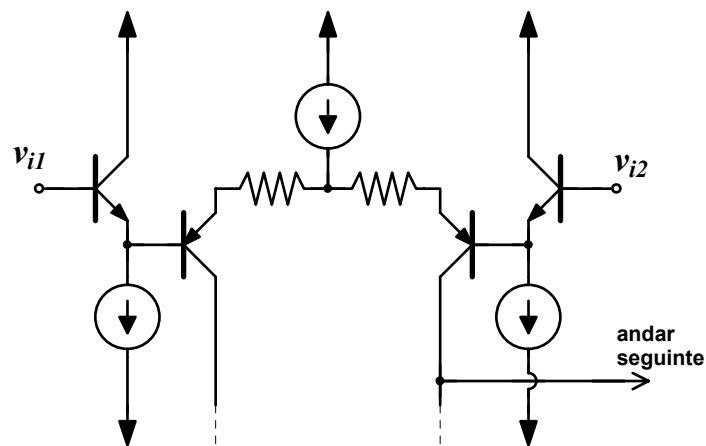


fig. 61 – Exemplo dum 2º andar diferencial usado em AmpOps de precisão

Obtém-se, assim, elevada resistência de entrada e boa largura de banda.

- Finalmente, usando FETs em vez de BJTs obtêm-se valores muito mais elevados para a resistência de entrada e é comum, mesmo na tecnologia bipolar, ter o primeiro andar realizado com JFETs ou MOSFETs.

9. Análise de um AmpOp bipolar típico de três andares ($\mu A741$)

O mais típico de todos os AmpOps de três andares, usando tecnologia bipolar, é sem dúvida o $\mu A741$, criado pela Fairchild mas hoje produzido por vários outros fabricantes. É um AmpOp de uso geral, de elevado ganho, adequado para aplicações de baixa frequência.

O seu esquema interno usa extensivamente as configurações características da tecnologia integrada como se pode apreciar na fig. 62.

O primeiro andar é constituído por um par diferencial composto de pares *cascode* complementares (T_1 a T_4) com carga activa consistindo num espelho de corrente com compensação de corrente de base (T_5 a T_7).

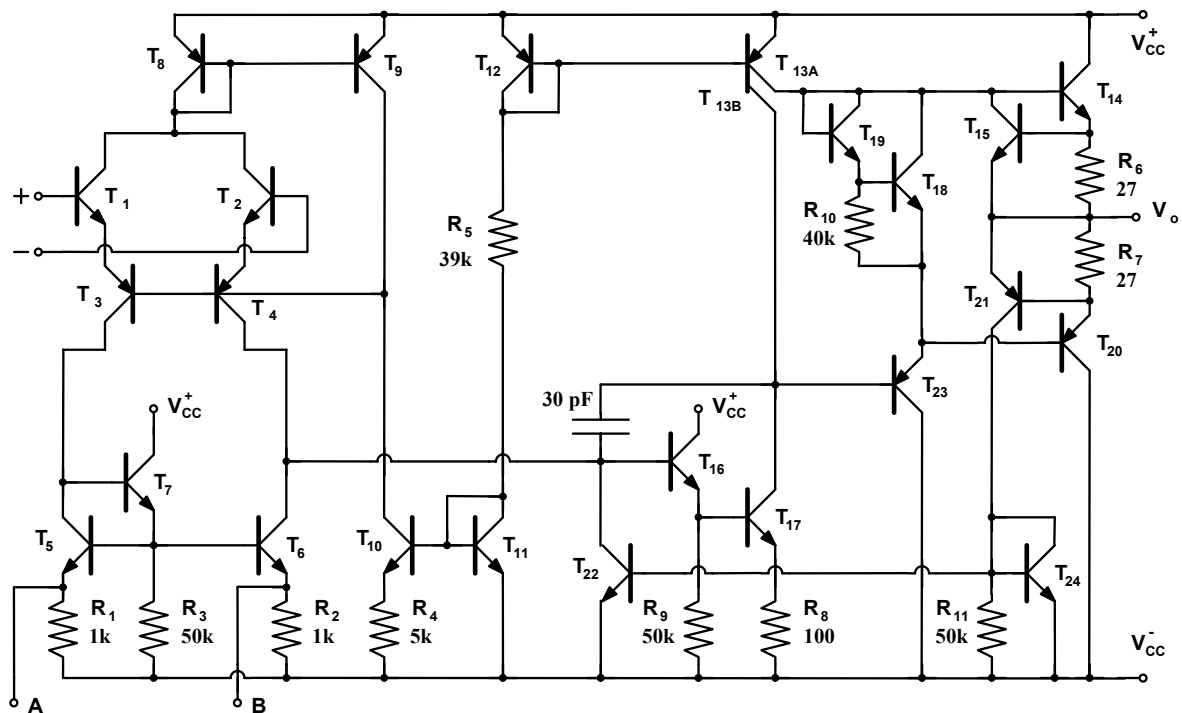


fig. 62 – Esquema interno do AmpOp $\mu A741$

A utilização da configuração *cascode* permite uma maior largura de banda e, a escolha da versão complementar (CC-BC), confere ao par diferencial e, portanto, ao AmpOp, menor capacidade de entrada.

Também a resistência de entrada resulta maior - cerca do dobro da que se obteria com um par diferencial simples, polarizado no mesmo ponto de funcionamento. Todavia, em contrapartida, a transcondutância diferencial é apenas metade. Por outro lado, a utilização de carga activa com espelho de corrente, compensa esse inconveniente.

O andar intermédio utiliza a montagem CC-EC (T_{16} e T_{17}), com elevado ganho, elevada resistência de entrada e boa largura de banda. De notar, o condensador de 30 pF, ligado entre a entrada e a saída deste andar, que, como veremos adiante, realiza uma compensação de Miller, garantindo um pólo de frequência muito baixa e, portanto, estabilidade incondicional.

O andar de saída do $\mu A741$ apresenta uma configuração com as características requeridas para o andar de saída: elevada resistência de entrada, baixa resistência de saída e grande capacidade de fornecimento de corrente.

Assim, a célula fundamental deste andar é o par seguidor de simetria complementar (T_{14} e T_{20}), com compensação da distorção de travessia realizada pela montagem T_{18} , T_{19} e R_{10} . O andar dispõe ainda, na entrada, de um colector comum (T_{23}), que garante um maior isolamento entre o andar intermédio e a carga.

A polarização do circuito utiliza um sistema de espelhos de corrente, como é habitual nos circuitos de AmpOps integrados. O ramo constituído por T_{11} , T_{12} e R_5 estabelece uma corrente de referência que é espelhada para T_{10} . A ligação às bases de T_3 e T_4 e o espelho T_8 e T_9 , cuja corrente de entrada é a corrente soma do par, garante a polarização do par diferencial através de uma malha de realimentação negativa.

A corrente de referência é também espelhada de T_{12} para o transistor T_{13} de duplo colector. Este transistor especial pode ser visto como dois transistores independentes, em que T_{13A} polariza o andar de saída e T_{13B} polariza o andar intermédio.

O esquema do $\mu A741$ dispõe de um circuito limitador da corrente de saída com vista a prevenir um eventual curto-circuito da saída a um dos terminais da fonte de alimentação. Este circuito é constituído pelos transistores T_{15} , T_{21} , T_{24} e T_{22} que, normalmente, estão em corte. Na verdade, T_{15} e T_{21} têm as suas junções de emissor polarizadas pelas quedas de tensão nas resistências R_6 e R_7 . Assim, no caso de elevação anormal da corrente de saída, T_{15} e T_{21} entram em condução, fazendo também conduzir T_{24} e, conseqüentemente, T_{22} que, desviando corrente da base de T_{16} , limita drasticamente a corrente de saída.

Outra forma de protecção do circuito refere-se à utilização dos transistores T_3 e T_4 no par diferencial *cascode* do andar de entrada. Estes são transistores laterais *pnp* que, apesar do seu mau comportamento às altas frequências, não comprometem a resposta do andar de entrada, por estarem em montagem de base comum. Por outro lado, como a tensão de rotura da sua junção de emissor é elevada (cerca de 50 V), comparada com a dos transistores *nnp* T_1 e T_2 (cerca de 7 V), asseguram a protecção destes no caso de, por exemplo, a tensão de alimentação ser ligada, inadvertidamente, aos terminais de entrada do AmpOp.

Os terminais A e B destinam-se à compensação do desvio de tensão à entrada. Os fabricantes recomendam a utilização de um potenciómetro de 10 k Ω , ligado entre os terminais A e B e com o ponto médio ligado ao terminal de V_{CC}^- .

Na análise que se segue, admitiremos que os transístores T₁₃, T₁₄ e T₂₀ são especiais e os restantes normais. Assim, para os transístores normais, consideraremos para valor da corrente de saturação $I_S = 10^{-14}$ A. Os transístores T₁₄ e T₂₀ têm área tripla dos normais, pelo que a sua corrente de saturação é $I_S = 3 \times 10^{-14}$ A.

O transístor T₁₃ tem área igual à dos transístores normais, mas a área de um dos colectores é tripla da área do outro. Assim, teremos:

$$I_{S13A} = 0,25 \times 10^{-14} \text{ A} \quad \text{e} \quad I_{S13B} = 0,75 \times 10^{-14} \text{ A}.$$

Para todos os transístores *npn*, consideraremos:

$$\beta = 200 \quad \text{e} \quad V_A = 125 \text{ V}$$

e para os *pnp*:

$$\beta = 50 \quad \text{e} \quad V_A = 50 \text{ V}.$$

Finalmente, quer na análise de corrente contínua, quer na análise para sinais, embora nos cinjamos à análise do circuito interno, admitiremos que o AmpOp está realimentado negativamente. Desta forma, na análise de corrente contínua, poderemos admitir que a saída está estabilizada em 0 V e, na análise para sinais, que todos os transístores estão no modo activo. Dado o valor muito elevado do ganho do AmpOp, só assim têm sentido as análises que vamos fazer.

9.1. Análise de corrente contínua

Nesta análise, suporemos ainda que ambas as entradas estão ligadas à massa e que a tensão de alimentação é ± 15 V.

Assim, na fig. 63, vemos que a corrente de referência é:

$$I_{REF} = \frac{30 - 0,7 - 0,7}{39k} = 0,73 \text{ mA} \quad \text{e} \quad I_{I1} = I_{REF}$$

donde:

$$V_{BE11} - V_{BE10} = R_4 I_{10} = V_T \ln \frac{I_{REF}}{I_{10}} \Rightarrow I_{10} = 19 \mu\text{A}$$

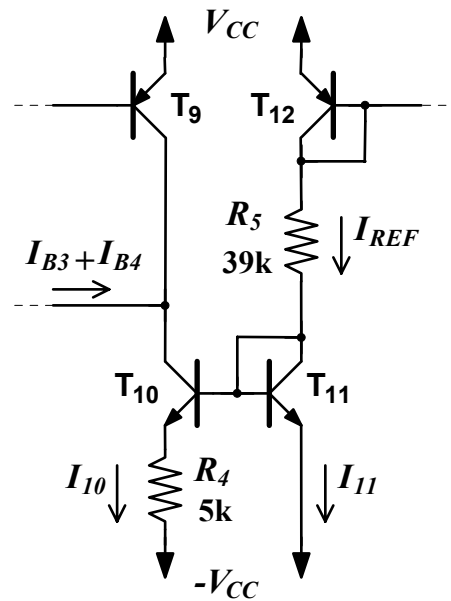


fig. 63 – Corrente de referência

Por simetria $I_{C1} = I_{C2} = I$ e, como $\beta_N \gg 1$, resulta:

$$I_{E1} = I_{E2} = I_{E3} = I_{E4} \cong I \quad \text{e} \quad I_{B3} = I_{B4} \cong \frac{I}{\beta_P}$$

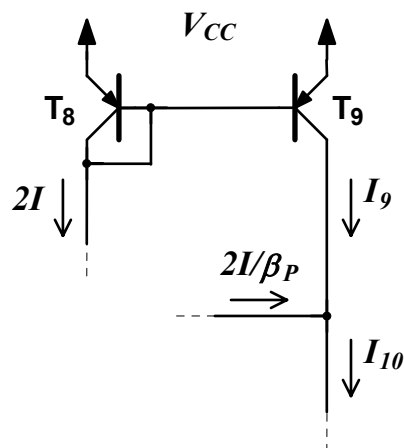


fig. 64 – Corrente soma do par

Agora, da fig. 64, concluímos:

$$I_9 \cong I_8 \cong 2I$$

e

$$I_{10} = I_9 + \frac{2I}{\beta_P} \cong 2I + \frac{2I}{\beta_P} \cong 2I$$

logo $I_1 = I_2 \cong I_3 = I_4 = 9,5 \mu\text{A}$

Os transístores T_1 a T_4 , T_8 e T_9 formam uma malha de realimentação negativa que estabiliza a corrente I num valor aproximadamente igual a $I_{10} / 2$. De facto, se admitirmos que, por qualquer razão, o valor de I tende a aumentar, então, sucessivamente, verifica-se:

$I_8 \uparrow \Rightarrow I_9 \uparrow$ e como I_{10} é constante, vem

$I_{B3} = I_{B4} \downarrow \Rightarrow I_3 = I_4 = I_1 = I_2 = I \downarrow$

Passando às correntes do espelho que constitui a carga do par diferencial, vemos na fig. 65 que, desprezando I_{B16} , $I_6 \cong I$ e, desprezando I_{B7} , $I_5 \cong I$.

Por outro lado:

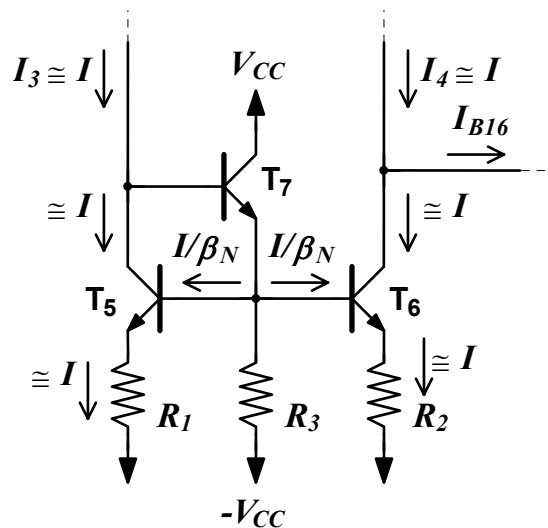


fig. 65 – Correntes na carga do par

$$I_7 = \frac{2I}{\beta_N} + \frac{V_{BE6} + R_2 I}{R_3}$$

onde $V_{BE6} = V_T \ln \frac{I}{I_S} = 517 \text{ mV}$ donde $I_7 = 10,5 \mu\text{A}$

Este valor mostra que I_{B7} é, realmente, desprezável.

Vejamos agora o segundo andar (fig. 66).

Desprezando I_{B23} , temos $I_{17} \cong I_{13B}$ e como $I_{13A} + I_{13B} = I_{REF}$ e $I_{SB} = 3 \times I_{SA}$, vem

$$I_{13B} \cong 0,75 I_{REF} = 550 \mu\text{A} = I_{17} \quad \text{donde}$$

$$V_{BE17} = V_T \ln \frac{I_{17}}{I_S} = 618 \text{ mV}$$

e
$$I_{16} \cong I_{B17} + \frac{V_{BE17} + R_8 I_{17}}{50k} = 16,2 \mu\text{A}$$

Notemos que $I_{B16} \ll I$, como admitíramos.

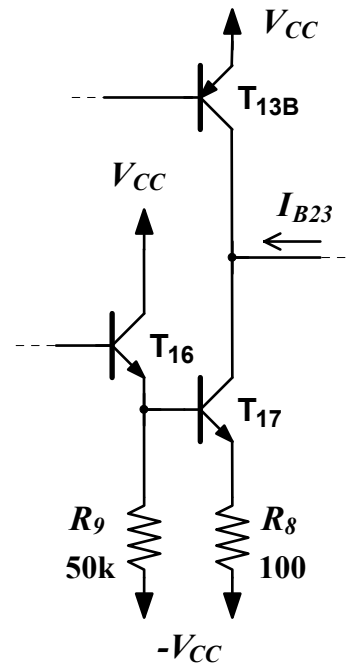


fig. 66 – Correntes do segundo andar

Finalmente, calculemos as correntes do andar de saída (fig. 67, onde ignorámos as resistências R_6 e R_7 , dado o seu pequeno valor).

Desprezando I_{B14} e I_{B20} , resulta $I_{23} \cong 0,25 I_{REF} = 180 \mu\text{A}$, donde $I_{B23} = 3,6 \mu\text{A}$, que é muito menor do que $I_{17} = 550 \mu\text{A}$, como admitíramos.

De
$$I_{19} + I_{18} \cong 180 \mu\text{A}, \quad I_{19} = \frac{I_{18}}{\beta_N} + \frac{V_{BE18}}{40k} \quad \text{e} \quad I_{18} = 10^{-14} e^{V_{BE18}/V_T}$$

resulta
$$V_{BE18} = V_T \ln [10^9 (18 - 2,5 V_{BE18})] \quad \text{donde}$$

$$V_{BE18} = 588 \text{ mV}, \quad I_{18} = 165 \mu\text{A}, \quad I_{R10} = 14,7 \mu\text{A} \quad \text{e} \quad I_{19} = 15,5 \mu\text{A}$$

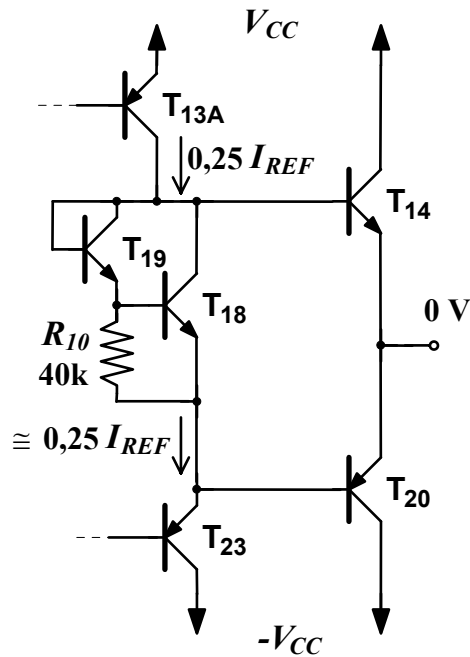


fig. 67 – Correntes do andar de saída

Então
$$V_{BE19} = V_T \ln \frac{I_{19}}{I_S} = 529 \text{ mV}$$

pelo que a tensão entre as bases de T₁₄ e T₂₀ é:

$$V_{BB} = 0,588 + 0,529 = 1,117 \text{ V}$$

Como
$$V_{BB} = V_T \ln \frac{I_{14}}{I_{S14}} + V_T \ln \frac{I_{20}}{I_{S20}} \quad \text{e} \quad I_{S14} = I_{S20} = 3 \times 10^{-14} \text{ A}$$

resulta finalmente
$$I_{14} = I_{20} = 152 \text{ } \mu\text{A}.$$

9.2. Análise para pequenos sinais

Na análise para pequenos sinais, calcularemos o ganho diferencial, a resistência diferencial e a resistência de saída. Para o cálculo do ganho, admitiremos que o AmpOp está carregado com $R_L = 2 \text{ k}\Omega$, pois é nessas condições que, normalmente, é especificado o ganho pelos fabricantes.

A fig. 68 mostra o esquema equivalente para sinais onde o efeito da carga activa de espelho de corrente do par diferencial de entrada está traduzido pela fonte controlada $v_d / 4 r_e$.

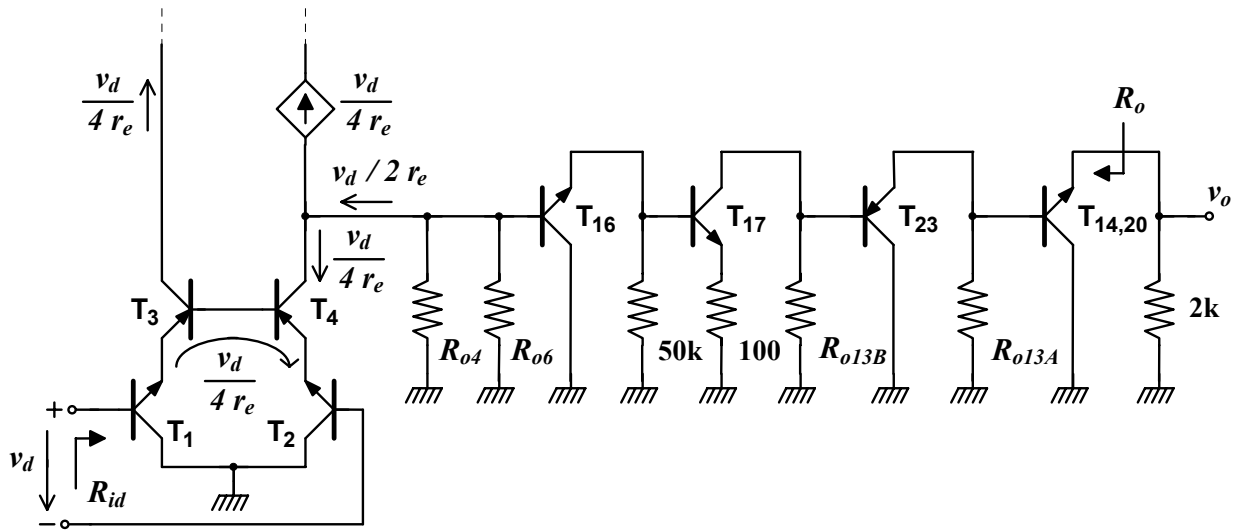


fig. 68 – Esquema equivalente para sinais do AmpOp $\mu A741$

Notemos ainda que o par seguidor está representado por uma montagem CC em que o transistor $T_{14,20}$ corresponde ao transistor simples supostamente equivalente. Na verdade, esta equivalência é apenas aproximada. Nesta equivalência, está também subentendido que a pequena resistência do circuito de compensação da distorção de travessia, bem como as resistências R_6 e R_7 , podem ser ignoradas.

Realmente, o par seguidor funciona em regime de grandes sinais, pelo que o seu ganho é muito dependente do ponto de funcionamento dinâmico. Além disso, um dos transístores é *nnp* e o outro é *pnp*, o que acarreta assimetrias. Analisemos as variações que o ganho do par seguidor pode sofrer. Temos:

$$A_{14,20} = \frac{2k // r_o}{r_e + 2k // r_o}$$

Assim, por exemplo, para $I_C = 5 \text{ mA}$,

será $r_{o14} = 25 \text{ k}\Omega$, $r_{o20} = 10 \text{ k}\Omega$ e $r_e = 5 \Omega$, para ambos os transístores, donde:

$$A_{14} = 0,997 \quad \text{e} \quad A_{20} = 0,997$$

Enquanto, para $I_C = 150 \mu\text{A}$,

com $r_{o14} = 833 \text{ k}\Omega$, $r_{o20} = 333 \text{ k}\Omega$ e $r_e = 167 \Omega$, para ambos os transístores, resulta:

$$A_{14} = 0,923 \quad \text{e} \quad A_{20} = 0,923$$

Uma vez que a variação não é muito grande, admitiremos que $A_{14,20} \cong 1$.

O seguidor de emissor T_{23} funciona com pequenos sinais, mas com carga variável. Esta, para os casos extremos atrás considerados, poderá variar entre:

$$R_{i20} = 85 \text{ k}\Omega - T_{20} \text{ a conduzir com } I_C = 5 \text{ mA e}$$

$$R_{i14} = 435 \text{ k}\Omega - T_{14} \text{ a conduzir com } I_C = 150 \mu\text{A}.$$

Tendo em conta que:

$$R_{o13A} = r_{o13A} = 278 \text{ k}\Omega, r_{o23} = 278 \text{ k}\Omega \text{ e } r_{e23} = 139 \Omega,$$

vem
$$A_{23} = \frac{278\text{k} // 278\text{k} // R_{i14,20}}{139 + 278\text{k} // 278\text{k} // R_{i14,20}} \quad \text{logo}$$

para $R_{i14,20} = 85 \text{ k}\Omega$, obtemos $A_{23} = 0,997$ e

para $R_{i14,20} = 435 \text{ k}\Omega$, obtemos $A_{23} = 0,999$.

Podemos pois considerar, com boa aproximação, $A_{23} \cong 1$.

Notemos que, para os mesmos casos limite:

$$R_{i23} = 51 (139 + 139\text{k} // 85\text{k}) = 2,70 \text{ M}\Omega$$

$$R_{i23} = 51 (139 + 139\text{k} // 435\text{k}) = 5,40 \text{ M}\Omega$$

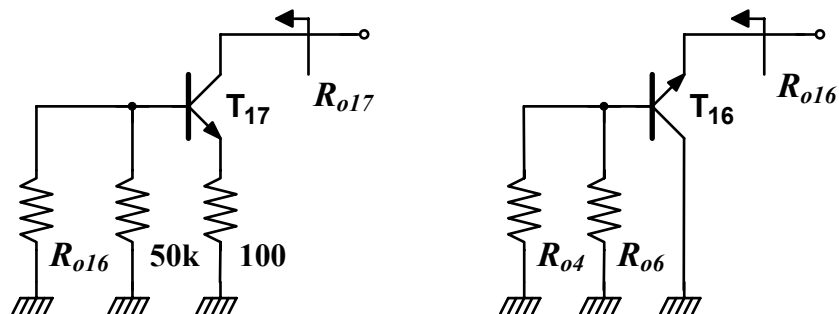
Vamos tomar o menor destes valores, o que nos dará alguma compensação para a aproximação de ganho unitário que assumimos para o par seguidor.

Para o T_{17} , que está em montagem EC com resistência de emissor, o ganho é

$$A_{17} = - \frac{R_{o17} // R_{o13B} // R_{i23}}{r_{e17} + 100}$$

onde $R_{o13B} = r_{o13B} = 90,9 \text{ k}\Omega$ e $r_{e17} = 45 \Omega$.

Para o cálculo de R_{o17} , necessitamos de R_{o16} e, para o cálculo desta, de R_{o4} e de R_{o6} .



Para o cálculo de R_{o4} , admitiremos que o nó correspondente às bases de T_3 e T_4 é uma massa virtual para sinais. Esta suposição só é válida para modo

diferencial, mas uma vez que estamos a calcular o ganho diferencial, é justamente esse o caso.

Assim, tendo em conta que

$$g_{m4} = 380 \mu\text{A/V}, \quad r_{\pi4} = 132 \text{ k}\Omega \quad \text{e} \quad r_{o4} = 5,26 \text{ M}\Omega,$$

a fig. 69 mostra como, utilizando o método das transformações de circuito, se obtém facilmente o valor:

$$R_{o4} = 5\text{M}26 + 5\text{M}13 + 2\text{k}57 \cong 10,4 \text{ M}\Omega$$

Método das transformações de circuito
Anexos - pág. 6

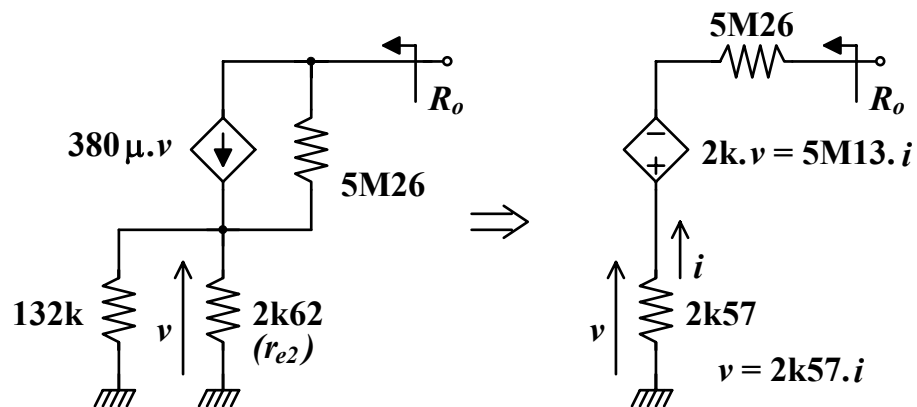


fig. 69 – Cálculo da resistência de saída R_{o4}

O cálculo de R_{o6} é semelhante. Na verdade, a resistência do circuito de base de T_6 , i.e., a resistência vista para o circuito exterior é muito pequena (cerca de 19Ω - verificar como exercício), comparada com $r_{\pi6}$. Desta forma, uma vez que

$$g_{m6} = 380 \mu\text{A/V}, \quad r_{\pi6} = 526 \text{ k}\Omega \quad \text{e} \quad r_{o6} = 13,2 \text{ M}\Omega,$$

obtém-se $R_{o6} = 18,2 \text{ M}\Omega$.

Podemos agora calcular R_{o16} , que é a resistência de saída dum CC, cuja resistência do circuito de base é $R_{o4} // R_{o6}$ e $r_{\pi16} = 309 \text{ k}\Omega$:

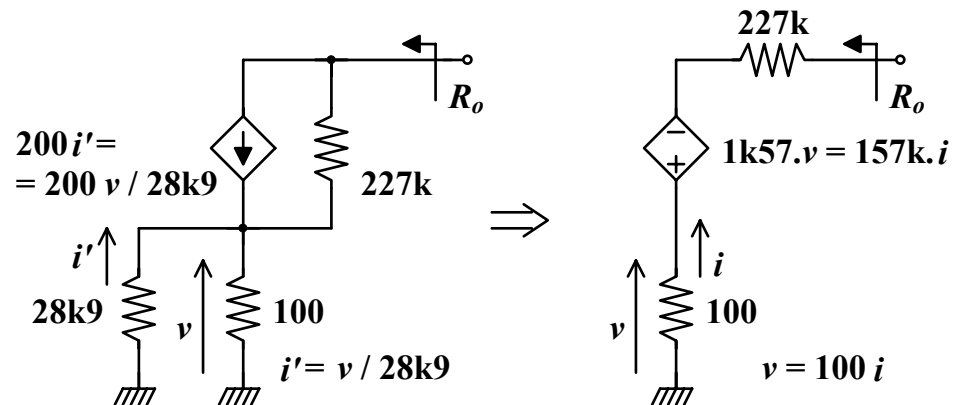
$$R_{o16} = \frac{10\text{M}4 // 18\text{M}2 + 309\text{k}}{200 + 1} = 32,9 \text{ k}\Omega$$

Finalmente, para o cálculo de R_{o17} , tendo em conta que

$$g_{m17} = 22 \text{ mA/V}, \quad r_{\pi17} = 9,09 \text{ k}\Omega, \quad r_{o17} = 227 \text{ k}\Omega$$

e que a resistência do circuito de base é $R_{o16} // 50\text{k} = 19,9 \text{ k}\Omega$, a fig. 70 mostra como obter o seu valor por transformações sucessivas:

$$R_{o17} = 100 + 157\text{k} + 227\text{k} = 384 \text{ k}\Omega$$

fig. 70 – Cálculo da resistência de saída R_{o17}

Obtemos assim $A_{17} = -493$ V/V. Interessa também o valor:

$$R_{i17} = 9\text{k}09 + 201 \times 100 = 29,2 \text{ k}\Omega$$

O transistor T_{16} está em montagem CC, mas como a sua corrente é muito baixa, tem r_e elevado. Assim, convém verificar se o seu ganho se afasta da unidade.

$$A_{16} = \frac{r_{o16} // 50\text{k} // R_{i17}}{r_{e16} + (r_{o16} // 50\text{k} // R_{i17})}$$

onde $r_{o16} = 7,72 \text{ M}\Omega$ e $r_{e16} = 1,54 \text{ k}\Omega$,

pelo que $A_{16} = 0,923$.

A sua resistência de entrada é:

$$R_{i16} = 201 [1\text{k}54 + (7\text{M}72 // 50\text{k} // 29\text{k}2)] = 4,00 \text{ M}\Omega$$

Finalmente, para o par diferencial, temos:

$$A_1 = -\frac{1}{2r_e} (R_{o4} // R_{o6} // R_{i16})$$

onde $r_e = 2,63 \text{ k}\Omega$ (aproximadamente comum aos transístores $T_1 - T_4$).

Então $A_1 = -474$ V/V

e, finalmente, resulta

$$A_d = -474 \times 0,923 \times (-493) = -216\,000 \text{ V/V.}$$

O cálculo de R_{id} é trivial. Reportando-nos à fig. 68, vemos que

$$R_{id} = 4 (\beta_N + 1) r_e = 2,1 \text{ M}\Omega$$

Por outro lado, o cálculo de R_o , i.e., a resistência de saída do par seguidor de simetria complementar não pode ser feito senão de forma aproximada. De facto, não só o par seguidor é constituído por dois transístores

complementares, como funciona em grandes sinais. Assim, a resistência de saída dependerá de qual dos transístores estiver a conduzir, como do valor da corrente. Vamos, pois, simplesmente, fazer uma estimativa.

Assim, admitindo que T_{20} está a conduzir, teremos

$$R_o = r_{e20} + \frac{R_{o23} // (r_{o18} + r_{o13A})}{\beta_{20} + 1} + 27$$

com
$$R_{o23} = r_{e23} + \frac{R_{o17} // r_{o13B}}{\beta_{23} + 1} = 1,73 \text{ k}\Omega$$

Como r_{o18} é desprezável face a r_{o13A} (278 k Ω), resulta

$$R_o = r_{e20} + 34 + 27$$

A resistência r_{e20} depende criticamente do valor da corrente.

Para $I_C = 150 \mu\text{A}$ $r_e = 167 \Omega$ e

para $I_C = 5 \text{ mA}$ $r_e = 5 \Omega$, como vimos atrás.

Assim, teremos um valor compreendido entre 66 e 228 Ω . Os fabricantes especificam um valor de 75 Ω .