



FEUP

Faculdade de Engenharia da Universidade do Porto
Departamento de Engenharia Electrotécnica e de Computadores

ELECTRÓNICA I

3º ano - Ramo APEL

Capítulo 5

TRANSÍSTORES DE EFEITO DE CAMPO

Este texto é oferecido aos alunos para o policopiarem livremente e destina-se a complementar o livro de texto recomendado, "Microelectronic Circuits", de Sedra and Smith. Consiste, essencialmente, numa tradução do capítulo homónimo desse livro, com algumas alterações da responsabilidade do autor visando uma melhor adequação ao programa da disciplina. Beneficiou também de sugestões do Prof. Pedro Guedes de Oliveira.

Capítulo 5

TRANSÍSTORES DE EFEITO DE CAMPO

1. Introdução

Neste capítulo vamos estudar o outro tipo principal de transístor, o transístor de efeito de campo (FET). À semelhança dos transístores bipolares, a tensão entre dois terminais do FET controla a corrente no terceiro terminal. Analogamente, o FET pode ser usado, quer como amplificador, quer como interruptor.

O nome do transístor de efeito de campo deriva da essência do seu princípio de funcionamento. De facto, mostraremos que o mecanismo de controlo da corrente é baseado num campo eléctrico estabelecido pela tensão aplicada no terminal de controlo. Também veremos que a corrente é conduzida por um único tipo de portadores (electrões ou lacunas) dependendo do tipo de FET (canal n ou canal p), o que confere um outro nome ao FET, o de **transístor unipolar**.

Apesar de o conceito básico dos FETs ser conhecido desde os anos trinta, o dispositivo só se tornou uma realidade prática nos anos sessenta. Entretanto, a partir dos anos setenta, um tipo particular de FET, o **transístor de efeito de campo metal-óxido-semicondutor** (MOSFET), tornou-se extremamente popular.

Comparados com os BJT, os transístores MOS podem ser fabricados muito mais pequenos (i.e., ocupando uma área de silício muito mais pequena na pastilha de circuito integrado), além de o seu processo de fabrico ser mais simples. Além disso, as funções lógicas digitais e de memória podem ser implementadas com circuitos que usam exclusivamente MOSFETs (i.e., não são necessários nem resistências nem díodos). Por estas razões, a maior parte dos circuitos integrados-em-grande escala (VLSI) são actualmente realizados com tecnologia MOS. É o caso dos microprocessadores e das memórias. A tecnologia MOS tem também sido extensivamente aplicada no projecto de circuitos integrados analógicos.

Apesar de a família de dispositivos FET incluir muitos tipos diferentes, e vamos estudar vários, a maior parte do capítulo é dedicada ao MOSFET de enriquecimento, que é de longe o transístor de efeito de campo mais importante. A sua importância pode comparar-se à do transístor bipolar, cada um detendo as suas áreas de aplicação.

Os transístores de efeito de campo estão disponíveis em unidades discretas, e estudaremos as suas aplicações no projecto de circuitos discretos. O seu uso mais importante é, contudo, no projecto de circuitos integrados.

2. Estrutura e princípio de funcionamento do MOSFET de enriquecimento

O MOSFET de enriquecimento é o transístor de efeito de campo mais usado. Nesta secção, estudaremos a sua estrutura e princípio de funcionamento. Daqui derivam as características tensão-corrente do dispositivo, que estudaremos na secção seguinte.

2.1. Estrutura do dispositivo

A fig. 1 mostra a estrutura física do MOSFET de enriquecimento de canal- n .

(fig. 1)

O significado dos nomes “enriquecimento” e “canal- n ” tornar-se-ão claros brevemente. O transístor é fabricado num substrato do tipo p , que é uma pastilha (bolacha) feita de um cristal único de silício que fornece suporte físico para o transístor (ou para o circuito inteiro, no caso de um circuito integrado).

No substrato, foram criadas duas regiões do tipo n fortemente dopadas, indicadas na figura como regiões n^+ da **fonte** e do **dreno**. Uma camada fina (cerca de $0,1 \mu\text{m}$) de dióxido de silício (SiO_2), que é um excelente isolante eléctrico, foi desenvolvida na superfície do substrato, cobrindo a área entre as regiões da fonte e do dreno.

Seguidamente, depositou-se metal por cima da camada de óxido para formar o eléctrodo **porta** do dispositivo. Finalmente, realizaram-se contactos metálicos nas regiões da fonte, do dreno e do substrato, também referido como **corpo**. Desta forma, foram criados quatro terminais: os terminais da porta (G), da fonte (S), do dreno (D) e do substrato ou corpo (B).

Nesta altura, já é certamente claro que o nome do transístor (metal-óxido-semicondutor) deriva da sua estrutura física. O nome, contudo, tornou-se tão geral que é usado também para os FETs que não usam metal no eléctrodo da porta. De facto, a maior parte dos MOSFETs modernos são fabricados usando um processo conhecido como tecnologia de porta de silício, na qual se usa um certo tipo de silício, chamado polisilício, para formar o eléctrodo da porta. A descrição que vamos fazer do funcionamento do MOSFET aplica-se independentemente do tipo de eléctrodo da porta.

Outro nome do MOSFET, hoje pouco utilizado, é o de **FET de porta isolada** ou **IGFET**. Este nome também deriva da estrutura física do transístor, enfatizando o facto de o eléctrodo da porta estar isolado electricamente do corpo do dispositivo (pela camada de óxido). É este isolamento que está na origem de a corrente da porta ser extremamente pequena (da ordem de 10^{-15} A).

Vemos que o substrato forma junções pn com as regiões da fonte e do dreno. Em funcionamento normal, estas junções pn são mantidas permanentemente contrapolarizadas. Uma vez que o dreno vai estar com uma tensão positiva relativamente à fonte, as duas junções pn podem ser efectivamente colocadas em corte, ligando simplesmente o terminal do substrato ao terminal da fonte. Admitiremos que é esse o caso na descrição do funcionamento do MOSFET, a seguir desenvolvida.

Desta forma, o substrato poderá ser considerado como não tendo nenhum efeito no funcionamento do dispositivo, e o MOSFET poderá ser tratado como um dispositivo de três terminais, i.e., a porta (G), a fonte (S) e o dreno (D).

Mostraremos que uma tensão aplicada à porta controla o fluxo de corrente entre a fonte e o dreno. Esta corrente flui na direcção longitudinal do dreno para a fonte na região designada por “canal”.

Note-se que esta região tem um comprimento L e uma largura W , dois importantes parâmetros do MOSFET. Tipicamente, L tem valores entre 1 e 10 μm , e W entre 2 e 500 μm . Note-se, finalmente, que ao contrário do BJT, o MOSFET é normalmente construído como um dispositivo simétrico. Assim, a fonte e o dreno podem ser trocados sem alteração das características do transístor.

2.2. Funcionamento sem tensão de porta

Se não for aplicada qualquer tensão de polarização à porta, entre a fonte e o dreno existem dois díodos em anti-série. Um diodo é constituído pela junção pn formada pela região n^+ do dreno e o substrato do tipo p e o outro pela junção formada pelo substrato e a região n^+ da fonte. A existência destes dois díodos impede que flua corrente entre o dreno e a fonte, se aplicarmos uma tensão v_{DS} positiva entre o dreno e a fonte. De facto, o percurso entre o dreno e a fonte tem uma resistência muito elevada (da ordem do teraohm - $10^{12} \Omega$).

2.3. Criação de um canal para a condução de corrente

Consideremos agora a situação representada na fig. 2.

(fig. 2)

Note-se que a fonte e o dreno foram ligados à massa enquanto se aplicou uma tensão positiva à porta. Uma vez que a fonte está à massa, toda a tensão da porta aparece entre a porta e a fonte, pelo que foi designada por v_{GS} . A tensão positiva da porta tem dois efeitos.

Por um lado, origina que as lacunas (cargas positivas) sejam repelidas da região do substrato situada por baixo da porta (a região do canal). Estas lacunas são empurradas para baixo, deixando atrás uma região esvaziada de portadores. Esta região de depleção contém iões negativos correspondentes aos átomos aceitadores que perderam as lacunas que foram repelidas.

Por outro lado, a tensão positiva da porta atrai electrões das regiões n^+ da fonte e do dreno (onde existem em abundância) para a região do canal. Quando o número de electrões acumulado junto da superfície do substrato por baixo da porta é suficiente, constitui-se, de facto, uma região n ligando a fonte e o dreno, como se indica na fig. 2.

Se, agora, aplicarmos uma tensão positiva entre o dreno e a fonte, flui corrente nesta região n induzida, transportada pelos electrões móveis. A região n induzida forma, assim, um **canal** por onde a corrente flui do dreno para a fonte, pelo que essa designação é apropriada.

Correspondentemente, o MOSFET da fig. 2 é chamado **MOSFET de canal n** ou, alternativamente, **transístor NMOS**. Note-se que um MOSFET de canal n é formado num substrato do tipo p e o canal é criado invertendo a superfície do substrato do tipo p para o tipo n . Por esta razão, o canal induzido é chamado uma **camada de inversão**.

O valor de v_{GS} necessário para que um número suficiente de electrões móveis se acumulem na região do canal para formar um canal condutor é chamado **tensão limiar** e é designado por V_t . Obviamente, V_t para um FET de canal n é positiva. O valor de V_t é controlado durante o fabrico do dispositivo e, tipicamente, toma valores compreendidos entre 1 e 3 V.

A porta e o corpo do MOSFET formam um condensador de placas paralelas em que o dieléctrico é a camada de óxido. A tensão positiva da porta faz com que se acumule carga positiva na placa superior do condensador (o eléctrodo da porta). A correspondente carga negativa da placa inferior é formada pelos electrões do canal induzido. Desenvolve-se, assim, um campo eléctrico vertical entre a porta e o substrato. É este campo eléctrico que controla a quantidade de carga no canal, determinando assim a sua condutividade e, conseqüentemente, a corrente que flui no canal quando se aplica uma tensão v_{DS} .

2.4. Funcionamento com v_{DS} pequena

Tendo já induzido um canal, apliquemos agora uma tensão v_{DS} positiva entre o dreno e a fonte, como se mostra na fig. 3.

(fig. 3)

Consideremos, primeiramente, o caso em que v_{DS} é pequena (digamos, 0,1 ou 0,2V). A tensão v_{DS} faz com que flua uma corrente i_D no canal n induzido. Esta corrente é constituída por electrões que viajam da fonte para o dreno (daí os nomes fonte e dreno). A grandeza de i_D depende da densidade de electrões no canal, que, por sua vez, depende da grandeza de v_{GS} . Concretamente, para $v_{GS} = V_t$ o canal está limiarmente induzido pelo que a corrente é ainda muitíssimo pequena. À medida que v_{GS} se torna maior do que V_t , mais electrões são atraídos para o canal. Podemos visualizar o aumento de portadores de carga como um aumento da profundidade do canal. De facto, a condutância do canal é proporcional à **tensão da porta em excesso** ($v_{GS} - V_t$). Decorre, assim, que a corrente i_D será proporcional a $v_{GS} - V_t$ e, obviamente, à tensão v_{DS} que origina que i_D flua.

A fig. 4 mostra um esboço de i_D versus v_{DS} para vários valores de v_{GS} .

(fig. 4)

Vemos que o MOSFET funciona como uma resistência linear cujo valor é controlado por v_{GS} . A resistência é infinita para $v_{GS} \leq V_t$, e o seu valor diminui à medida que v_{GS} se torna maior do que V_t .

A descrição anterior indica que para o MOSFET conduzir, é necessário induzir um canal. O aumento de v_{GS} acima da tensão limiar V_t enriquece o canal, e daí as designações **funcionamento em modo de enriquecimento** e **MOSFET de enriquecimento**. Finalmente, notemos que a corrente que sai do terminal da fonte (i_S) é igual à corrente que entra pelo terminal do dreno (i_D) e que a corrente da porta $i_G = 0$.

2.5. Funcionamento com v_{DS} maior

Consideremos agora a situação em que v_{DS} se torna maior. Para isso, admitamos que v_{GS} é mantida constante num valor maior do que V_t (fig. 5).

(fig. 5)

Notemos que v_{DS} aparece como uma queda de tensão ao longo do canal, i.e., se percorrermos o canal desde a fonte até ao dreno, a tensão (medida em relação à fonte) aumenta de 0 até v_{DS} . Assim, a tensão entre a porta e pontos ao longo do canal diminui desde o valor v_{GS} , na extremidade da fonte, até ao valor $v_{GS} - v_{DS}$, na extremidade do dreno.

Uma vez que a profundidade do canal depende desta tensão, concluímos que o canal não tem, agora, profundidade uniforme; pelo contrário, exhibe a forma afunilada que se vê na fig. 5, com maior profundidade do lado da fonte e menos do lado do dreno (ver também fig. 5-A(a)).

(fig. 5-A)

Quando v_{DS} aumenta, o canal torna-se mais afunilado e a sua resistência aumenta correspondentemente. Assim, a curva $i_D - v_{DS}$ deixa de ser rectilínea, encurvando como se mostra na fig. 6.

(fig. 6)

Note-se que à medida que v_{DS} aumenta, vai diminuindo a tensão $v_{GD} = v_{GS} - v_{DS}$, i.e., a tensão entre a porta e o canal na extremidade do dreno. A certa altura, quando v_{DS} atinge o valor que reduz a tensão v_{GD} ao valor V_t , i.e., $v_{GS} - v_{DS} = V_t$ ou $v_{DS} = v_{GS} - V_t$, a profundidade do canal do lado do dreno diminui para zero, dizendo-se então que o canal está **estrangulado** (fig. 5-A(b)).

Aumentando v_{DS} para além deste valor, é muito pequeno o efeito (teoricamente, nenhum) sobre a forma do canal, e a corrente através do canal permanece constante no valor atingido para $v_{DS} = v_{GS} - V_t$. A corrente de dreno **satura**, assim, neste valor, dizendo-se então que o MOSFET entrou na **região de saturação**¹ do seu funcionamento.

Deve notar-se que, com $v_{DS} > v_{GS} - V_t$, a camada de inversão termina um pouco aquém da região do dreno, i.e., há uma curta região de depleção entre o extremo da camada de inversão e a região do dreno (fig. 5-A(c)). A corrente atravessa esta região porque existe um campo eléctrico intenso no sentido longitudinal do canal que produz um fluxo de electrões da extremidade da camada de inversão para o dreno.

A tensão v_{DS} para a qual ocorre a saturação é designada por $v_{DS,sat}$,

¹ Não se deve confundir a saturação dos FETs com a saturação dos BJTs. A região de saturação dos FETs corresponde à região activa dos BJTs, como adiante veremos. Apesar do termo saturação ser mais adequado no caso dos FETs do que no caso dos BJTs, foi uma ideia pouco feliz ter-se adoptado o mesmo termo para caracterizar regiões diferentes - mas, após tantos anos, já não há nada a fazer, a não ser ter cuidado!

$$v_{DS,sat} = v_{GS} - V_t \quad (1)$$

Obviamente, para cada valor de $v_{GS} \geq V_t$, há um valor correspondente de $v_{DS,sat}$. O transistor opera na região de saturação se $v_{DS} \geq v_{DS,sat}$. A região das características i_D - v_{DS} obtidas para $v_{DS} < v_{DS,sat}$ é chamada **região de triodo**, uma designação herdada do tempo das válvulas de vazio a cujo funcionamento se assemelha o dos FETs. Esta região é ainda designada por outros autores como **região óhmica**.

Para melhor se visualizar o efeito de v_{DS} , mostramos na fig. 7 esboços da forma do canal à medida que v_{DS} aumenta enquanto v_{GS} permanece constante.

(fig. 7)

Teoricamente, qualquer aumento de v_{DS} acima de $v_{DS,sat}$ (que é igual a $v_{GS} - V_t$) não tem efeito sobre a forma do canal e simplesmente aparece através da região de depleção que envolve o canal e região n^+ do dreno.

2.6. O MOSFET de canal p

Um MOSFET de enriquecimento de canal p (transistor PMOS) é fabricado num substrato do tipo n com regiões p^+ para o dreno e a fonte, e usa lacunas como portadores de carga. O dispositivo funciona da mesma maneira que o de canal n , excepto que v_{GS} e v_{DS} são negativas e a tensão limiar V_t é negativa. A corrente i_D entra pelo terminal da fonte e sai pelo terminal do dreno.

Inicialmente, a tecnologia PMOS foi dominante, em virtude de o fabrico dos transístores NMOS não permitir obter valores de V_t estáveis. A utilização de polisilício em vez de metal na porta dos MOSFETs veio permitir superar essas dificuldades, conduzindo a que os NMOS hoje predominem.

De facto, como os portadores de carga nos NMOS são electrões, e estes têm uma mobilidade cerca de três vezes maior do que as lacunas, no silício, os transístores NMOS podem ocupar uma área menor e, assim, serem mais rápidos, além de requererem menores tensões de alimentação.

Todavia, não se deve ignorar os PMOS por duas razões: os PMOS continuam a ser fabricados para circuitos discretos, e principalmente porque os importantíssimos circuitos **CMOS** (MOS complementar) utilizam os dois tipos de transístores, NMOS e PMOS.

2.7. MOS complementar ou CMOS

Como se deduz do nome, a tecnologia MOS complementar utiliza transístores MOS das duas polaridades. Apesar de os circuitos CMOS serem um pouco mais difíceis de fabricar do que os NMOS, o facto de se dispor de dispositivos complementares torna viáveis muitas possibilidades interessantes de projecto de circuitos. De facto, actualmente, CMOS é a mais útil de todas as tecnologias de circuitos integrados MOS, quer no que respeita a circuitos analógicos, quer digitais.

A fig. 8 mostra uma secção transversal duma pastilha CMOS, ilustrando como os transístores PMOS e NMOS são fabricados.

(fig. 8)

Note-se que enquanto o transístor PMOS é implementado directamente no substrato do tipo n , o transístor NMOS é fabricado numa região p especialmente criada, conhecida como um poço p . Os dois dispositivos são isolados um do outro por uma espessa região de óxido que funciona como um isolante.

2.8. Funcionamento do transístor MOS na região sublimiar

A anterior descrição do funcionamento do MOSFET implica que para $v_{GS} < V_t$, nenhuma corrente flui e o transístor está em corte. Isto não é inteiramente verdade na medida em que se verifica que, para valores de v_{GS} menores mas próximos de V_t , flui uma pequena corrente de dreno. Nesta região sublimiar de funcionamento, a corrente de dreno é uma função exponencial de v_{GS} , à semelhança da relação i_C - v_{BE} dum transístor bipolar.

Apesar de na maior parte das aplicações, o transístor MOS ser operado com $v_{GS} > V_t$, há um número crescente de aplicações especiais que fazem uso do funcionamento sublimiar.

3. Características tensão-corrente do MOSFET de enriquecimento

Com base nos fundamentos físicos atrás estabelecidos para o funcionamento do transístor MOS de enriquecimento, vamos, nesta secção, ver as suas características tensão-corrente completas. Estas características podem ser medidas em corrente contínua ou a baixas frequências e, assim, são chamadas características estáticas. Os efeitos dinâmicos que limitam o funcionamento do MOSFET a altas frequências e com grandes velocidades de comutação serão analisados mais tarde.

3.1. Símbolo de circuito

A fig. 9(a) mostra o símbolo de circuito para o MOSFET de enriquecimento de canal n .

(fig. 9)

O símbolo é bastante descritivo: o traço cheio vertical simboliza o eléctrodo da porta; o traço interrompido vertical representa o canal - o traço é interrompido para indicar que o transístor é do tipo de enriquecimento, cujo canal não existe sem a aplicação de uma tensão de porta adequada; finalmente, o espaço entre o traço da porta e o traço do canal representa o facto de que o eléctrodo da porta é isolado do corpo do dispositivo. A polaridade da junção pn entre o substrato do tipo p e o canal n é indicado pela seta do traço que representa o substrato. Esta seta também indica a polaridade do transístor, i.e., que se trata de um dispositivo de canal n .

Apesar de o MOSFET ser um dispositivo simétrico, é útil nas aplicações de circuito designar um terminal como fonte e outro como dreno (sem ter de escrever S e D junto deles). Isto é conseguido, no símbolo de circuito, desenhando o terminal da porta mais próximo da fonte do que do dreno. (Na prática, é a tensão aplicada através do dispositivo que determina a fonte e o dreno; num FET de canal n , o dreno é sempre positivo relativamente à fonte.)

Apesar de o símbolo da fig. 9(a) ser descritivo, ele é relativamente complexo e torna o desenho de circuitos grandes uma tarefa morosa. Um símbolo simplificado que se utiliza no caso geral do substrato estar ligado à fonte, é o que se mostra na fig. 9(b).

Neste símbolo, a seta do terminal da fonte aponta no sentido normal da corrente e cumpre dois objectivos: - distingue a fonte do dreno e indica a polaridade do transístor (i.e., canal n).

3.2. Características $i_D - v_{DS}$

A fig. 10(a) mostra um MOSFET de enriquecimento de canal n com tensões v_{GS} e v_{DS} aplicadas e indicando os sentidos normais das correntes.

(fig. 10)

Este circuito conceptual pode ser usado para medir as características $i_D - v_{DS}$, que são uma família de curvas, cada uma medida com uma tensão v_{GS} constante. Decorre do estudo do princípio de funcionamento que atrás fizemos, que é de esperar que cada uma das curvas $i_D - v_{DS}$, tenha a forma mostrada na fig. 6. É este, de facto, o caso como é evidente na fig. 10(b) que mostra um conjunto típico de características $i_D - v_{DS}$.

As características da fig. 10(b) indicam que há três regiões distintas de funcionamento: a região de corte, a região de tródo e a região de saturação. A região de saturação é a região usada para o funcionamento de FET como amplificador. Para funcionar como interruptor, utilizam-se as regiões de corte e de tródo. O dispositivo está em corte quando $v_{GS} < V_t$. Para operar o MOSFET na região de tródo, precisamos primeiro de induzir o canal,

$$v_{GS} \geq V_t \quad (\text{Canal induzido}) \quad (2)$$

e manter v_{DS} suficientemente pequeno para que o canal permaneça contínuo. Isto consegue-se assegurando que a tensão porta-dreno é

$$v_{GD} > V_t \quad (\text{Canal contínuo}) \quad (3)$$

Esta condição pode ser declarada explicitamente em termos de v_{DS} escrevendo $v_{GD} = v_{GS} + v_{SD} = v_{GS} - v_{DS}$; assim,

$$v_{GS} - v_{DS} > V_t$$

expressão que pode reorganizada, vindo

$$v_{DS} < v_{GS} - V_t \quad (\text{Canal contínuo}) \quad (4)$$

As Eqs. (2) e (4) constituem as duas condições necessárias para assegurar o funcionamento da região de tródo. Isto é, o MOSFET de enriquecimento de canal n funciona na região de tródo quando v_{GS} é maior do que V_t e a tensão de dreno é menor do que a tensão da porta pelo menos de V_t volt.

Na região de tródo, as características $i_D - v_{DS}$ podem ser aproximadamente descritas pela relação

$$i_D = K \left[2(v_{GS} - V_t)v_{DS} - v_{DS}^2 \right] \quad (5)$$

em que K é um parâmetro do transístor dado por

$$K = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right) \quad (6)$$

onde μ_n é a **mobilidade dos electrões** (que são os portadores no canal n induzido), C_{ox} (chamada a capacidade do óxido) é a capacidade por unidade de área do condensador porta-substrato, cujo dieléctrico é a camada de óxido, L é o comprimento do canal e W é a sua largura (ver fig. 1).

Uma vez que para um dado processo de fabrico, a quantidade $\frac{1}{2} \mu_n C_{ox}$ é uma constante (aproximadamente $10 \mu\text{A}/\text{V}^2$ para o processo normal NMOS com uma espessura de óxido de $0,1 \mu\text{m}$), o **coeficiente de aspecto** do dispositivo W/L determina o seu parâmetro de condutividade K . Note-se que, como decorre da Eq. (5), as unidades de K são A/V^2 .

Se v_{DS} for suficientemente pequena, por forma a podermos desprezar o termo v_{DS}^2 na Eq. (5), obtemos para as características i_D - v_{DS} junto da origem, a seguinte relação

$$i_D \cong 2 K (v_{GS} - V_t) v_{DS} \quad (7)$$

Esta relação linear representa o funcionamento do transístor MOS como uma resistência linear r_{DS} ,

$$r_{DS} \equiv \frac{v_{DS}}{i_D} = [2 K (v_{GS} - V_t)]^{-1} \quad (8)$$

cujo valor é controlado por v_{GS} . Analisámos esta região de funcionamento na secção anterior (ver fig. 4).

Para operar o MOSFET na região de saturação, o canal tem de ser induzido,

$$v_{GS} \geq V_t \quad (\text{Canal induzido}) \quad (9)$$

e estrangulado na extremidade do dreno, elevando v_{DS} a um valor que faça com que a tensão porta-dreno se torne inferior a V_t ,

$$v_{GD} \leq V_t \quad (\text{Canal estrangulado}) \quad (10)$$

A condição pode ser expressa explicitamente em termos de v_{DS} , escrevendo

$$v_{DS} \geq v_{GS} - V_t \quad (\text{Canal estrangulado}) \quad (11)$$

Isto é, o MOSFET de enriquecimento de canal n funciona na região de saturação quando v_{GS} é maior do que V_t e a tensão de dreno não é inferior à tensão da porta mais do que V_t volt.

A fronteira entre a região de trípode e a região de saturação é caracterizada por

$$v_{DS} = v_{GS} - V_t \quad (\text{Fronteira}) \quad (12)$$

Substituindo este valor de v_{DS} na Eq. (5), obtemos o valor de saturação da corrente i_D como sendo

$$i_D = K (v_{GS} - V_t)^2 \quad (13)$$

Assim, em saturação, o MOSFET fornece uma corrente de dreno cujo valor é independente da tensão de dreno v_{DS} e é determinado pela tensão da porta v_{GS} de acordo com a relação quadrática da Eq. (13), cujo esboço se mostra na fig. 11.

(fig. 11)

Por outras palavras, o MOSFET em saturação comporta-se como uma fonte de corrente ideal cujo valor é controlado por v_{GS} de acordo com a relação não linear da Eq. (13). A fig. 12 mostra uma representação de circuito desta visão do funcionamento na região de saturação. Note-se que se trata de um modelo equivalente para grandes sinais.

(fig. 12)

Voltando às características i_D - v_{DS} da fig. 10(b), note-se que a fronteira entre as regiões de triodo e de saturação está representada como uma curva a traço interrompido. Uma vez que esta curva é caracterizada por $v_{DS} = v_{GS} - V_t$, a sua equação pode ser obtida substituindo $v_{GS} - V_t$ por v_{DS} , quer na equação da região de triodo (Eq. (5)), quer na equação da região de saturação (Eq. (13)). O resultado é

$$i_D = K v_{DS}^2 \quad (14)$$

Deve notar-se que as características representadas nas figs. 10, 11 e 4 são para um MOSFET com $K = 0,25 \text{ mA/V}^2$ e $V_t = 2 \text{ V}$.

Finalmente, o diagrama da fig. 13(a) mostra os níveis relativos que as tensões terminais do transístor NMOS de enriquecimento devem ter para o funcionamento nas regiões de triodo e de saturação. A mesma informação é apresentada de uma forma diferente na fig. 13(b).

(fig. 13)**3.3. Resistência de saída finita em saturação**

A independência absoluta de i_D relativamente a v_{DS} na saturação, e a correspondente resistência de saída infinita no dreno (ver fig. 12), é uma idealização baseada na premissa de que, uma vez o canal estrangulado na extremidade do dreno, posteriores aumentos de v_{DS} não têm qualquer efeito sobre a forma do canal. Na prática, o aumento de v_{DS} para além de $v_{DS,sat}$ afecta um pouco o canal.

Concretamente, à medida que v_{DS} é aumentada, o ponto de estrangulamento do canal move-se ligeiramente do dreno em direcção à fonte. Por outras palavras, o ponto de constricção, para o qual $v_{GD} = V_t$, (ver fig. 5-A(c)), vai-se deslocando em direcção à fonte.

Em consequência, aumenta a largura da região de depleção junto do dreno e diminui o comprimento efectivo do canal, um fenómeno que é denominado **modulação do comprimento do canal**. Como K , e portanto, i_D , é inversamente proporcional ao comprimento do canal, com a diminuição deste, a corrente aumenta.

A fig. 14 mostra um conjunto típico de características i_D - v_{DS} exibindo o efeito da modulação do comprimento do canal.

(fig. 14)

A ligeira dependência de i_D com v_{DS} na região de saturação pode ser tida em conta analiticamente, incorporando o factor $1 + \lambda v_{DS}$ na equação de i_D , como segue:

$$i_D = K (v_{GS} - V_t)^2 (1 + \lambda v_{DS}) \quad (15)$$

em que a constante positiva λ é um parâmetro do MOSFET. Na fig. 14 notamos que prolongando para a esquerda a parte rectilínea das características i_D - v_{DS} na saturação, elas intersectam-se num mesmo ponto do eixo v_{DS} , caracterizado por $v_{DS} = -1/\lambda \equiv -V_A$, onde V_A é uma tensão positiva similar à tensão de Early dum BJT. Tipicamente, $\lambda = 0,005$ a $0,03 \text{ V}^{-1}$, pelo que V_A varia entre 200 e 30 V.

Uma consequência óbvia da modulação do comprimento do canal é que a resistência de saída em saturação é finita. Definindo a resistência de saída r_o como

$$r_o \equiv \left[\frac{\partial i_D}{\partial v_{DS}} \right]_{v_{GS}=\text{constante}}^{-1} \quad (16)$$

resulta

$$r_o = [\lambda K (V_{GS} - V_t)^2]^{-1}$$

que pode ser aproximada por

$$r_o \cong [\lambda I_D]^{-1} \quad (17)$$

em que I_D é a corrente correspondente ao valor particular de v_{GS} para o qual r_o está a ser calculada. A aproximação da Eq. (17) é baseada em desprezar o efeito do factor $1 + \lambda v_{DS}$ da Eq. (15) no valor de r_o - que é uma aproximação de segunda ordem. A Eq. (17) pode ser alternativamente escrita como

$$r_o \cong V_A / I_D \quad (18)$$

Concluimos, assim, que a resistência de saída é inversamente proporcional à corrente de polarização I_D . Finalmente, a fig. 15 mostra o modelo equivalente incorporando r_o .

(fig. 15)

3.4. Características do MOSFET de canal p

A fig. 16(a) mostra o símbolo de circuito do MOSFET de enriquecimento de canal p .

(fig. 16)

Para o caso habitual de se ligar o substrato à fonte, usa-se o símbolo simplificado da fig. 16(b). As polaridades das tensões e correntes, em funcionamento normal, estão indicadas na fig. 16(c). Recorde-se que para um PMOS, a tensão limiar V_t é negativa. Para induzir o canal, aplicamos uma tensão de porta mais negativa do que V_t ,

$$v_{GS} \leq V_t \quad (\text{Canal induzido}) \quad (19)$$

e uma tensão de dreno mais negativa do que a tensão da fonte (i.e., v_{DS} é negativa). A corrente i_D flui da fonte para o dreno, i.e., sai do transístor pelo terminal do dreno, como se indica na figura. Para o funcionamento na região de triodo, v_{DS} deve satisfazer a condição

$$v_{DS} \geq v_{GS} - V_t \quad (\text{Canal contínuo}) \quad (20)$$

i.e., a tensão de dreno deve ser maior do que a tensão da porta de, pelo menos, $|V_t|$. A corrente i_D é dada pela mesma equação dos NMOS (Eq. (5)),

$$i_D = K [2(v_{GS} - V_t)v_{DS} - v_{DS}^2] \quad (21)$$

em que v_{GS} , V_t e v_{DS} são negativos e K é dado por

$$K = \frac{1}{2} \mu_p C_{ox} \left(\frac{W}{L} \right) \quad (22)$$

onde μ_p é a mobilidade das lacunas do canal p induzido. Tipicamente, $\mu_p \cong \frac{1}{3} \mu_n$, pelo que, em consequência, para o mesmo quociente W/L um transístor PMOS tem um valor de K cerca de três vezes menor do que o dum NMOS.

Para o funcionamento em saturação, v_{DS} deve satisfazer

$$v_{DS} \leq v_{GS} - V_t \quad (\text{Canal estrangulado}) \quad (23)$$

i.e., a tensão de dreno deve ser menor do que a tensão da porta somada de $|V_t|$. A corrente i_D é dada pela mesma equação usada para os NMOS (Eq. (15)),

$$i_D = K (v_{GS} - V_t)^2 (1 + \lambda v_{DS}) \quad (24)$$

onde v_{GS} , V_t , λ e v_{DS} são negativos.

Finalmente, o diagrama da fig. 17 mostra os níveis relativos que as tensões terminais do transístor PMOS de enriquecimento devem ter para o funcionamento nas regiões de triodo e de saturação.

(fig. 17)

3.5. O papel do substrato - o efeito do corpo

Em muitas aplicações, o terminal B do substrato (ou corpo) é ligado ao terminal da fonte, pelo que a junção pn formada entre o substrato e o canal induzido (ver fig. 5) fica permanentemente contrapolarizada. Em tais casos, o substrato não desempenha nenhum papel no funcionamento do circuito e a sua existência pode ser ignorada.

Nos circuitos integrados, contudo, o substrato é usualmente comum a vários transístores MOS. A fim de manter a condição de contrapolarização na junção substrato-canal, o substrato é habitualmente ligado à tensão de alimentação mais negativa num circuito NMOS (à mais positiva num circuito PMOS).

A tensão inversa resultante entre a fonte e o corpo (V_{SB} num dispositivo de canal n) vai afectar o funcionamento do transístor. Para apreciar esse efeito, consideremos um transístor NMOS e admitamos que o substrato está negativo relativamente à fonte. A tensão inversa alarga a região de depleção (ver fig. 2), o que, por sua vez, reduz a profundidade do canal.

De facto, ao aumentar a barreira de potencial nas junções fonte-substrato e dreno-substrato, é mais difícil aos electrões da fonte e do dreno serem atraídos para o canal. Este resulta, assim, empobrecido ou, como costumamos dizer, com menor profundidade. Para que o canal recupere o seu estado inicial, v_{GS} tem de ser aumentada.

O efeito de V_{SB} sobre o canal pode ser mais convenientemente representado como uma alteração da tensão limiar V_t . Concretamente, pode mostrar-se que aumentando a tensão de polarização inversa do substrato V_{SB} , a tensão V_t aumenta de acordo com a relação

$$V_t = V_{t0} + \gamma \left[\sqrt{2\phi_f + V_{SB}} - \sqrt{2\phi_f} \right] \quad (25)$$

em que V_{t0} é a tensão limiar para $V_{SB} = 0$; γ é um parâmetro de fabrico, tipicamente igual a $0,5 \text{ V}^{1/2}$ e ϕ_f é um parâmetro físico sendo $2\phi_f$ tipicamente igual a $0,6 \text{ V}$.

A Eq. (25) indica que um aumento de V_{SB} origina um aumento de V_t , o que, por sua vez, causa uma diminuição de i_D mesmo que v_{GS} tenha sido mantida constante. Concluimos, assim, que a tensão do substrato controla i_D ; desta forma, o corpo actua como uma segunda porta para o MOSFET, um fenómeno chamado **efeito do corpo**. O efeito do corpo pode causar uma degradação considerável do desempenho do circuito, como veremos mais adiante.

3.6. Efeitos da temperatura

Quer V_t , quer K são dependentes da temperatura. O valor da tensão limiar V_t diminui cerca de 2 mV por cada $^\circ\text{C}$ de aumento da temperatura. Esta diminuição de $|V_t|$ causa um aumento correspondente da corrente de dreno. Todavia, uma vez que K diminui com a temperatura (pois é proporcional à mobilidade), e este efeito é dominante, o efeito global de um aumento da temperatura é a *diminuição* da corrente de dreno. Este interessante resultado é aproveitado nas aplicações dos MOSFETs em circuitos de potência.

3.7. Rotura e protecção da entrada

Aumentando progressivamente a tensão do dreno, atinge-se um valor para o qual a junção pn formada pela região do dreno e o substrato entra em rotura por avalanche. Esta rotura ocorre geralmente para tensões entre 50 e 100 V e manifesta-se por um súbito aumento da corrente.

Um outro efeito de rotura, que ocorre para tensões mais baixas (cerca de 20 V) nos dispositivos modernos, chama-se **perfuração**. Manifesta-se nos transístores com canais relativamente curtos, quando a tensão do dreno aumenta a ponto de a região de depleção que envolve a região do dreno se estender através do canal até à fonte, provocando o aumento rápido da corrente de dreno. A perfuração, normalmente, não causa danos permanentes no transístor.

Finalmente, um terceiro tipo de rotura ocorre quando a tensão porta-fonte excede um valor de cerca de 50 V. Trata-se da ruptura da camada de óxido e causa a destruição do transístor. Apesar de 50 V ser uma tensão elevada e, portanto, poder pensar-se que é dificilmente atingida, deve recordar-se que o MOSFET tem uma impedância de entrada muito elevada, pelo que mesmo pequenas quantidades de carga acumulada na capacidade da porta podem levar a que esta tensão seja excedida.

Para evitar a acumulação de carga no condensador da porta de um MOSFET, os circuitos integrados MOS incluem normalmente dispositivos de protecção da porta, que invariavelmente fazem uso de díodos de fixação.

4. O MOSFET de depleção

Nesta secção vamos fazer uma breve análise de outro tipo de transístor, o MOSFET de depleção. A sua estrutura é similar ao MOSFET de enriquecimento, com uma diferença importante: este transístor dispõe de um canal fisicamente implantado.

Assim, um MOSFET de depleção de canal n tem uma região do tipo n ligando as regiões n^+ da fonte e do dreno, na parte superior do substrato do tipo p . Desta forma, se aplicarmos uma tensão v_{DS} entre o dreno e a fonte, flui uma corrente entre o dreno e a fonte, mesmo com $v_{GS} = 0$. Por outras palavras, não é necessário induzir um canal, ao contrário do que acontece com o MOSFET de enriquecimento.

A profundidade do canal e, portanto, a sua condutividade, pode ser controlada pela tensão v_{GS} , exactamente da mesma forma usada no dispositivo de enriquecimento. A aplicação de uma tensão v_{GS} positiva, enriquece o canal ao atrair mais electrões.

Neste transístor, todavia, podemos também aplicar uma tensão v_{GS} negativa, cujo efeito é repelir electrões do canal, diminuindo a sua profundidade e, assim, a sua condutividade. Uma tensão v_{GS} negativa provoca pois a **depleção** dos portadores de carga do canal, pelo que este modo de funcionamento se designa **modo de depleção**.

Se o valor negativo da tensão v_{GS} for progressivamente aumentado, atinge-se um valor para o qual o canal é completamente esvaziado de portadores de carga, reduzindo a corrente a zero, mesmo que se continue a aplicar uma tensão v_{DS} . Este valor negativo de v_{GS} é a tensão limiar do MOSFET de depleção de canal n .

A descrição que fizemos sugere, aliás correctamente, que um MOSFET de depleção pode funcionar em modo de enriquecimento, se aplicarmos uma tensão v_{GS} positiva, e em modo de depleção, se aplicarmos uma tensão v_{GS} negativa. As características i_D-v_{DS} são similares às do transístor de enriquecimento, excepto que a tensão V_t do transístor de depleção de canal n é negativa.

A fig. 18(a) mostra o símbolo de circuito do MOSFET de depleção de canal n .

(fig. 18)

Este símbolo difere do símbolo do transístor de enriquecimento num único pormenor: o traço vertical que representa o canal é cheio, com o que se pretende sugerir que este transístor tem um canal físico. Nas situações em que o substrato (B) é ligado à fonte (S), pode usar-se o símbolo simplificado da fig. 18(b). Este símbolo difere do seu correspondente do transístor de enriquecimento pela área sombreada, incluída para representar o canal implantado.

As características i_D-v_{DS} dum MOSFET de depleção de canal n , para o qual $V_t = -4$ V e $K = 1$ mA/V² estão representadas na fig. 19(b).

(fig. 19)

Apesar de estas características não mostrarem a dependência de i_D com v_{DS} na região de saturação, essa dependência existe e é idêntica à do transístor de enriquecimento.

Notemos que, uma vez que a tensão limiar V_t é negativa, o NMOS de depleção funciona na região óhmica desde que a tensão de dreno não exceda a tensão da porta mais do que $|V_t|$. Para funcionar em saturação, a tensão de dreno deve exceder a da porta, pelo menos de $|V_t|$. O diagrama da fig. 20(a) mostra os níveis relativos das tensões terminais do transístor para as duas regiões de funcionamento. A fig. 20(b) mostra outra forma de representar a mesma informação.

(fig. 20)

A fig. 19(c) mostra as características i_D-v_{GS} em saturação, indicando os dois modos de funcionamento, depleção e enriquecimento.

As características tensão-corrente do MOSFET de depleção são descritas pelas mesmas equações dadas atrás para o transístor de enriquecimento, com a diferença que, para um NMOS de depleção, V_t é negativa.

Outro parâmetro do MOSFET de depleção é o valor da corrente de dreno obtido em saturação para $v_{GS} = 0$. É designado por I_{DSS} e está indicado na fig. 19(b) e (c). Pode mostrar-se que

$$I_{DSS} = K V_t^2 \quad (26)$$

Podem fabricar-se MOSFETs de depleção e de enriquecimento na mesma pastilha de circuito integrado, resultando circuitos com excelentes características, como se verá mais adiante.

Até agora analisámos apenas os transístores NMOS de depleção. Fabricam-se também transístores PMOS discretos, que funcionam de forma semelhante à dos NMOS, com a diferença que as polaridades de todas as tensões (incluindo V_t) são invertidas. Além disso, num PMOS, a corrente i_D flui da fonte para o dreno, entrando pelo terminal da fonte e saindo pelo do dreno.

A fig. 21 mostra, em resumo, o esboço das características i_D-v_{GS} dos MOSFETs de ambos os tipos e polaridades, a funcionar em saturação.

(fig. 21)

5. O transístor de efeito de campo de junção (JFET)

O **transístor de efeito de campo de junção**, ou JFET, é talvez o transístor mais simples de todos. Tem algumas características importantes, nomeadamente uma resistência de entrada muito elevada. Contudo, como os MOSFETs têm resistência de entrada ainda maior e apresentam muitas outras vantagens, a tecnologia MOS ganhou a primazia na implementação dos circuitos integrados em muito grande escala (VLSI).

Assim, apesar de se utilizar em algumas aplicações especiais, o JFET não é hoje um dispositivo muito significativo. Uma dessas aplicações envolve o uso de JFETs para realizar o andar de entrada de um AmpOp integrado em que o restante circuito é realizado com BJTs. A utilização do JFET no andar de entrada tira partido da sua elevada resistência de entrada, que é muito superior à que é possível com transístores bipolares.

O JFET é também utilizado no projecto de circuitos discretos, quer como amplificador, quer como interruptor.

Nesta secção, faremos uma introdução breve à estrutura do JFET, bem como ao seu princípio de funcionamento e características terminais.

5.1. Estrutura do JFET

Como os outros tipos de FETs, o JFET pode fabricar-se com duas polaridades: canal n e canal p . A fig. 22(a) mostra uma estrutura simplificada do JFET de canal n .

(fig. 22)

Como vemos, consiste de um paralelepípedo de silício do tipo n , com duas regiões do tipo p , difundidas em dois lados opostos. Nestas regiões foram realizados contactos metálicos, que estão ligados entre si, constituindo o eléctrodo da porta. Nos topos do paralelepípedo realizaram-se também contactos metálicos que correspondem à fonte e ao dreno. A região do tipo n entre as regiões da porta, que liga a fonte ao dreno, é o canal.

O funcionamento do dispositivo é baseado na contrapolarização da junção pn existente entre a porta e o canal. De facto, é a polarização inversa desta junção que é usada para controlar a largura do canal e, portanto, a corrente que flui do dreno para a fonte. O papel essencial que esta junção desempenha no funcionamento deste FET está na origem do seu nome: FET de junção.

É evidente que se pode obter um transístor de canal p se o dispositivo for fabricado invertendo os tipos de semiconductor, i.e., usando silício do tipo p para o canal e do tipo n para as regiões da porta.

As fig. 22(b) e (c) mostram os símbolos de circuito para os JFETs das duas polaridades. Note-se que a polaridade do transístor (canal n ou canal p) é indicada pelo sentido da seta desenhada na porta, que aponta no sentido directo (de p para n) da junção porta-canal.

Apesar de o JFET ser um dispositivo simétrico, cujos dreno e fonte podem ser trocados, é útil no projecto de um circuito designar um desses terminais como fonte e o outro como dreno. O símbolo de circuito cumpre esse objectivo colocando a porta mais próxima da fonte do que do dreno.

5.2. Princípio de funcionamento

Consideremos o JFET de canal n representado na fig. 23(a). (Note-se que por simplicidade não se indica a ligação eléctrica entre os terminais da porta; admite-se, contudo, que os dois terminais designados por G estão ligados entre si.)

(fig. 23)

Com $v_{GS} = 0$, a aplicação de uma tensão v_{DS} (pequena) origina uma corrente que flui do dreno para a fonte. Quando se aplica uma tensão v_{GS} negativa, a região de depleção da junção porta-canal alarga-se, estreitando consequentemente o canal. Assim, a resistência do canal aumenta pelo que a corrente i_D (para uma dada v_{DS}) diminui.

Uma vez que v_{DS} é pequena, o canal tem uma largura praticamente uniforme. Desta forma, o JFET funciona simplesmente como uma resistência cujo valor é controlado por v_{GS} . Se fizermos v_{GS} progressivamente mais negativa, atinge-se um valor para o qual a região de depleção ocupa completamente o canal. Para este valor de v_{GS} , o canal fica inteiramente esvaziado de portadores de carga (neste caso, electrões), i.e., esse valor corresponde à tensão limiar do transistor, V_t , que é obviamente negativa para um JFET de canal n .

Consideremos agora a situação representada na fig. 23(b). Aqui, v_{GS} é mantida constante num valor maior (i.e., menos negativo) do que V_t , enquanto v_{DS} é aumentada. Uma vez que v_{DS} aparece como uma queda de tensão ao longo do canal, a tensão aumenta à medida que nos deslocamos ao longo do canal desde a fonte até ao dreno. Em consequência, a tensão inversa entre a porta e o canal varia ao longo do canal e é mais elevada do lado do dreno. Assim, o canal adquire a forma afunilada representada na figura e a característica i_D - v_{DS} torna-se não linear.

Quando a tensão inversa na extremidade do dreno, v_{GD} , se torna inferior a V_t , o canal estrangula-se do lado do dreno e a corrente de dreno satura. A restante descrição do funcionamento do JFET segue de perto a que já vimos para o MOSFET.

Resulta do que dissemos que o JFET é um dispositivo de depleção. As suas características devem, assim, ser semelhantes às do MOSFET de depleção. Isto é, de facto, verdade com uma excepção importante: enquanto é possível operar o MOSFET de depleção em modo de enriquecimento (aplicando uma v_{GS} positiva no caso de um canal n), isso é impossível no caso do JFET. Se for aplicada uma tensão v_{GS} positiva, a junção porta-canal fica directamente polarizada e a porta deixa de controlar o canal. Assim, o valor máximo de v_{GS} é limitado a 0 V, apesar de ser possível elevar v_{GS} até cerca de 0,3 V, uma vez que uma junção pn permanece praticamente em corte até uma tensão directa dessa ordem de valor.

5.3. Características tensão-corrente

As características do JFET estão representadas na fig. 24.

(fig. 24)

Apesar de a fig. 24(b) mostrar i_D como sendo independente de v_{DS} na região de saturação ou de estrangulamento, esta é simplesmente uma situação ideal. Na verdade, os JFETs reais apresentam modulação do comprimento do canal numa forma muito semelhante à dos MOSFETs.

As características do JFET representadas na fig. 24 referem-se a um transístor com $V_t = -4$ V e $K = 1$ mA/V². No caso dos JFETs a tensão limiar é normalmente designada por V_P , i.e., $V_P = V_t$. Além disso, em vez de especificar o parâmetro de condutância K , os fabricantes de JFETs geralmente especificam o valor da corrente de dreno em saturação para $v_{GS} = 0$, designado por I_{DSS} . Pode mostrar-se facilmente que

$$I_{DSS} = KV_t^2 = KV_P^2 \quad (27)$$

As características do JFET podem ser descritas pelas mesmas equações usadas para os MOSFETs. Concretamente, substituindo V_t por V_P , podemos escrever que o JFET de canal n estará em corte para

$$v_{GS} \leq V_P$$

em que V_P é negativa. Para o transístor conduzir, é necessário aplicar uma tensão porta-fonte v_{GS} tal que

$$V_P < v_{GS} \leq 0 \quad (28)$$

e uma tensão dreno-fonte v_{DS} positiva. O JFET funciona na região óhmica ou de tríodo para

$$v_{DS} \leq v_{GS} - V_P \quad (29)$$

caso em que a corrente de dreno é dada por

$$i_D = K \left[2(v_{GS} - V_P)v_{DS} - v_{DS}^2 \right]$$

Se pusermos em evidência um factor V_P^2 e substituirmos KV_P^2 por I_{DSS} , podemos exprimir i_D sob a forma

$$i_D = I_{DSS} \left[2 \left(1 - \frac{v_{GS}}{V_P} \right) \left(\frac{v_{DS}}{-V_P} \right) - \left(\frac{v_{DS}}{V_P} \right)^2 \right] \quad (30)$$

O JFET funciona em saturação (estrangulamento) para

$$v_{DS} \geq v_{GS} - V_P \quad (31)$$

Por palavras, diremos que para o JFET funcionar em saturação, a tensão de dreno deve ser maior do que a tensão da porta de pelo menos $|V_P|$. Em saturação, a corrente de dreno é dada por

$$i_D = I_{DSS} \left(1 - \frac{v_{GS}}{V_P} \right)^2 (1 + \lambda v_{DS}) \quad (32)$$

em que $\lambda \equiv 1/V_A$ é uma constante positiva incluída para ter em conta a dependência de i_D com v_{DS} em saturação.

Uma vez que a junção porta-canal está sempre contrapolarizada, no terminal da porta apenas flui uma corrente de fugas. Sabemos, do estudo da junção pn , que uma tal corrente é da ordem de 10^{-9} A.

Apesar de i_G ser muita pequena, e poder, portanto, ser ignorada na maior parte das aplicações, deve notar-se que a corrente de porta dum JFET é cerca de um milhão de vezes maior do que a corrente de porta dum MOSFET. Obviamente, o valor extremamente baixo desta última é devido à estrutura isolada da porta.

Este valor mais elevado da corrente de porta dos JFETs é ainda agravado pela sua forte dependência da temperatura - dobrando aproximadamente por cada 10°C de aumento da temperatura, como no caso de um díodo contrapolarizado.

5.4. O JFET de canal p

As características tensão-corrente de um JFET de canal p são descritas pelas mesmas equações que as de um JFET de canal n . Note-se, contudo, que para um JFET de canal p , V_P é positiva, deve ser $0 \leq v_{GS} \leq V_P$, v_{DS} é negativa, e a corrente i_D sai pelo terminal do dreno.

Para o JFET de canal p funcionar em saturação, deve ser $v_{DS} \leq v_{GS} - V_P$, o que, em palavras, significa que a tensão do dreno deve ser menor do que a tensão da porta de pelo menos de $|V_P|$. Por outro lado, com $v_{DS} \geq v_{GS} - V_P$, o JFET de canal p funciona na região de triodo.

6. Circuitos com FETs em corrente contínua

Tendo estudado as características tensão-corrente dos vários tipos de FETs, vamos agora considerar circuitos com FETs nos quais apenas estão presentes grandezas de corrente contínua. Concretamente, apresentaremos um conjunto de exemplos de análise e projecto de circuitos com FETs em c.c..

6.1. Exemplo 1

Projectemos o circuito da fig. 25 por forma que o transístor funcione com $I_D = 0,4$ mA e $V_D = +1$ V. O transístor NMOS tem $V_t = 2$ V, $\mu_n C_{ox} = 20$ $\mu\text{A}/\text{V}^2$, $L = 10$ μm e $W = 400$ μm . Desprezemos o efeito de modulação do comprimento do canal (i.e., admitamos que $\lambda = 0$).

(fig. 25)

O parâmetro de condutância K é

$$K = \frac{1}{2}(20)(400/10) = 400 \text{ mA} / \text{V}^2 = 0,4 \text{ mA} / \text{V}^2$$

Uma vez que $V_D = 1$ V, o transístor está em saturação, usaremos a expressão da região de saturação de i_D para determinar o valor requerido para v_{GS} ,

$$I_D = K (V_{GS} - V_t)^2$$

$$0,4 = 0,4 (V_{GS} - 2)^2$$

Esta equação conduz a dois valores para V_{GS} , 1 V e 3 V. O primeiro valor não faz sentido uma vez que é menor do que V_t . Assim, $V_{GS} = 3$ V. Observando a fig. 25, notamos que a porta está à massa, logo a fonte deve estar a -3 V, pelo que o valor de R_S pode ser determinado a partir de

$$\begin{aligned} R_S &= \frac{V_S - (-V_{SS})}{I_D} \\ &= \frac{-3 - (-5)}{0,4} = 5 \text{ k}\Omega \end{aligned}$$

Para estabelecer uma tensão contínua de +1 V no dreno, devemos escolher R_D como segue:

$$\begin{aligned} R_D &= \frac{V_{DD} - V_D}{I_D} \\ &= \frac{5 - 1}{0,4} = 10 \text{ k}\Omega \end{aligned}$$

6.2. Exemplo 2

Projectemos o circuito da fig. 26 para obter uma corrente I_D de 0,4 mA. Calculemos o valor requerido para R e determinemos a tensão contínua V_D . Admitamos que o transístor NMOS tem $V_t = 2$ V, $\mu_n C_{ox} = 20 \text{ }\mu\text{A/V}^2$, $L = 10 \text{ }\mu\text{m}$ e $W = 100 \text{ }\mu\text{m}$. Desprezemos o efeito de modulação do comprimento do canal (i.e., admitamos que $\lambda = 0$).

(fig. 26)

Uma vez que $V_{GD} = 0$, o FET está em saturação. Assim,

$$\begin{aligned} I_D &= K (V_{GS} - V_t)^2 \\ 0,4 &= \frac{1}{2} (20) (10^{-3}) (100/10) (V_{GS} - 2)^2 \end{aligned}$$

que conduz a dois valores para V_{GS} , 4 e 0 V. O segundo valor não faz sentido pois é menor do que V_t e, assim, $V_{GS} = 4$ V, pelo que a tensão do dreno será

$$V_D = +4 \text{ V}$$

O valor necessário para R pode ser obtido como segue:

$$\begin{aligned} R &= \frac{V_{DD} - V_D}{I_D} \\ &= \frac{10 - 4}{0,4} = 15 \text{ k}\Omega \end{aligned}$$

6.3. Exemplo 3

Projectemos o circuito da fig. 27 para estabelecer uma tensão de dreno de 0,1 V e determinemos a resistência efectiva entre o dreno e a fonte neste ponto de funcionamento. Seja $V_t = 1$ V e $K = 0,5 \text{ mA/V}^2$.

(fig. 27)

Uma vez que a tensão de dreno é inferior à tensão da porta em 4,9 V e $V_t = 1$ V, o MOSFET está a funcionar na região óhmica. Assim, a corrente I_D é dada por

$$I_D = 0,5 [2 (5 - 1) \times 0,1 - 0,01] = 0,395 \text{ mA}$$

O valor de R_D pode ser determinado como segue:

$$\begin{aligned} R_D &= \frac{V_{DD} - V_D}{I_D} \\ &= \frac{5 - 0,1}{0,395} = 12,4 \text{ k}\Omega \end{aligned}$$

(Obviamente, num problema prático de projecto escolhe-se o valor normalizado mais próximo, digamos com resistências de 5%, 12 k Ω). A resistência efectiva entre dreno e fonte pode ser determinada como segue:

$$\begin{aligned} r_{DS} &= \frac{V_{DS}}{I_D} \\ &= \frac{0,1}{0,395} = 253 \Omega \end{aligned}$$

6.4. Exemplo 4

Analisemos o circuito da fig. 28(a) e determinemos as tensões e correntes do circuito. Seja $V_t = 1$ V e $K = 0,5$ mA/V². Desprezemos o efeito de modulação do comprimento do canal (i.e., admitamos que $\lambda = 0$).

(fig. 28)

Uma vez que a corrente da porta é zero, a tensão da porta é simplesmente determinada pelo divisor de tensão formado pelas duas resistências de 10 M Ω ,

$$V_G = 10 \times \frac{10}{10 + 10} = +5 \text{ V}$$

Com esta tensão positiva na porta, o transístor NMOS está a conduzir. Não sabemos, contudo, se está a funcionar em saturação ou na região óhmica. O procedimento a adoptar já é nosso conhecido: admitiremos que o transístor está em saturação, resolvemos o problema e verificamos a validade da nossa hipótese. Naturalmente, se concluirmos que a hipótese é incorrecta, resolvemos novamente o problema, com o transístor a funcionar na região de triodo.

Consideremos a fig.28(b). Uma vez que a tensão da porta é 5 V e a tensão da fonte é $I_D \times 6 = 6 I_D$, temos

$$V_{GS} = 5 - 6 I_D$$

Assim, I_D é dada por

$$I_D = K(V_{GS} - V_t)^2$$

$$= 0,5(5 - 6I_D - 1)^2$$

que conduz à seguinte equação do 2º grau em I_D :

$$18I_D^2 - 25I_D + 8 = 0$$

Esta equação dá dois valores para I_D : 0,89 mA e 0,5 mA. O primeiro valor leva a uma tensão da fonte de $6 \times 0,89 = 5,34$ V, que é superior à tensão da porta, pelo que não é fisicamente aceitável. Alternativamente, se eliminarmos I_D obtemos uma equação do 2º grau em V_{GS} que conduz às duas soluções -1/3 e 2 V, o que permite, sem mais cálculos, rejeitar a primeira por ser inadmissível. Assim

$$I_D = 0,5 \text{ mA}$$

$$V_S = 0,5 \times 6 = +3 \text{ V}$$

$$V_{GS} = 5 - 3 = 2 \text{ V}$$

$$V_D = 10 - 6 \times 0,5 = +7 \text{ V}$$

Uma vez que $V_D > V_G - V_t$ o transístor está em saturação, como tínhamos admitido.

6.5. Exemplo 5

Projectemos o circuito da fig. 29 por forma que o transístor funcione em saturação com $I_D = 0,5$ mA e $V_D = +3$ V. Admitamos que o transístor PMOS de enriquecimento tem $V_t = -1$ V, $K = 0,5$ mA/V² e $\lambda = 0$. Determinemos também o maior valor de R_D que ainda permite o funcionamento na região de saturação.

(fig. 29)

Uma vez que o MOSFET está em saturação e $I_D = 0,5$ mA, podemos escrever

$$0,5 = 0,5 [V_{GS} - (-1)]^2$$

que conduz às soluções -2 e 0 V.

Como V_{GS} tem de ser negativa ($V_{GS} < V_t$), concluímos que a única solução desta equação que faz sentido é $V_{GS} = -2$ V. Então, como a fonte está a +5 V, a tensão da porta tem de ser +3 V. Isto pode ser conseguido escolhendo adequadamente os valores de R_{G1} e de R_{G2} . Uma escolha possível é $R_{G1} = 2$ M Ω e $R_{G2} = 3$ M Ω .

O valor de R_D pode ser obtido a partir de

$$R_D = \frac{V_D}{I_D} = \frac{3}{0,5} = 6 \text{ k}\Omega$$

O funcionamento em modo de saturação será mantido até ao ponto em que V_D exceda V_G de $|V_t|$, i.e.

$$V_{D_{\max}} = 3 + 1 = 4 \text{ V}$$

Este valor da tensão de dreno é obtido com R_D dada por

$$R_D = \frac{4}{0,5} = 8 \text{ k}\Omega$$

6.6. Exemplo 6

Consideremos o circuito da fig. 30 e determinemos I_D e V_D . Admitamos que o transístor PMOS de depleção tem $V_t = 1 \text{ V}$, $K = 0,5 \text{ mA/V}^2$ e $\lambda = 0$.

(fig. 30)

Uma vez que se trata de um transístor de depleção, ele conduzirá para $V_{GS} = 0$. Admitindo que está em saturação, podemos obter I_D de

$$I_D = 0,5 (0 - 1)^2 = 0,5 \text{ mA}$$

pelo que a tensão V_D vem

$$V_D = I_D \times 5 = 0,5 \times 5 = +2,5 \text{ V}$$

Como V_D é inferior a V_G de 2,5 V (que é maior do que V_t), o transístor está em saturação, como admitíramos.

6.7. Exemplo 7

Para o circuito analisado no exemplo anterior, determinemos o maior valor que R_D pode ter com o transístor ainda em saturação.

Como se trata de um transístor de depleção, o modo de saturação é mantido até ao ponto em que V_D iguala $V_G - V_t = 5 - 1 = 4 \text{ V}$. Uma vez que $I_D = 0,5 \text{ mA}$ (do exemplo anterior), o maior valor possível de R_D é

$$R_D = \frac{4}{0,5} = 8 \text{ k}\Omega$$

6.8. Exemplo 8

Projectemos o circuito da fig. 31 por forma a estabelecer uma tensão contínua na fonte de +9,9 V. Com este ponto de funcionamento, determinemos a resistência efectiva entre a fonte e o dreno. Admitamos que $V_t = -1 \text{ V}$ e $K = 0,5 \text{ mA/V}^2$.

(fig. 31)

Aqui V_G é menor do que V_D em apenas 0,1 V, que é menor do que $|V_t|$ como é requerido para o funcionamento em saturação. Assim, o transístor NMOS de depleção está a funcionar na região óhmica com $V_{DS} = 0,1 \text{ V}$ e $V_{GS} = 0$. Assim, a corrente de dreno é dada por

$$I_D = 0,5 [2 (0 - (-1)) \times 0,1 - 0,01] \cong 0,1 \text{ mA}$$

Escolhemos R_D de acordo com

$$R_D = \frac{9,9 \text{ V}}{0,1 \text{ mA}} = 99 \text{ k}\Omega \cong 100 \text{ k}\Omega$$

A resistência efectiva fonte-dreno é

$$r_{DS} = \frac{V_{DS}}{I_D} = \frac{0,1\text{V}}{0,1\text{mA}} = 1\text{k}\Omega$$

6.9. Exemplo 9

Projectemos o circuito da fig. 32 por forma a obter $I_D = 4\text{ mA}$ e $V_D = 6\text{ V}$. Admitamos que o JFET de canal n tem $V_P = -4\text{ V}$, $I_{DSS} = 16\text{ mA}$ e $\lambda = 0$.

(fig. 32)

Uma vez que se pretende $V_D = 6\text{ V}$ e a porta está à massa, $V_G = 0$, o FET vai funcionar em saturação. Assim

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$4 = 16 \left(1 - \frac{V_{GS}}{-4}\right)^2$$

Esta equação tem duas raízes: $V_{GS} = -6\text{ V}$ e -2 V . Como o primeiro valor é $< V_P$, é de rejeitar. Resulta então

$$V_{GS} = -2\text{ V}$$

$$V_S = +2\text{ V}$$

$$R_S = \frac{V_S}{I_D} = \frac{2}{4\text{mA}} = 0,5\text{k}\Omega$$

$$R_D = \frac{V_{DD} - V_D}{I_D} = \frac{10 - 6}{4\text{mA}} = 1\text{k}\Omega$$

6.10. Exemplo 10

Consideremos o circuito da fig. 33 e determinemos V_S e V_D . O JFET de canal p tem $V_P = +2\text{ V}$, $I_{DSS} = 4\text{ mA}$ e $\lambda = 0$.

(fig. 33)

O JFET tem $V_t = V_P = 2\text{ V}$ e $K = I_{DSS} / V_t^2 = 1\text{ mA} / \text{V}^2$. A tensão do dreno pode obter-se de

$$V_D = -5 + I_D R_D = -5 + 1 \times 2 = -3\text{ V}$$

Assim, a tensão do dreno é menor do que a tensão da porta de uma quantidade maior do que V_t , o que garante o funcionamento em saturação. Podemos pois usar a equação da corrente de dreno para escrever

$$1 = 1 (V_{GS} - 2)^2$$

que conduz a duas soluções para V_{GS} : +3 V e +1 V. O primeiro valor é maior do que V_P , o que implica corte, que é impossível neste caso. Assim, $V_{GS} = +1$ V e $V_S = -1$ V.

7. O FET como amplificador

Nesta secção vamos estudar o funcionamento do transístor de efeito de campo como amplificador. Apesar de desenvolvermos a análise com base num MOSFET de enriquecimento de canal n , os resultados são extensíveis aos outros tipos de FETs.

7.1. Análise gráfica

Uma vez que os FETs são bem caracterizados por equações, raramente é necessário aplicar técnicas gráficas na análise de circuitos com FETs. Apesar disso, é ilustrativo e instrutivo começar o estudo dos amplificadores com FETs com a análise gráfica do circuito amplificador MOS conceptual representado na fig. 34(a).

(fig. 34)

O MOSFET de enriquecimento de canal n da figura é polarizado com uma bateria V_{GS} , num arranjo claramente impraticável, mas que serve perfeitamente o presente propósito. Sobreposto à tensão de polarização porta-fonte V_{GS} , é aplicado um sinal v_{gs} variante no tempo, que desejamos amplificar; assim, a tensão instantânea total porta-fonte é

$$v_{GS} = V_{GS} + v_{gs} \quad (33)$$

Em cada instante, o ponto de funcionamento estará localizado sobre a curva i_D - v_{DS} correspondente ao valor específico de v_{GS} . O ponto exacto dessa curva será determinado por V_{DD} e R_D a partir da equação

$$v_{DS} = V_{DD} - R_D i_D \quad (34)$$

que pode ser reescrita como

$$i_D = \frac{V_{DD}}{R_D} - \frac{1}{R_D} v_{DS} \quad (35)$$

que é uma equação linear nas variáveis i_D e v_{DS} e pode, portanto, ser representada por uma recta no plano i_D - v_{DS} . Esta recta intersecta o eixo v_{DS} para V_{DD} e tem uma inclinação igual a $-1/R_D$. Uma vez que R_D representa a **resistência de carga** do amplificador, a recta que representa a Eq. (35) é chamada **recta de carga**.

O ponto de funcionamento instantâneo do MOSFET é determinado pela intersecção da recta de carga com a curva i_D - v_{DS} correspondente ao valor instantâneo de v_{GS} . As coordenadas do ponto de funcionamento são os valores instantâneos de i_D e v_{DS} .

Para concretizar a nossa análise, vamos usar valores numéricos. Assim, admitiremos que o MOSFET tem uma tensão limiar $V_t = 2$ V e um parâmetro de condutância $K = 1$ mA/V². Como se indica na fig. 34(a), o transístor está polarizado com $V_{GS} = 5$ V e o seu dreno está ligado à tensão de alimentação positiva $V_{DD} = 20$ V através de uma resistência $R_D = 1,33$ k Ω .

O sinal a amplificar tem uma forma de onda triangular com amplitude pico-a-pico de 1 V. A fig. 34(b) mostra as características i_D - v_{DS} do MOSFET juntamente com a recta de carga correspondente a $R_D = 1,33 \text{ k}\Omega$. Na ausência do sinal de entrada v_{gs} , o MOSFET funcionará no ponto Q , que é a intersecção da curva para $v_{GS} = 5 \text{ V}$ e a recta de carga. É designado por **ponto de funcionamento estático**, **ponto de repouso** ou **ponto quiescente**. As coordenadas de Q determinam os valores contínuos da corrente de dreno, $I_D = 9 \text{ mA}$ e da tensão do dreno, $V_{DS} = 8 \text{ V}$.

Quando o sinal triangular v_{gs} é aplicado, o ponto de funcionamento instantâneo move-se ao longo da recta de carga em correspondência com a tensão instantânea total v_{GS} . É o que se pode ver na fig. 34(b), na qual observamos, por exemplo, que para o valor de pico do sinal de entrada, $v_{gs} = 0,5 \text{ V}$, $v_{GS} = 5 + 0,5 = 5,5 \text{ V}$, a correspondente corrente de dreno é $12,25 \text{ mA}$, e a correspondente tensão de dreno é $3,7 \text{ V}$. Daqui decorre que a corrente de dreno instantânea total i_D e a tensão de dreno instantânea total v_{DS} , podem ser determinadas da maneira indicada, ponto a ponto.

A fig. 34(b) mostra as formas de onda resultantes. Notamos que, sobreposta ao valor estático I_D , obtemos uma componente variante no tempo i_d , que é quase perfeitamente triangular na sua forma. Além disso, sobreposta à tensão de repouso V_{DS} , obtemos também uma componente de sinal que é quase perfeitamente triangular na sua forma. Esta componente é a tensão de saída de sinal e, excepto pela inversão de fase, é uma réplica amplificada do sinal de entrada; tem uma amplitude pico-a-pico de cerca de 8 V e, portanto, o ganho do amplificador é -8 V/V .

No exemplo anterior, vemos que podemos obter amplificação quase linear com um MOSFET não linear, escolhendo adequadamente o ponto quiescente Q e mantendo pequeno o sinal de entrada.

Nas secções seguintes estudaremos a análise e o projecto dos amplificadores com FETs em pormenor. Neste ponto, contudo, é importante notar que o ponto de funcionamento instantâneo deve confinar-se à região de saturação. A ser assim, o MOSFET funcionará como uma fonte de corrente cuja grandeza é controlada por v_{gs} .

Se o ponto de funcionamento instantâneo sair da região de saturação, o FET deixa de funcionar como fonte de corrente controlada linearmente, resultando assim uma forte distorção não linear. Isto está ilustrado na fig. 34(c), onde o MOSFET continua polarizado com $V_{GS} = 5 \text{ V}$, mas é usada uma resistência maior $R_D = 1,78 \text{ k}\Omega$. Em resultado de se usar uma resistência de carga maior, o ponto de funcionamento instantâneo entra na região óhmica durante a maior parte das metades positivas de v_{gs} . Como se pode ver, a componente de sinal de i_D e a tensão de saída de sinal v_{ds} são fortemente distorcidas.

Em resumo, para o FET funcionar como amplificador linear deve ser polarizado num ponto a meio da região de saturação, o ponto de funcionamento instantâneo deve confinar-se em todos os instantes à região de saturação e o sinal de entrada deve ser mantido pequeno. Este último ponto será desenvolvido a seguir.

7.2. Análise algébrica

Apresentamos agora uma análise algébrica do circuito amplificador conceptual da fig. 34(a). Com o sinal de entrada v_{gs} igual a zero (repouso), obtemos para a corrente de repouso I_D e para a tensão de repouso V_{DS} (ou simplesmente V_D uma vez que a fonte está à massa) as seguintes relações

$$I_D = K (V_{GS} - V_t)^2 \quad (36)$$

$$V_D = V_{DD} - R_D I_D \quad (37)$$

onde ignorámos o efeito de modulação do comprimento do canal. Com o sinal v_{gs} sobreposto a V_{GS} , a tensão instantânea total porta-fonte v_{GS} é dada por

$$v_{GS} = V_{GS} + v_{gs} \quad (38)$$

Correspondentemente, a corrente instantânea total i_D será

$$\begin{aligned} i_D &= K (v_{GS} - V_t)^2 \\ &= K (V_{GS} + v_{gs} - V_t)^2 \\ &= K (V_{GS} - V_t)^2 + 2 K (V_{GS} - V_t) v_{gs} + K v_{gs}^2 \end{aligned} \quad (39)$$

O primeiro termo do segundo membro da Eq.(39) reconhece-se facilmente ser a corrente de repouso I_D [Eq. (36)]. O segundo termo representa a componente de corrente que é directamente proporcional ao sinal de entrada v_{gs} . O último termo é uma componente de corrente que é proporcional ao quadrado do sinal de entrada. Esta última componente é indesejável pois representa distorção não linear. Para reduzir a distorção não linear introduzida pelo MOSFET, o sinal de entrada deve ser mantido pequeno,

$$v_{gs} \ll 2 (V_{GS} - V_t) \quad (40)$$

Se esta *condição de pequenos sinais* for satisfeita, podemos ignorar o último termo da Eq. (39) e exprimir i_D como

$$i_D \cong I_D + i_d \quad (41)$$

onde a componente de sinal i_d é dada por

$$i_d = 2 K (V_{GS} - V_t) v_{gs}$$

A constante relacionando i_d com v_{gs} é a transcondutância g_m ,

$$g_m \equiv \frac{i_d}{v_{gs}} = 2 K (V_{GS} - V_t) \quad (42)$$

A fig. 35 apresenta uma interpretação gráfica do funcionamento para pequenos sinais do amplificador com MOSFET de enriquecimento. Notemos que g_m é igual à inclinação da característica i_D - v_{GS} no ponto de funcionamento,

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{v_{GS}=V_{GS}} \quad (43)$$

(fig. 35)

7.3. A transcondutância g_m

Analisemos um pouco mais em pormenor a transcondutância do MOSFET. Substituindo o valor de K dado pela Eq. (6) na Eq. (42) vem

$$g_m = (\mu_n C_{ox}) (W/L) (V_{GS} - V_t) \quad (44)$$

Esta relação indica que g_m depende do factor W/L do transístor MOS e mostra que para obter uma transcondutância relativamente grande, o dispositivo deve ser curto e largo.

Também vemos que, para um dado transístor, a transcondutância é proporcional à tensão em excesso $\Delta V = V_{GS} - V_t$, o valor do qual a tensão de repouso V_{GS} excede a tensão limiar V_t . Note-se, contudo, que aumentar g_m à custa de aumentar V_{GS} tem o inconveniente de reduzir a excursão permitida da tensão de sinal do dreno.

Pode obter-se outra expressão útil para g_m substituindo $(V_{GS} - V_t)$ na Eq. (44) por $\sqrt{I_D/K}$ da Eq. (36) e substituindo finalmente K por $\frac{1}{2} \mu_n C_{ox} (W/L)$. O resultado é

$$g_m = \sqrt{2 \mu_n C_{ox}} \sqrt{W/L} \sqrt{I_D} \quad (45)$$

Esta expressão mostra que

1. Para um dado MOSFET, g_m é proporcional à raiz quadrada da corrente de repouso.
2. Para uma dada corrente de repouso, g_m é proporcional a $\sqrt{W/L}$.

Em contraste, a transcondutância do transístor bipolar é proporcional à corrente de repouso e é independente do tamanho e geometria do dispositivo.

Para vermos a ordem de grandeza dos valores de g_m dos MOSFETs consideremos um transístor integrado funcionando com $I_D = 1$ mA e tendo $\mu_n C_{ox} = 20 \mu\text{A/V}^2$. A Eq. (45) mostra que, para $W/L = 1$, $g_m = 0,2$ mA/V, enquanto um transístor para o qual $W/L = 100$ tem $g_m = 2$ mA/V.

Por outro lado, um BJT funcionando com uma corrente de colector de 1 mA tem $g_m = 40$ mA/V. Contudo, apesar da sua baixa transcondutância, os MOSFETs têm muitas outras vantagens, incluindo alta impedância de entrada, pequeno tamanho, baixa dissipação de potência e facilidade de fabrico.

7.4. Ganho de tensão

Voltando ao circuito da fig. 34(a), notemos que podemos exprimir a tensão de dreno instantânea total v_D como segue:

$$v_D = V_{DD} - R_D i_D$$

Em condições de pequenos sinais temos

$$v_D = V_{DD} - R_D (I_D + i_d)$$

que pode ser reescrita como

$$v_D = V_D - R_D i_d$$

em que

$$V_D = V_{DD} - R_D I_D$$

Assim, a componente de sinal da tensão de dreno é

$$v_d = -R_D i_d = -g_m R_D v_{gs}$$

que indica que o ganho de tensão é dado por

$$\frac{v_d}{v_{gs}} = -g_m R_D \quad (46)$$

O sinal menos na Eq. (46) indica que o sinal de saída v_d está em oposição de fase com o sinal de entrada v_{gs} . Isto está ilustrado na fig. 36, que mostra v_{GS} e v_D .

(fig. 36)

Admite-se que o sinal de entrada tem uma forma de onda triangular com uma amplitude muito menor do que $2(V_{GS} - V_t)$, que é a condição de pequenos sinais da Eq. (40), para assegurar funcionamento linear. Para confinar o funcionamento à região de saturação em todos os instantes, o valor mínimo de v_D não deve tornar-se inferior ao valor correspondente de v_G mais do que V_t . Além disso, o valor máximo de v_D deve ser menor do que V_{DD} , doutra forma o FET entrará em corte e os picos da forma de onda do sinal de saída serão cortados.

7.5. Separação da análise de c.c. e da análise de sinal

Da análise anterior concluímos que dentro da aproximação de pequenos sinais, as variações aparecem sobrepostas aos valores de repouso. Por exemplo, a corrente de dreno total i_D é igual à corrente de repouso I_D mais a corrente de sinal i_d , a tensão de dreno total é $v_D = V_D + v_d$, etc.

Decorre daqui que a análise e o projecto podem ser muito simplificados separando os cálculos de c.c. dos cálculos para pequenos sinais. Isto é, uma vez estabelecido um ponto quiescente estável e tendo calculado todos os valores de c.c., podemos realizar a análise de sinal ignorando os valores de c.c..

7.6. Modelos equivalentes de circuito para pequenos sinais

Dum ponto de vista de sinal, o FET comporta-se como uma fonte de corrente controlada por tensão, que tem como entrada um sinal v_{gs} aplicado entre a porta e a fonte e como saída a corrente $g_m v_{gs}$ fornecida no terminal do dreno. A resistência de entrada desta fonte controlada é muito elevada – idealmente infinita. A resistência de saída, i.e., a resistência olhando para o dreno é elevada, que temos aliás admitido infinita até agora.

Juntando tudo isto, chegamos ao circuito da fig. 37(a), que representa o funcionamento para pequenos sinais do FET e é, assim, um modelo ou circuito equivalente para pequenos sinais.

(fig. 37)

Na análise de um circuito amplificador com FETs, o FET pode ser substituído pelo modelo equivalente mostrado na fig. 37(a). O resto do circuito permanece inalterado excepto que *as fontes de tensão contínua são substituídas por curto-circuitos*. Isto resulta do facto de que a tensão aos terminais de uma fonte de tensão contínua ideal não varia, pelo que a tensão de sinal aos seus terminais será sempre zero. O circuito resultante pode então ser usado para realizar a análise de sinal pretendida e, em particular, calcular o ganho de tensão.

O defeito mais importante do modelo para pequenos sinais da fig. 37(a) é que ele pressupõe que a corrente de dreno, em saturação, é independente da tensão do dreno. Ora, o nosso estudo das características do FET em saturação mostrou que, na verdade, a corrente cresce linearmente com a tensão v_{DS} . Esta dependência foi modelizada por uma resistência finita r_o entre o dreno e a fonte, cujo valor é dado aproximadamente por

$$r_o \cong \frac{|V_A|}{I_D} \quad (47)$$

em que $V_A = 1/\lambda$ é um parâmetro do FET que ou é especificado ou pode ser medido. Tipicamente, r_o assume valores entre 10 e 1000 k Ω . Desta forma, a precisão do modelo para pequenos sinais pode ser melhorada incluindo r_o em paralelo com a fonte controlada, como se mostra na fig. 37(b).

É importante notar que os parâmetros do modelo para pequenos sinais g_m e r_o dependem do ponto de funcionamento estático do FET.

Voltando ao amplificador da fig. 34(a), vemos que substituindo o FET pelo modelo para pequenos sinais da fig. 37(b), obtemos a seguinte expressão do ganho de tensão

$$\frac{v_d}{v_{gs}} = -g_m (R_D // r_o) \quad (48)$$

Concluimos, assim, que o efeito da resistência de saída r_o é diminuir o valor do ganho de tensão.

O modelo equivalente para pequenos sinais da fig. 37(b) é válido para todos os tipos de FETs de ambas as polaridades. No caso do JFET, emprega-se frequentemente a seguinte expressão alternativa para g_m

$$g_m = \frac{2I_{DSS}}{|V_P|} \sqrt{\frac{I_D}{I_{DSS}}}$$

Finalmente, deve notar-se que o modelo para pequenos sinais atrás derivado apenas se aplica para baixas e médias frequências. Os modelos do FET para altas frequências serão estudados adiante.

7.6.1. Exemplo

A fig. 38(a) mostra um amplificador com um MOSFET de enriquecimento, no qual o sinal de entrada v_i é acoplado à porta através de um condensador de elevada capacidade e o sinal de saída do dreno é acoplado à resistência de carga R_L , também mediante um condensador de grande capacidade.

Vamos determinar o ganho de tensão para pequenos sinais e a resistência de entrada deste amplificador. O transístor tem $V_t = 1,5 \text{ V}$, $K = 0,125 \text{ mA/V}^2$ e $V_A = 50 \text{ V}$. Admitiremos que a capacidade dos condensadores é suficientemente grande para que possam ser considerados curto-circuitos às frequências de interesse.

(fig. 38)

Começamos por calcular o ponto de funcionamento como segue:

$$I_D = 0,125 (V_{GS} - 1,5)^2 \quad (49)$$

onde, por simplicidade, ignorámos o efeito da modulação do comprimento do canal. Uma vez que a corrente da porta é zero, não há queda de tensão em R_G ; assim, $V_{GS} = V_D$, que substituída na Eq. (49) conduz a

$$I_D = 0,125 (V_D - 1,5)^2 \quad (50)$$

Como

$$V_D = 15 - R_D I_D = 15 - 10 I_D \quad (51)$$

resolvendo o sistema formado por estas duas equações vem

$$I_D = 1,06 \text{ mA} \quad \text{e} \quad V_D = 4,4 \text{ V}$$

(Note-se que a outra solução da equação do 2º grau não tem significado físico.)

Conhecido o ponto de funcionamento, podemos agora calcular g_m

$$\begin{aligned} g_m &= 2K(V_{GS} - V_t) \\ &= 2m \times 0,125(4,4 - 1,5) = 0,725 \text{ mA/V} \end{aligned}$$

e também r_o

$$r_o = \frac{V_A}{I_D} = \frac{50}{1,06 \text{ m}} = 47 \text{ k}\Omega$$

A fig. 38(b) mostra o esquema equivalente para pequenos sinais do amplificador. Uma vez que R_G é muito grande ($10 \text{ M}\Omega$), a sua corrente pode ser desprezada comparada com a da fonte controlada $g_m v_{gs}$, o que nos permite escrever para a tensão de saída

$$v_o \cong -g_m v_{gs} (R_D // R_L // r_o)$$

Uma vez que $v_{gs} = v_i$, o ganho de tensão é

$$\begin{aligned} \frac{v_o}{v_i} &= -g_m (R_D // R_L // r_o) \\ &= -0,525(10 // 10 // 47) = -3,3 \text{ V/V} \end{aligned}$$

Para calcular a resistência de entrada R_{in} , notemos que a corrente de entrada i_i é dada por

$$\begin{aligned}
 i_i &= (v_i - v_o) / R_G \\
 &= \frac{v_i}{R_G} \left(1 - \frac{v_o}{v_i} \right) \\
 &= \frac{v_i}{R_G} [1 - (-3,3)] = \frac{4,3 v_i}{R_G}
 \end{aligned}$$

e portanto

$$R_m \equiv \frac{v_i}{i_i} = \frac{R_G}{4,3} = \frac{10 \text{ M}}{4,3} = 2,33 \text{ M}\Omega$$

7.7. Modelo equivalente em T

Através de transformações simples do circuito é possível desenvolver um modelo equivalente alternativo para o FET. O desenvolvimento desse modelo, conhecido por modelo em T, está ilustrado na fig. 39.

(fig. 39)

A fig. 39(a) mostra o circuito equivalente atrás apresentado, sem r_o . Na fig. 39(b) foi acrescentada uma segunda fonte de corrente $g_m v_{gs}$ em série com a fonte de corrente original. Esta adição obviamente não altera as correntes terminais e, portanto, é permitido.

O novo nó assim criado, designado por X, foi ligado ao terminal da porta G, na fig. 39(c). Note-se que a corrente da porta não é alterada, i.e., continua a ser zero e, portanto, também esta alteração não altera as características terminais.

Notemos agora que temos uma fonte controlada de corrente $g_m v_{gs}$ ligada aos mesmos terminais da sua tensão controlante v_{gs} . Podemos assim substituir esta fonte controlada por uma resistência desde que esta resistência conduza a mesma corrente da fonte (teorema da absorção da fonte). O valor dessa resistência é $v_{gs} / g_m v_{gs} = 1 / g_m$. Esta substituição está ilustrada na fig.39(d), resultando no modelo alternativo. Note-se que i_g continua a ser zero, $i_d = g_m v_{gs}$ e $i_s = v_{gs} / (1 / g_m) = g_m v_{gs}$, todas iguais às do modelo original da fig. 39(a).

O modelo da fig. 39(d) mostra que a resistência entre a porta e a fonte, olhando para a fonte, é $1 / g_m$. Esta observação e o modelo em T têm utilidade em algumas aplicações. Note-se que a resistência entre a porta e a fonte, olhando para a porta, é infinita.

No desenvolvimento do modelo em T, não incluímos a resistência r_o . Se necessário, isso pode ser feito incorporando essa resistência entre o dreno e a fonte, no circuito da fig. 39(d).

8. Polarização dos FETs em circuitos discretos

O primeiro passo no projecto dum amplificador com FETs envolve o estabelecimento de um ponto de funcionamento estático que seja predizível e estável. Aqui a estabilidade da polarização refere-se ao requisito de que a corrente de repouso I_D se mantenha tão constante quanto possível face à variação das condições de funcionamento - por exemplo, temperatura - e à variação normalmente verificada dos valores dos parâmetros dos dispositivos (K e V_t) em transístores do mesmo tipo.

Para minimizar a possibilidade de distorção não linear, o ponto de funcionamento estático deve ser localizado no meio da região de saturação, permitindo assim que a excursão de sinal requerida sem que o transístor entre na região de triodo.

Nesta secção estudaremos dois esquemas de polarização habitualmente usados no projecto de amplificadores com FETs discretos. As técnicas de polarização utilizadas nos circuitos integrados serão estudadas mais tarde.

8.1. Polarização com realimentação de resistência de fonte

A fig. 40(a) mostra o circuito de polarização que é mais utilizado quando é usada uma fonte de alimentação simples. A versão com fonte de alimentação dupla está representada na fig. 40(b). Apesar de os circuitos representados respeitarem a um MOSFET de enriquecimento, estas configurações aplicam-se igualmente para transístores de depleção ou JFETs e, como vimos atrás, também para os BJTs.

(fig. 40)

Consideremos primeiro o circuito da fig. 40(a). O divisor de tensão R_{G1} - R_{G2} alimenta a porta com uma tensão contínua constante V_{GG} ,

$$V_{GG} = V_{DD} \frac{R_{G2}}{R_{G1} + R_{G2}}$$

Na ausência de R_S , esta tensão aparece directamente entre a porta e a fonte e a correspondente corrente I_D será fortemente dependente do valor exacto de V_{GG} e dos parâmetros K e V_t . Este ponto está ilustrado na fig. 41, onde se mostram as características i_D - v_{GS} para dois dispositivos extremos do mesmo tipo. A grande diferença em I_D entre os dois dispositivos é bem evidente.

(fig. 41)

Incluindo a resistência R_S aplica-se a seguinte equação:

$$V_{GG} = V_{GS} + I_D R_S$$

que pode ser reescrita como

$$I_D = \frac{V_{GG}}{R_S} - \frac{1}{R_S} V_{GS} \quad (52)$$

Esta é a equação da recta representada na fig. 42, onde se repetem as características da fig. 41 para dois dispositivos extremos. Note-se que a diferença entre o valor de I_D entre os dois transístores é muito menor do que a observada sem R_S .

(fig. 42)

O circuito com fonte de alimentação dupla mostrado na fig. 40(b) funciona exactamente da mesma maneira que a versão com fonte simples. Pode mostrar-se facilmente que a Eq. (52) se aplica ao circuito da fig. 40(b) se se substituir V_{GG} por V_{SS} .

A estabilidade da polarização nos circuitos da fig. 40 é conseguida devido à acção de realimentação negativa da resistência R_S . Para ver como isso funciona, consideremos o circuito da fig. 40(a) e admitamos que, por qualquer razão (como, por exemplo, uma variação da temperatura), a corrente de dreno aumenta de uma quantidade Δi_D . Este aumento da corrente de repouso causa um aumento da tensão da fonte, Δv_S ,

$$\Delta v_S = R_S \Delta i_D$$

Uma vez que a porta é mantida numa tensão constante V_{GG} , um aumento da tensão da fonte traduz-se numa igual diminuição de V_{GS} ,

$$\Delta v_{GS} = - \Delta v_S = - R_S \Delta i_D$$

Como uma diminuição em V_{GS} causa uma diminuição em I_D , o aumento líquido em I_D será menor do que o valor original Δi_D , indicando a presença do mecanismo de realimentação negativa.

No exposto admitiu-se implicitamente que o valor de R_D é escolhido de forma a que o transístor funcione em saturação. Isso é garantido mantendo a tensão de dreno maior do que $v_G - V_t$ em todos os instantes.

8.1.1. Exemplo

Consideremos um MOSFET de enriquecimento com $K = 0,25 \text{ mA/V}^2$ e $V_t = 2 \text{ V}$. Vamos polarizar o transístor com $I_D = 1 \text{ mA}$ usando a configuração da fig. 40(a) com $V_{DD} = 20 \text{ V}$.

Para determinar o valor requerido para V_{GS} usamos a relação

$$I_D = K (V_{GS} - V_t)^2$$

que, para os valores do enunciado, conduz a $V_{GS} = 4 \text{ V}$. Se escolhermos uma queda de tensão em R_S de 4 V , então a tensão da porta deverá ser $V_{GG} = 8 \text{ V}$. Esta tensão pode ser obtida escolhendo $R_{G1} = 1,2 \text{ M}\Omega$ e $R_{G2} = 0,8 \text{ M}\Omega$.

Naturalmente, devemos escolher para R_{G1} e R_{G2} valores tão grandes quanto possível a fim de manter a resistência de entrada do amplificador tão elevada quanto possível. O valor de R_S obtém-se pela lei de Ohm

$$R_S = \frac{4 \text{ V}}{1 \text{ mA}} = 4 \text{ k}\Omega$$

A escolha do valor de R_D é função do ganho e excursão de sinal pretendidos. Quanto mais elevada for R_D , mais elevado será o ganho. Contudo, temos de garantir que a tensão do dreno não se torne, em nenhum instante, inferior à tensão da porta mais do que V_t . Assim, o valor mínimo de V_D será $V_{GG} - V_t = 8 - 2 = 6$ V. Para este exemplo, admitamos que se pretende uma excursão máxima do sinal no dreno de ± 4 V. Podemos pois escolher R_D por forma que $V_D = +10$ V. O valor de R_D será então

$$R_D = \frac{20 - 10}{1\text{m}} = 10\text{ k}\Omega$$

8.2. Polarização com realimentação de dreno à porta

A segunda configuração de polarização que vamos estudar está representada na fig. 43.

(fig. 43)

Como se vê, ligou-se uma resistência R_G , geralmente muito grande, entre o dreno e a porta de um MOSFET de enriquecimento. Como a corrente da porta é praticamente nula, a tensão contínua da porta será igual à tensão contínua do dreno. Esta condição significa que o transístor funciona seguramente na região de saturação ($V_{GD} = 0 < V_t$) mas é óbvio que esta configuração não poderá ser utilizada com transístores de depleção, incluindo JFETs.

Para calcular o ponto de funcionamento estático do circuito da fig. 43, consideremos a fig. 44 que mostra as características i_D - v_{GS} do MOSFET.

(fig. 44)

A curva parabólica de fronteira entre a região óhmica e a região de saturação está representada a traço interrompido. Esta curva é o lugar geométrico dos pontos para os quais $v_{DS} = v_{GS} - V_t$. Se se admitirem características ideais, então deslocando lateralmente esta curva de V_t , obtém-se o lugar geométrico dos pontos para os quais $v_{DS} = v_{GS}$. Forçosamente o ponto de funcionamento Q estará sobre esta curva, que está representada a traço cheio na figura.

Para o circuito da fig. 43, podemos escrever

$$v_{DS} = V_{DD} - R_D i_D$$

ou, equivalentemente,

$$i_D = \frac{V_{DD}}{R_D} - \frac{1}{R_D} v_{DS} \quad (53)$$

que é a equação da recta de carga desenhada na fig. 44. O ponto de funcionamento Q obtém-se pela intersecção da recta de carga com a parábola a traço cheio. Apesar de muito ilustrativo, o procedimento gráfico que acabámos de ver é raramente usado na prática. É mais adequado determinar os valores de i_D e de v_{DS} no ponto de funcionamento resolvendo o sistema formado pela Eq. (53) e pela equação que descreve o lugar geométrico dos pontos $v_{DS} = v_{GS}$, i.e.,

$$i_D = K (v_{DS} - V_t)^2 \quad (54)$$

onde, por simplicidade, ignorámos o efeito da modulação do comprimento do canal.

Deve notar-se que a estabilidade da polarização no circuito da fig. 43 é obtida pela acção de realimentação negativa realizada pela ligação de R_G . Para ver como funciona, admitamos que, por qualquer razão, a corrente de dreno aumenta de um incremento Δi_D . Vemos no circuito que a tensão de dreno diminuirá de $R_D \Delta i_D$. Como a corrente em R_G é próxima de zero, a tensão da porta, e portanto V_{GS} , diminuirá de igual quantidade, i.e., de $R_D \Delta i_D$. Em resultado da diminuição de V_{GS} , a corrente de dreno diminuirá também. Assim, o aumento global da corrente de dreno será muito menor do que o valor inicialmente admitido, Δi_D .

9. Configurações básicas de amplificadores com FETs de andar único

Nesta secção vamos estudar as configurações básicas que utilizam um único FET para realizar amplificação. Como se verá, cada um das três configurações consideradas oferece características próprias. Estas características são mais claramente ilustradas usando um amplificador acoplado capacitivamente a fim de separar os sinais da componente contínua de polarização. Os resultados, contudo, aplicam-se igualmente aos andares amplificadores de acoplamento directo, como veremos adiante, a propósito dos amplificadores integrados de tecnologia MOS. Além disso, apesar de todos os circuitos nesta secção serem apresentados com MOSFETs de enriquecimento de canal n , os resultados são aplicáveis aos outros tipos de FETs.

A fim de distinguirmos bem as três configurações básicas, vamos utilizar o mesmo esquema de polarização para todos os casos. A fig. 45 mostra o circuito básico utilizado para implementar as três configurações básicas.

(fig. 45)

O MOSFET é polarizado por uma fonte de corrente contínua ligada à fonte de alimentação negativa. Apesar de o transístor poder ser polarizado ligando uma resistência R_S à fonte de alimentação negativa, utilizamos a polarização com corrente constante a fim de simplificar a análise e assim focarmos a nossa atenção nas características salientes das várias configurações amplificadoras. Além disso, o uso de fontes de corrente para polarizar é uma prática comum no projecto de circuitos integrados.

A resistência R_G liga a porta à massa, estabelecendo assim continuidade em corrente contínua e fixando a tensão contínua da porta em zero volt. Em virtude de a corrente da porta ser extremamente pequena, pode utilizar-se uma resistência R_G grande (da ordem do megaohm).

A resistência R_D liga o dreno à fonte de alimentação positiva, V_{DD} , estabelecendo assim a tensão contínua de dreno num valor que assegura o funcionamento na região de saturação para toda a excursão simétrica pretendida no dreno.

Finalmente, são usados três condensadores de grande valor para acoplar a porta, a fonte e o dreno à fonte de sinal, à resistência de carga ou à massa, conforme a configuração pretendida. Na análise que se segue, admitiremos que estes condensadores se comportam como curto-circuitos perfeitos.

9.1. Amplificador de fonte comum

A configuração amplificadora de fonte comum obtém-se ligando o terminal Y à massa, fixando assim a fonte como uma massa para os sinais. O sinal de entrada é ligado à porta, enquanto a resistência de carga é ligada ao dreno, resultando a configuração da fig. 46(a).

(fig. 46)

O circuito pode ser visto como um diporto, com o porto de entrada tomado entre a porta e a fonte (massa) e o porto de saída tomado entre o dreno e a fonte (massa) - daí o nome de configuração de fonte comum ou de fonte à massa. Substituindo o MOSFET pelo seu modelo equivalente obtém-se o circuito da fig. 46(b). (Note-se que a fonte de corrente de polarização foi substituída por um circuito aberto.)

A resistência de entrada do amplificador R_{in} , a sua resistência de saída R_{out} e o seu ganho de tensão A_v podem obter-se por inspeção do circuito da fig. 46(b), como segue:

$$R_{in} = R_G \quad (55)$$

$$R_{out} = R_D // r_o \quad (56)$$

$$A_v \equiv \frac{v_o}{v_i} = -g_m (R_L // R_D // r_o) \quad (57)$$

Note-se que o ganho de tensão dado pela Eq. (57) inclui o efeito da resistência de carga R_L . Alternativamente, o amplificador pode ser caracterizado pela sua resistência de saída R_{out} dada pela Eq. (56) e pelo seu ganho de tensão em circuito aberto A_{vo} que se obtém fazendo tender R_L para infinito na Eq. (56), i.e.,

$$A_{vo} \equiv \left. \frac{v_o}{v_i} \right|_{R_L \rightarrow \infty} = -g_m (R_D // r_o) \quad (58)$$

O ganho A_v para uma particular R_L pode ser calculado usando a regra do divisor de tensão:

$$A_v = A_{vo} \frac{R_L}{R_L + R_{out}} \quad (59)$$

Destes resultados concluímos que o amplificador de fonte comum apresenta uma elevada resistência de entrada, limitada unicamente pelo valor da resistência de polarização R_G , um ganho de tensão negativo e elevado e uma resistência de saída elevada. Esta última propriedade não é obviamente desejável para um amplificador de tensão.

O grande inconveniente desta configuração é a sua limitada resposta em frequência, como se verá mais adiante.

9.2. Amplificador de porta comum

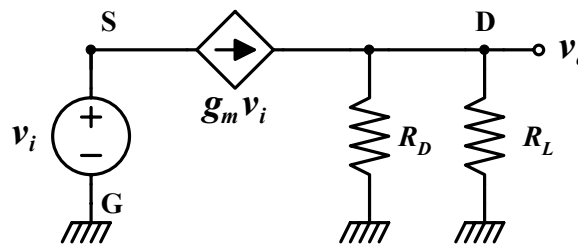
A configuração de porta comum obtém-se ligando o terminal X do circuito da fig. 45 à massa. Assim, a porta fica à massa para sinais. Note-se que, em consequência, a resistência R_G deixa de ter qualquer utilidade; pode pois ser eliminada, ligar-se a porta directamente à massa e dispensar-se também o condensador de acoplamento.

O sinal de entrada é então aplicado à fonte, ligando o gerador v_i ao terminal Y, tomando-se a saída no dreno, ligando a resistência R_L ao terminal Z. O resultado é o circuito da fig. 47(a), cujo equivalente para pequenos sinais está representado na fig. 47(b).

(fig. 47)

Note-se que o circuito pode ser visto como um diporto, no qual a porta, à massa para sinais, serve de terminal comum aos portos de entrada e de saída, o que justifica a designação de configuração de porta comum.

Para determinar as características do amplificador, comecemos por ignorar a existência de r_o . Vemos que $v_{gs} = -v_i$, o que nos permite redesenhar o circuito da forma seguinte:



Neste circuito, é evidente que o gerador v_i fornece uma corrente $g_m v_i$, pelo que a resistência vista no terminal de entrada é $1/g_m$. Este resultado é consistente com o facto de que a resistência entre a porta e a fonte, olhando para dentro da fonte, é igual a $1/g_m$. Assim

$$R_{in} \cong 1/g_m \quad (60)$$

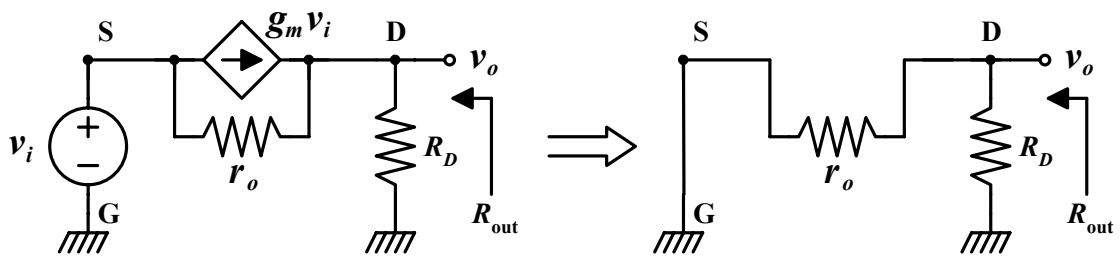
O ganho de tensão obtém-se notando que a corrente de dreno é (aproximadamente, devido a ignorarmos r_o) $g_m v_{gs} = -g_m v_i$. Assim, $v_o = g_m v_i (R_L // R_D)$ e portanto

$$A_v \equiv \frac{v_o}{v_i} \cong g_m (R_L // R_D) \quad (61)$$

Finalmente, podemos ver por inspecção do circuito da fig. 47(b) que

$$R_{out} = R_D // r_o \quad (62)$$

Na verdade, o circuito da fig. 47(b) redesenhado a seguir, para o cálculo de R_{out} , permite determinar o seu valor por simples inspecção.



O efeito de r_o sobre R_{in} e A_v pode determinar-se analisando o circuito da fig. 47(b) ou o anterior (da esquerda) acrescentado de R_L . Pode verificar-se que

$$R_{in} = \frac{r_o + R_D // R_L}{1 + g_m r_o}$$

e tendo em conta que, geralmente, $r_o \gg R_D // R_L$ e $g_m r_o \gg 1$, concluímos que $1/g_m$ é uma boa aproximação para R_{in} .

Analogamente, obtém-se para A_v o valor

$$A_v = \frac{(1 + g_m r_o)(R_D // R_L)}{r_o + R_D // R_L}$$

pelo que uma melhor aproximação para o ganho é

$$A_v \cong g_m (R_L // R_D // r_o) \tag{63}$$

Do exposto concluímos que a configuração de porta comum apresenta um ganho praticamente igual ao obtido para o amplificador de fonte comum, excepto que aqui não há inversão de sinal. Uma diferença importante entre as duas configurações é que a resistência de entrada do circuito de porta comum é muito menor do que a do circuito de fonte comum.

Apesar de isto ser um inconveniente no caso de um amplificador de tensão, o circuito de porta comum é quase sempre alimentado por um sinal de corrente. Neste caso, a baixa resistência de entrada torna-se uma vantagem e o circuito de porta comum actua simplesmente como um amplificador de corrente de ganho unitário ou um **seguidor de corrente**. Fornece uma corrente de dreno de sinal igual ao sinal de corrente aplicado à fonte, mas a um nível de impedância muito mais elevado. O sinal de corrente de dreno é então aplicado ao paralelo de R_L com R_D para produzir a tensão de saída do amplificador. Esta aplicação do circuito de porta comum será ilustrada mais adiante.

A maior vantagem do amplificador de porta comum é a sua largura de banda superior à do amplificador de fonte comum, como veremos mais tarde.

9.3. Amplificador de dreno comum ou seguidor de fonte

A terceira e última possibilidade de realizar um amplificador com dois portos a partir da configuração da fig. 45 é a que se apresenta na fig. 48(a).

(fig. 48)

Como se vê, o terminal Z foi ligado à massa, impondo assim o dreno como uma massa para sinais. Obviamente, pode dispensar-se R_D e ligar o dreno directamente a V_{DD} , que é uma massa para sinais.

A fonte de sinal de entrada v_i foi ligada ao terminal X e, portanto, à porta, enquanto a resistência de carga R_L foi ligada ao terminal Y e, portanto, à fonte. Assim, o dreno que está à massa para sinais, é o terminal comum entre os portos de entrada e de saída deste amplificador, justificando a designação de amplificador de dreno comum.

Substituindo o MOSFET pelo seu modelo para pequenos sinais, resulta o circuito equivalente da fig. 48(b). A resistência de entrada do amplificador obtém-se por simples inspecção e é $R_{in} = R_G$, que é muito alta, uma vez que R_G pode ser escolhida com um valor muito alto.

A resistência de entrada pode ainda ser aumentada eliminando R_G e ligando v_i , directamente (i.e., sem o condensador de acoplamento) à porta. Isto, contudo, só é possível se a fonte de sinal de entrada garantir continuidade de c.c..

A resistência de saída do amplificador de dreno comum pode obter-se curto-circuitando a fonte de sinal v_i e aplicando uma tensão de teste v_y ao terminal de saída (a fonte), como se mostra na fig. 48(c). Note-se que $v_{gs} = -v_y$ e que a corrente i_y é dada por

$$\begin{aligned} i_y &= -g_m v_{gs} + \frac{v_y}{r_o} \\ &= g_m v_y + \frac{v_y}{r_o} \end{aligned}$$

Assim, a resistência de saída R_{out} é

$$R_{out} \equiv \frac{v_y}{i_y} = 1 / \left(g_m + \frac{1}{r_o} \right)$$

ou, alternativamente,

$$R_{out} = \frac{1}{g_m} // r_o \quad (64)$$

Usualmente $r_o \gg 1/g_m$, pelo que R_{out} pode ser aproximada como

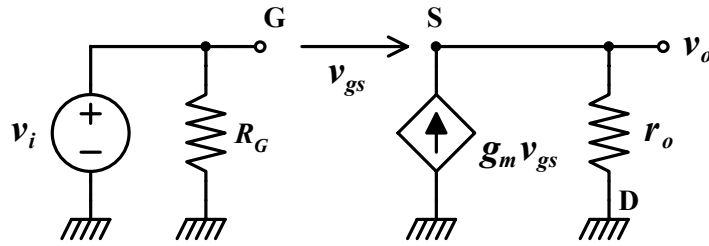
$$R_{out} \cong 1/g_m \quad (65)$$

que é normalmente um valor baixo. Na verdade, o valor baixo da resistência de saída é a característica mais importante desta configuração.

Para completar a caracterização do amplificador de dreno comum, voltemos à fig. 48(b) e calculemos o ganho de tensão em circuito aberto,

$$A_{vo} \equiv \left. \frac{v_o}{v_i} \right|_{R_L \rightarrow \infty}$$

Desligando R_L e redesenhando o circuito como segue



vemos que

$$v_o = v_s = g_m v_{gs} r_o \tag{66}$$

Por outro lado, podemos escrever

$$v_i = v_{gs} + v_o$$

Então resolvendo a Eq. (66) em ordem a v_{gs} e substituindo na anterior, vem

$$v_i = \frac{v_o}{g_m r_o} + v_o$$

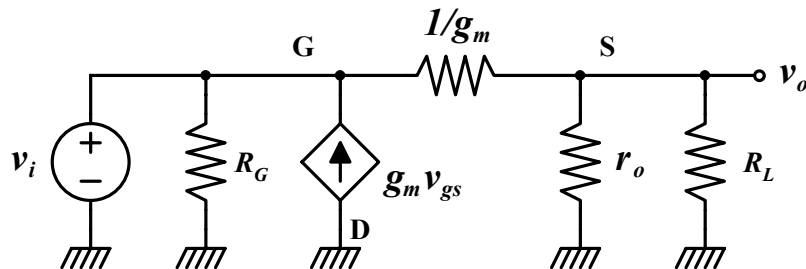
e, finalmente

$$A_{v_o} = \frac{1}{1 + (1/g_m r_o)} \tag{67}$$

donde concluímos que o ganho de tensão em circuito aberto é menor do que a unidade. Geralmente, todavia, como $g_m r_o$ é grande, A_{v_o} é próximo da unidade. O ganho de tensão em circuito aberto [Eq. (67)] pode ser usado com a resistência de saída [Eq. (64)] para determinar o ganho de tensão com qualquer resistência de carga R_L a partir de

$$A_v = A_{v_o} \frac{R_L}{R_L + R_{out}} \tag{68}$$

Uma forma mais rápida de obter o ganho de tensão deste amplificador consiste em usar o modelo em T do FET, como se mostra na fig. 48(d). Analisando este circuito equivalente, verificamos que pode ser mais claramente desenhado como segue:



onde é evidente que v_o pode ser obtida pela regra do divisor de tensão, conduzindo à expressão seguinte para A_v

$$A_v \equiv \frac{v_o}{v_i} = \frac{R_L // r_o}{R_L // r_o + (1/g_m)} \tag{69}$$

resultado que, naturalmente, coincide com o que se obtém a partir da Eq. (68). Podemos mesmo ir mais longe e sugerir que o resultado da Eq. (69) poderia ser escrito por inspecção do circuito original da fig. 48(a): Uma vez que o dreno está à massa, r_o aparece em paralelo com R_L , e este paralelo, por sua vez, em série com a resistência olhando para a fonte do FET ($1/g_m$). A tensão aos terminais desta associação de resistências é o sinal v_i , pelo que podemos usar a regra do divisor de tensão para escrever a Eq. (69).

A Eq. (69) mostra que, como se esperava, o ganho de tensão global é menor do que a unidade. O ganho tende para a unidade quando $R_L \gg 1/g_m$. Uma vez que o sinal de saída (fonte) segue o da entrada, esta configuração amplificadora é mais conhecida como seguidor de fonte. O seguidor de fonte usa-se como amplificador isolador (*buffer*) ou como andar de saída de um amplificador de vários andares, onde a sua função é dar ao amplificador global uma baixa resistência de saída ($\cong 1/g_m$).

10. Amplificadores integrados MOS

Nesta secção, vamos iniciar o estudo dos amplificadores de circuitos integrados MOS. A sua característica mais importante é a utilização de transístores MOS como elementos de carga, em vez de resistências. Como um MOSFET requer muito menor área de silício do que uma resistência, os circuitos resultantes são muito mais pequenos.

Actualmente, utilizam-se duas tecnologias diferentes de circuitos integrados MOS: NMOS e CMOS.

A designação NMOS refere-se aos circuitos integrados MOS que são baseados exclusivamente em transístores de canal n , cuja maioria são de enriquecimento, usando-se transístores de depleção unicamente como carga, como veremos adiante.

A tecnologia CMOS, pelo contrário, usa quer transístores de canal n , quer de canal p , sendo, contudo, todos eles de enriquecimento. O facto de se dispor de transístores de ambas as polaridades torna mais simples projectar circuitos de grande qualidade. De facto, actualmente, CMOS é de longe a tecnologia mais usada nos circuitos integrados digitais e já rivaliza com os transístores bipolares nas aplicações analógicas.

A tecnologia NMOS, apesar de não ser tão conveniente para o projectista, oferece de momento a maior densidade funcional (maior número de dispositivos e, portanto, maior número de funções, por pastilha) e requer menor número de etapas no processo de fabrico, do que a tecnologia CMOS. Assim, a tecnologia NMOS permite níveis de integração muito elevados. Em todo o caso, quer uma, quer outra das duas tecnologias são extensivamente utilizadas no projecto de circuitos integrados em muito grande escala (VLSI).

Nesta secção, vamos estudar algumas das técnicas de circuito empregadas no projecto de amplificadores NMOS e CMOS. Mais adiante, estudaremos outras técnicas mais avançadas usadas nos circuitos analógicos, bem como as que se usam nos circuitos digitais.

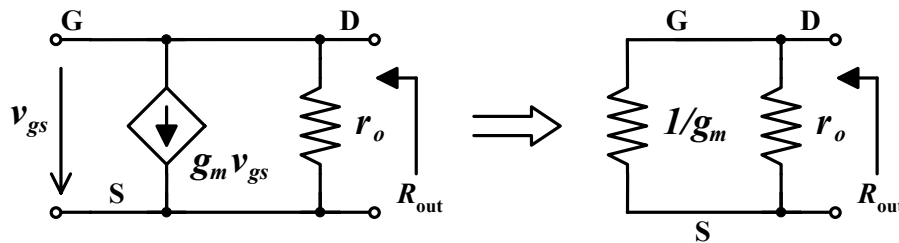
10.1. Dispositivos de carga NMOS

Na tecnologia NMOS usam-se dois tipos de dispositivos de carga: o MOSFET de enriquecimento com o dreno ligado à porta e o MOSFET de depleção com a porta ligada à fonte. A fig. 49 mostra o transístor de enriquecimento “ligado como díodo” e a sua característica $i-v$, que é descrita por

$$i = K (v - V_t)^2 \tag{70}$$

(fig. 49)

Notemos que o transístor funciona sempre em saturação. De facto, como $v_{GD} \equiv 0 < V_t$, o canal está seguramente estrangulado. A resistência para pequenos sinais do transístor ligado como díodo será aproximadamente igual a $1/g_m$, com g_m calculada no ponto de funcionamento. Na verdade, como se vê no esquema seguinte, a resistência de saída é $(1/g_m) // r_o \cong 1/g_m$.



A fig. 50 mostra o MOSFET de depleção ligado como díodo, juntamente com a sua característica $i-v$.

(fig. 50)

Para funcionar na região de saturação, deve ser $v_{GD} < V_{tD}$, i.e., $v_{GS} - v_{DS} < V_{tD}$, e como $v_{GS} = 0$, resulta $v_{DS} > -V_{tD}$, i.e., a tensão aos terminais do dispositivo deve exceder $-V_{tD}$, em que V_{tD} é a tensão limiar do transístor de depleção, uma tensão negativa, compreendida tipicamente entre - 1 e - 4 V. Na região óhmica, a característica $i-v$ é descrita por

$$i = K (- 2 V_{tD} v - v^2) \tag{71}$$

Na fronteira com a região de saturação, $v = -V_{tD}$ e

$$i = K V_{tD}^2 = I_{DSS} \tag{72}$$

onde o símbolo I_{DSS} é usado como o mesmo significado que usámos para os JFETs. Idealmente, em saturação, a característica $i-v$ é uma recta horizontal. Contudo, devido ao efeito de modulação do comprimento do canal, a característica $i-v$ é uma recta com inclinação não nula e é descrita por

$$i \cong K V_{tD}^2 \left(1 + \frac{v}{V_A} \right) \tag{73}$$

Obviamente, para se obter o grande valor de resistência de carga requerido nas amplificações de amplificação (para se obter ganho elevado), o transístor de depleção ligado como díodo deve funcionar na região de saturação.

10.2. Amplificador NMOS com carga de enriquecimento

A fig. 51(a) mostra um amplificador MOSFET de enriquecimento com carga de enriquecimento.

(fig. 51)

Este circuito representa a forma mais simples de realizar um amplificador e um inversor lógico com a tecnologia NMOS. Determinemos a característica de transferência v_O versus v_I .

Podemos fazê-lo graficamente, como se ilustra na fig. 51(b), que mostra um traçado das características i_D - v_{DS} do transistor amplificador Q_1 . Notemos que a corrente i_{D1} é a mesma corrente que flui no transistor de carga Q_2 . Notemos também que $v_{DS1} = v_O$, que cada característica corresponde a um valor constante de v_{GS1} e que $v_{GS1} = v_I$.

Sobreposta às características estáticas de Q_1 , temos a **curva de carga**, que é desenhada da mesma maneira que usamos para desenhar a recta de carga. Concretamente, começamos por considerar a equação da malha de dreno de Q_1 :

$$v_{DS1} = V_{DD} - v_{DS2}$$

onde $v_{DS2} \equiv v$ está relacionada com $i \equiv i_{D1} \equiv i_{D2}$ pela característica da fig. 49.

Assim, para

$$v \equiv v_{DS2} = 0 \quad \Rightarrow \quad i \equiv i_{D1} \equiv i_{D2} = 0 \quad \Rightarrow \quad v_{DS1} = V_{DD}$$

Analogamente

$$v \equiv v_{DS2} = V_{I2} \quad \Rightarrow \quad i \equiv i_{D1} \equiv i_{D2} = 0 \quad \Rightarrow \quad v_{DS1} = V_{DD} - V_{I2}$$

que determina o ponto A na fig. 51(b). Obviamente, para valores de v compreendidos entre 0 e V_{I2} , obteríamos valores de v_{DS1} compreendidos entre V_{DD} e $V_{DD} - V_{I2}$. Finalmente, para

$$v \equiv v_{DS2} > V_{I2} \quad \Rightarrow \quad i \equiv i_{D1} \equiv i_{D2} \neq 0 \quad \Rightarrow \quad v_{DS1} = V_{DD} - v$$

O resultado é a curva a traço cheio da fig. 51(b).

Os pontos da curva de transferência determinam-se pela intersecção da curva de carga com as características i_{D1} - v_{DS1} . Por exemplo, para $v_I = V$, determinamos a intersecção entre a característica correspondente a $v_{GS1} = V$ e a curva de carga. Como se vê na figura, para este ponto, $v_{DS1} = V_I$, pelo que $v_O = V_I$. Repetindo este procedimento para todos os valores possíveis de v_I , obteríamos a característica de transferência representada na fig. 51(c).

A característica de transferência apresenta três regiões bem definidas. Na região I, para $v_I < V_{th}$, o transistor Q_1 está em corte e, portanto, $i_{D1} = i_{D2} = 0$. Contudo, como Q_2 está em saturação (aliás, está sempre), pois $v_{GD2} \equiv 0$, logo, necessariamente, $v_{GS2} \equiv v_{DS2} \geq V_{I2}$. Como a única possibilidade de ser simultaneamente $i_{D2} = 0$ e $v_{GS2} \geq V_{I2}$ é ser $v_{GS2} = V_{I2}$, então $v_O = V_{DD} - V_{I2}$.

Na região II, com $v_I \equiv v_{GS1} > V_{th}$, o transistor Q_1 está a conduzir e em saturação. Como veremos analiticamente a seguir, a curva de transferência, nesta região, é linear e, portanto, adequada ao funcionamento como amplificador.

Finalmente, na região III, Q_1 deixa a região de saturação e entra na região óhmica, i.e., v_I é suficientemente grande para que a intersecção com a curva de carga caia na região óhmica. A fronteira entre as regiões II e III é o ponto B' que corresponde à intersecção da curva de carga com a linha (a traço interrompido na fig. 51(b)) de fronteira entre a região óhmica e a de saturação (ponto B na fig. 51(b)).

Vamos agora deduzir a equação que descreve a característica de transferência na região II, na hipótese de efeito de modulação do comprimento do canal desprezável, i.e., que ambos os transístores têm resistência da saída infinita e, portanto, as características são rectas horizontais em saturação. Admitiremos ainda que os transístores têm tensões limiares iguais em módulo mas diferentes valores de K (K_1 e K_2), uma situação que corresponde à prática habitual.

Então, com Q_1 em saturação, temos

$$i_{D1} = K_1 (v_{GS1} - V_t)^2 \quad (74)$$

Como $i_{D1} = i_{D2} = i_D$ e $v_{GS1} = v_I$, esta equação pode ser reescrita como

$$i_D = K_1 (v_I - V_t)^2 \quad (75)$$

O funcionamento de Q_2 que está também em saturação é descrito por

$$i_D = K_2 (v_{GS2} - V_t)^2$$

Como $v_{GS2} = V_{DD} - v_O$, esta equação pode ser reescrita como

$$i_D = K_2 (V_{DD} - v_O - V_t)^2 \quad (76)$$

Combinando as Eqs. (75) e (76) e rearranjando obtemos

$$v_O = \left(V_{DD} - V_t + \sqrt{\frac{K_1}{K_2}} V_t \right) - \sqrt{\frac{K_1}{K_2}} v_I \quad (77)$$

que exprime uma relação linear entre v_O e v_I e corresponde, portanto, à região II da característica de transferência da fig. 51(c).

A Eq. (77) mostra que o circuito funciona como amplificador linear para grandes sinais. O ganho do amplificador é

$$A_v = -\sqrt{\frac{K_1}{K_2}} \quad (78)$$

Tendo em conta as expressões de K_1 e K_2 vem

$$A_v = -\sqrt{\frac{(W/L)_1}{(W/L)_2}} \quad (79)$$

Assim, o ganho é determinado pela geometria dos dispositivos e está pois fixado para dois dados dispositivos. Para obter ganhos relativamente elevados $(W/L)_2$ deve ser bastante menor do que $(W/L)_1$. Em consequência, habitualmente, faz-se Q_1 curto e largo e Q_2 comprido e estreito. Contudo, é difícil obter ganhos superiores a 10.

Consideremos agora a análise para sinais do circuito da fig. 51(a), admitindo que está polarizado algures na região II da característica de transferência. A fig. 52 mostra o esquema equivalente para sinais obtido substituindo os transístores pelos seus modelos.

(fig. 52)

Como a tensão aos terminais da fonte controlada $g_{m2} v_{gs2}$ é v_{gs2} , a fonte pode ser substituída por uma resistência $1/g_{m2}$ (teorema da absorção da fonte). Então para v_o podemos escrever

$$v_o = -g_{m1} v_{gs1} [(1/g_{m2}) // r_{o1} // r_{o2}]$$

Substituindo v_{gs1} por v_i , obtemos o ganho de tensão

$$A_v = \frac{v_o}{v_i} = \frac{-g_{m1}}{g_{m2} + 1/r_{o1} + 1/r_{o2}} \quad (80)$$

Como habitualmente r_{o1} e r_{o2} são muito maiores do que $1/g_{m2}$, a expressão do ganho da Eq. (80) reduz-se a

$$A_v \cong -\frac{g_{m1}}{g_{m2}} \quad (81)$$

que, como é fácil de ver, conduz à expressão da Eq. (78).

Na análise que efectuámos, admitimos implicitamente que o substrato de cada transístor estava ligado à fonte respectiva. Todavia, como esta configuração amplificadora se destina a ser realizada em circuitos integrados, Q_1 e Q_2 partilham o mesmo substrato, que é normalmente ligado à tensão mais negativa do circuito - à massa, neste caso. Daqui decorre que para Q_2 , o substrato estará ao potencial da massa enquanto a fonte não. Assim, Q_2 será afectado pelo efeito de corpo. Vamos pois ver como modelizar o efeito de corpo, em geral, voltando, seguidamente, ao amplificador NMOS para o reanalisar tomando em consideração o efeito de corpo.

10.3. Modelização do efeito de corpo

Como vimos atrás, o efeito de corpo ocorre num MOSFET quando o substrato não está ligado à fonte, mas sim à fonte de alimentação mais negativa do circuito. Desta forma, o substrato estará à massa para sinais, mas como a fonte não está, haverá uma tensão de sinal v_{bs} entre o substrato (B) e a fonte (S). Vimos, que nestas condições, o substrato funciona como uma segunda porta para o MOSFET, um pouco como no JFET. Assim, o sinal v_{bs} origina uma componente de corrente de dreno que designaremos como $g_{mb} v_{bs}$, em que g_{mb} é a **transcondutância do substrato**, definida como

$$g_{mb} \equiv \left. \frac{\partial i_D}{\partial v_{BS}} \right|_{v_{GS}, v_{DS}=\text{constante}} \quad (82)$$

Recordando que i_D depende de v_{BS} através da dependência de V_t com V_{BS} , podemos usar as Eqs. (13), (25) e (42) para obter

$$g_{mb} = \chi g_m \quad (83)$$

onde

$$\chi \equiv \frac{\partial V_t}{\partial V_{SB}} = \frac{\gamma}{2\sqrt{2\phi_f + V_{SB}}} \quad (84)$$

Tipicamente, o valor de χ situa-se na gama de 0,1 a 0,3.

A fig. 53 mostra o modelo do MOSFET acrescentado da fonte controlada $g_{mb} v_{bs}$ que modeliza o efeito de corpo, e que deve ser usado sempre que o substrato não está ligado à fonte.

(fig. 53)

10.4. Análise do amplificador com carga de enriquecimento incluindo o efeito de corpo

A fig. 54(a) mostra o amplificador com carga de enriquecimento com as ligações dos substratos explicitamente indicadas.

(fig. 54)

Substituindo cada um dos transístores pelo modelo equivalente para pequenos sinais da fig. 53, obtém-se o circuito equivalente da fig. 54(b). A única diferença entre este circuito e o da fig. 52 é a inclusão do efeito de corpo de Q_2 , modelizado pela fonte controlada $g_{mb2} v_{bs2}$. Uma vez que a tensão aos seus terminais é v_{sb2} podemos substituí-la por uma resistência igual a $1/g_{mb2}$. Assim, vem para v_o

$$v_o = -g_{m1} v_{gs1} \left[\left(\frac{1}{g_{m2}} \right) // \left(\frac{1}{g_{mb2}} \right) // r_{o1} // r_{o2} \right]$$

Substituindo v_{gs1} por v_i obtemos a expressão do ganho de tensão

$$A_v = - \frac{g_{m1}}{g_{m2} + g_{mb2} + 1/r_{o1} + 1/r_{o2}} \quad (85)$$

Admitindo que r_{o1} e r_{o2} são grandes em comparação com $1/g_{m2}$, podemos aproximar a Eq. (85) por

$$A_v \cong \frac{-g_{m1}}{g_{m2} + g_{mb2}} \quad (86)$$

Substituindo g_{mb2} pelo valor da Eq. (83) vem finalmente

$$A_v \cong - \frac{g_{m1}}{g_{m2}} \frac{1}{1 + \chi} \quad (87)$$

Comparando esta expressão com a da Eq. (81), vemos que o efeito de corpo no transístor de carga traduz-se por uma redução do ganho com um factor $1/(1 + \chi)$.

Um inconveniente deste amplificador é a sua excursão de sinal um tanto limitada. Concretamente, pode ver-se na fig. 51(c) que a tensão de saída não pode exceder $V_{DD} - V_{t2}$.

10.4.1. Exemplo

O amplificador MOSFET com carga de enriquecimento também pode ser usado em circuitos discretos para projectar um amplificador linear para grandes sinais de entrada. Aqui, naturalmente, não haverá efeito de corpo.

Como exemplo, consideremos o amplificador de acoplamento capacitivo da fig. 55(a).

(fig. 55)

A resistência R_G estabelece um ponto de funcionamento no segmento linear da curva de transferência. A fig. 55(b) ilustra o processo para determinar o ponto de repouso Q , onde uma recta de inclinação unitária representa a constrição que R_G impõe: $V_{D1} = V_{G1}$. Assim o ponto Q é a intersecção desta recta com a curva de transferência. Analiticamente, a porção rectilínea da curva de transferência é descrita pela Eq. (77):

$$V_{D1} = \left(V_{DD} - V_t + \sqrt{\frac{K_1}{K_2}} V_t \right) - \sqrt{\frac{K_1}{K_2}} V_{G1}$$

Como $V_{G1} = V_{D1}$, vem

$$V_{D1} = \frac{V_{DD} - V_t + V_t \sqrt{K_1/K_2}}{1 + \sqrt{K_1/K_2}}$$

Consideremos o caso em que $V_t = 2$ V, $V_{DD} = 15$ V, $K_1 = 270 \mu\text{A/V}^2$ e $K_2 = 30 \mu\text{A/V}^2$. O valor de V_{D1} será:

$$V_{D1} = \frac{15 - 2 + 2\sqrt{9}}{1 + \sqrt{9}} = 4,75 \text{ V}$$

e a corrente de repouso de dreno

$$I_D = K_1 (V_{GS1} - V_t)^2 = 0,27 (4,75 - 2)^2 \cong 2 \text{ mA}$$

Neste ponto de funcionamento, o ganho de tensão será

$$\frac{v_o}{v_i} = -\sqrt{\frac{K_1}{K_2}} = -3$$

O verdadeiro ganho de tensão será ligeiramente menor devido à resistência de saída finita r_o de cada um dos MOSFETs. Além disso, se for ligada uma resistência de carga, ainda mais reduzido será o ganho.

10.5. Amplificador NMOS com carga de depleção

A moderna tecnologia NMOS permite o fabrico de transístores de enriquecimento e de depleção na mesma pastilha. Como se verá, usando um MOSFET de depleção como carga obtém-se um amplificador com melhores características do que as do circuito com carga de enriquecimento. O mesmo se verifica quando o circuito é usado como inversor lógico.

A fig. 56(a) mostra o amplificador com carga de depleção. Na fig. 56(b) está representada a característica $i-v$ do transístor de carga. A característica de transferência do amplificador pode determinar-se usando a técnica ilustrada na fig. 56(c), onde a curva de carga $i-v$ foi sobreposta às características i_D-v_{DS} do transístor de enriquecimento Q_1 .

(fig. 56)

A curva de carga obtém-se tendo em conta que

$$V_{DD} = v_{DS2} + v_{DS1}$$

em que v_{DS2} se relaciona com i_D de acordo com a característica i - v da fig. 56(b). Assim, para

$$v_{DS1} = V_{DD} \quad \Rightarrow \quad v_{DS2} = 0 \quad \Rightarrow \quad i_D = 0$$

o que determina o ponto A da fig. 56(c). Para

$$v_{DS1} = V_{DD} - |V_{tD}| \quad \Rightarrow \quad v_{DS2} = -V_{tD} \quad \Rightarrow \quad i_D = I_{DSS}$$

o que determina o ponto B. E, assim, sucessivamente.

A característica de transferência pode ser determinada ponto por ponto, da mesma forma atrás usada para o amplificador com carga de enriquecimento. O resultado está representado na fig. 56(d), onde vemos existirem quatro regiões distintas.

Na região I, para $v_I < V_{tE}$ (em que V_{tE} é a tensão limiar de Q_1), o transístor Q_1 está em corte, pelo que $i_D = 0$ o que implica $v_{DS2} = 0$, logo $v_O \equiv v_{DS1} = V_{DD}$. Logo aqui notamos uma diferença importante relativamente ao caso de carga de enriquecimento, onde a saída máxima é V_{DD} menos uma tensão limiar.

Na região II, quando $v_I > V_{tE}$, Q_1 entra em condução. Com $v_{GS1} \equiv v_I$ pouco superior a V_{tE} , o ponto de funcionamento pouco se afasta do ponto A da fig. 56(c), i.e., i_D é pequena, $v_{DS1} \equiv v_O$ é pouco inferior a V_{DD} e, conseqüentemente, v_{DS2} é pequena.

Enquanto $v_{DS1} \equiv v_O$ não se tornar inferior a $V_{DD} - |V_{tD}|$, também v_{DS2} não se torna superior a $|V_{tD}|$, pelo que Q_2 se mantém na região de tródo.

Quando $v_{GS1} \equiv v_I$ for suficiente para $v_{DS1} \equiv v_O$ igualar $V_{DD} - |V_{tD}|$, então v_{DS2} iguala $|V_{tD}|$ e Q_2 entra em saturação (ponto B da curva de carga da fig. 56(c)). O circuito entra na região III, onde ambos os transístores estão em saturação, portanto com resistências de saída elevadas, originando o ganho elevado indicado pela porção muito inclinada da curva da fig. 56(d).

Esta região III é a única de interesse para o funcionamento como amplificador, i.e., o amplificador deve ser polarizado para funcionar na região III.

Finalmente, o circuito entra na região IV quando $v_{GS1} \equiv v_I$ é suficientemente grande para que o aumento de i_D e, conseqüentemente, de v_{DS2} , faça $v_{DS1} \equiv v_O$ igualar $v_I - V_{tE}$, entrando Q_1 na região óhmica (ponto C da curva de carga). Na verdade, isto acontece quando

$$v_{GD1} = v_{GS1} - v_{DS1} = V_{tE}$$

isto é

$$v_{DS1} = v_{GS1} - V_{tE} = v_I - V_{tE}$$

Se o amplificador for polarizado para trabalhar na região III, o ganho para pequenos sinais é dado por

$$A_v \equiv \frac{v_o}{v_i} = -g_{m1} [r_{o1} // r_{o2}] \quad (88)$$

Na prática, contudo, o ganho obtido é muito menor devido ao efeito de corpo do transístor Q_2 . Concretamente, em virtude de o substrato de Q_2 ser ligado à massa, existe um sinal - v_o entre o corpo e a fonte. O esquema equivalente para pequenos sinais resultante está representado na fig. 57.

(fig. 57)

Neste esquema vemos que a fonte de corrente controlada $g_{mb2} v_{sb2}$ pode ser substituída por uma resistência $1/g_{mb2}$. Assim, a tensão de saída vem

$$v_o = -g_{m1} v_{gs1} \left[\left(\frac{1}{g_{mb2}} \right) // r_{o1} // r_{o2} \right]$$

Uma vez que $v_{gs1} = v_i$, o ganho de tensão é

$$A_v \equiv \frac{v_o}{v_i} = -g_{m1} \left[\left(\frac{1}{g_{mb2}} \right) // r_{o1} // r_{o2} \right] \quad (89)$$

Como, normalmente, $1/g_{mb2}$ é muito menor do que r_{o1} e r_{o2} , resulta

$$A_v \cong -\frac{g_{m1}}{g_{mb2}} \quad (90)$$

Expressando g_{mb2} como χg_{m2} vem

$$A_v \cong -\frac{g_{m1}}{g_{m2}} \left(\frac{1}{\chi} \right) \quad (91)$$

ou, alternativamente

$$A_v \cong -\sqrt{\frac{(W/L)_1}{(W/L)_2}} \left(\frac{1}{\chi} \right) \quad (92)$$

Comparando a Eq. (91) com a expressão do ganho do amplificador com carga de enriquecimento [Eq. (87)], vemos que o ganho do amplificador com carga de depleção é $(1 + \chi) / \chi$ vezes maior. Como, tipicamente, χ se situa entre 0,1 e 0,3, o aumento do ganho pode ser de cerca de dez vezes.

Finalmente, notemos que a corrente de polarização do amplificador com carga de depleção é aproximadamente igual a I_{DSS} do transístor de depleção, que é dado pela Eq. (72) como

$$I_D \cong I_{DSS} = K_D V_{tD}^2 \quad (93)$$

Assim, a corrente de polarização é determinada pela tecnologia e pela geometria do dispositivo e não pode ser modificada pelo projectista.

10.6. Espelho de corrente

Nos circuitos integrados analógicos, quer NMOS, quer CMOS, é necessário estabelecer uma corrente contínua de referência, estável e predizível, para gerar correntes contínuas proporcionais para a polarização dos vários transístores do circuito.

Vamos, seguidamente, analisar o bloco de circuito universalmente utilizado para gerar correntes contínuas que são múltiplos constantes da fonte de corrente de referência. O circuito designa-se **espelho de corrente** e a sua forma mais simples é a representada na fig. 58(a).

(fig. 58)

O espelho de corrente representado consiste de dois MOSFETs de enriquecimento, Q_1 e Q_2 , com iguais tensões limiares V_t , mas com factores W/L que podem ser diferentes.

O transístor Q_1 é alimentado com a corrente de referência I_{REF} . A corrente de saída I_O é tomada no dreno de Q_2 , o qual tem de funcionar na região de saturação. Para Q_1 podemos escrever

$$I_{REF} = K_1 (V_{GS} - V_t)^2 \quad (94)$$

em que V_{GS} é a tensão porta-fonte correspondente a I_{REF} . Como Q_2 tem a porta e a fonte ligadas, respectivamente, à porta e à fonte de Q_1 , tem a mesma V_{GS} . Assim,

$$I_O = K_2 (V_{GS} - V_t)^2 \quad (95)$$

onde ignorámos a resistência finita de Q_2 . Combinando as Eqs. (94) e (95), vem

$$I_O = I_{REF} \frac{K_2}{K_1} \quad (96)$$

Expressando K_1 e K_2 em função dos respectivos factores geométricos, resulta

$$I_O = I_{REF} \frac{(W/L)_2}{(W/L)_1} \quad (97)$$

Assim, idealmente, I_O será um múltiplo de I_{REF} , cujo valor é determinado pela geometria do dispositivo. Na prática, este valor só é obtido quando v_{DS2} é igual a V_{GS} . A variação da tensão do dreno implica a variação de I_O , devido à resistência de saída r_o finita de Q_2 .

A fig. 58(b) mostra I_O como função de V_O . Trata-se, simplesmente, da característica i_D-v_{DS} de Q_2 , correspondente ao valor de V_{GS} estabelecido em Q_1 pela corrente I_{REF} . Veremos adiante espelhos mais elaborados.

10.7. O amplificador CMOS

Na tecnologia CMOS dispõe-se quer de transístores de canal n , quer de canal p , o que permite uma maior variedade de técnicas de circuito. Além disso, os dispositivos são geralmente fabricados numa forma que elimina o efeito de corpo que, como vimos, causa uma degradação considerável do desempenho dos circuitos NMOS. O amplificador CMOS básico está representado na fig. 59(a).

(fig. 59)

Os transístores Q_2 e Q_3 são um par gémeo de transístores de canal p , ligados como espelho de corrente, que é alimentado pela corrente contínua de referência I_{REF} . Assim, Q_2 comporta-se como uma fonte de corrente e tem a característica $i-v$ representada na fig. 59(b).

Note-se que Q_2 funcionará em saturação enquanto a sua tensão de dreno for menor do que a da fonte (V_{DD}) pelo menos de $V_{SG} - |V_{tp}|$, em que V_{SG} é a tensão de polarização correspondente à corrente de dreno I_{REF} . De facto, para Q_2 estar em saturação, é necessário

$$V_{GD} = V_{GS} - V_{DS} > V_{tp}$$

ou

$$V_{DS} = V_D - V_S < V_{GS} - V_{tp}$$

e portanto

$$V_D < V_{DD} + V_{GS} - V_{tp} = V_{DD} - (V_{SG} - |V_{tp}|)$$

Em saturação, Q_2 tem uma resistência de saída r_{o2} elevada,

$$r_{o2} = \frac{|V_A|}{I_{REF}} \quad (98)$$

O transístor Q_2 é usado como resistência de carga para o transístor amplificador Q_1 e é chamado uma **carga activa**. Daqui decorre que quando Q_1 funciona em saturação, o ganho de tensão para pequenos sinais será igual a g_{m1} multiplicada pela resistência total entre a saída e a massa, que é $r_{o1} // r_{o2}$, obtendo-se desta forma um ganho elevado.

Antes de considerarmos o ganho de tensão com mais pormenor, examinemos a característica de transferência do amplificador CMOS. A fig. 59(c) mostra as características i_D-v_{DS} de Q_1 e, sobreposta, a curva de carga correspondente ao transístor de carga activa Q_2 .

Uma vez que $v_{GS1} = v_I$, a característica de transferência pode ser determinada ponto por ponto através da intersecção das características de Q_1 , correspondentes a diferentes valores de v_I , e a curva de carga.

A abcissa de cada ponto de intersecção dá o valor de v_{DS1} que é igual a v_O . A característica de transferência resultante está esboçada na fig. 59(d), com as suas quatro regiões assinaladas.

Para o funcionamento como amplificador, só a região III tem interesse. Pode mostrar-se (exemplo seguinte) que a característica de transferência na região III é praticamente linear e, devido ao ganho elevado, muito inclinada.

Como vimos atrás, na região III da característica de transferência, o ganho de tensão para pequenos sinais é dado por

$$A_v \equiv \frac{v_o}{v_i} = -g_{m1} [r_{o1} // r_{o2}] \quad (99)$$

Como Q_1 está a funcionar com uma corrente de polarização igual a I_{REF} , g_{m1} pode exprimir-se, usando a Eq. (45), como

$$g_{m1} = \sqrt{2(\mu_n C_{ox})(W/L)_1 I_{REF}} \quad (100)$$

Substituindo este valor na Eq. (99) e usando $r_{o1} = r_{o2} = |V_A| / I_{REF}$, obtemos

$$A_v = -\frac{\sqrt{K_n} |V_A|}{\sqrt{I_{REF}}} \quad (101)$$

Assim, concluímos que o ganho de tensão é inversamente proporcional à raiz quadrada da corrente de polarização.

10.7.1. Exemplo

Consideremos um amplificador CMOS para o qual $V_{DD} = 10$ V, $V_{tn} = |V_{tp}| = 1$ V, $\mu_n C_{ox} = 2 \mu_p C_{ox} = 20 \mu\text{A}/\text{V}^2$, $W = 100 \mu\text{m}$ e $L = 20 \mu\text{m}$ para ambos os tipos de transístores, $|V_A| = 100$ V e $I_{REF} = 100 \mu\text{A}$. Determinemos o ganho de tensão para pequenos sinais e as coordenadas das extremidades da região de amplificador da característica de transferência, i.e., os pontos A' e B'.

$$\begin{aligned} K_n &= \frac{1}{2} \mu_n C_{ox} (W/L) \\ &= \frac{1}{2} \times 20 \times (100/10) = 100 \mu\text{A} / \text{V}^2 \end{aligned}$$

Da Eq. (101) obtemos

$$A_v = -\frac{\sqrt{100 \times 10^{-6}} \times 100}{\sqrt{10^{-4}}} = -100 \text{ V} / \text{V}$$

onde vemos que o ganho é muito maior do que os valores obtidos para os amplificadores NMOS.

As extremidades da região de amplificador da característica de transferência obtêm-se (ver fig. 59) da seguinte maneira:

Primeiro determinamos V_{SG} de Q_2 e Q_3 correspondente a $I_D = I_{REF} = 100 \mu\text{A}$, usando

$$I_D = K_p (V_{SG} - |V_{tp}|)^2 \left(1 + \frac{V_{SD}}{|V_A|} \right)$$

Com $K_p = \frac{1}{2} \mu_p C_{ox} (W/L)$ e $V_{SD} = V_{SG}$ e desprezando por simplicidade o factor $1 + V_{SG} / |V_A|$, obtemos $V_{SG} \cong 2,414$ V. Assim, para o ponto A' temos

$$V_{OA} = V_{DD} - (V_{SG} - |V_{tp}|) = 8,586 \text{ V}$$

Para calcular o correspondente valor de v_I , V_{IA} , igualamos as correntes de dreno de Q_1 e Q_2 ,

$$\begin{aligned} i_{D1} &= K_n (v_I - V_{tn})^2 \left(1 + \frac{v_O}{|V_A|} \right) \\ i_{D2} &= K_p (V_{SG} - |V_{tp}|)^2 \left(1 + \frac{V_{DD} - v_O}{|V_A|} \right) \end{aligned}$$

e tendo em conta que $K_p (V_{SG} - |V_{tp}|)^2 \cong I_{REF}$, obtemos

$$\begin{aligned} K_n (v_I - V_{in})^2 &= I_{REF} \frac{1 + (V_{DD} - v_O) / |V_A|}{1 + (v_O / |V_A|)} \\ &\cong I_{REF} \left(1 + \frac{V_{DD}}{|V_A|} - \frac{2v_O}{|V_A|} \right) \end{aligned}$$

que conduz a

$$v_O = \frac{|V_A|}{2 I_{REF}} \left[I_{REF} \left(1 + \frac{V_{DD}}{|V_A|} \right) - K_n (v_I - V_{in})^2 \right] \quad (102)$$

Com $v_O = V_{OA} = 8,586$ V obtemos o correspondente valor de v_I , i.e., $V_{IA} = 1,963$ V. Uma vez que a largura da região III é pequena, podemos admitir que $V_{IB} \cong V_{IA} \cong 2$ V e, assim, $V_{OB} = V_{IB} - V_{in} \cong 2 - 1 = 1$ V. Substituindo este valor na Eq. (102), obtemos $V_{IB} = 2,039$ V. Assim, um valor mais aproximado para V_{OB} é 1,039 V. A largura da região de amplificador é portanto

$$\Delta V_I = V_{IB} - V_{IA} = 0,076 \text{ V}$$

A correspondente excursão do sinal de saída é

$$\Delta V_O = V_{OA} - V_{OB} = 7,547 \text{ V}$$

pelo que o ganho de tensão para grandes sinais é

$$\frac{\Delta V_O}{\Delta V_I} = \frac{7,547}{0,076} = 99,3$$

que é muito próximo do valor para pequenos sinais (100), indicando que a característica de transferência é bastante linear.

10.8. O seguidor de fonte

Estudámos atrás a configuração do seguidor de fonte. No projecto dos amplificadores integrados MOS, o seguidor de fonte é usado como isolador para se obter uma baixa resistência de saída. A fig. 60(a) mostra um seguidor de fonte como ele é habitualmente ligado num amplificador integrado.

(fig. 60)

Para calcular o ganho de tensão para pequenos sinais e a resistência de saída, mostramos na fig. 60(b) o circuito com as fontes de tensão contínua substituídas por massas e a fonte de corrente contínua substituída por um circuito aberto. Também se mostra a resistência $1/g_m$, que é a resistência equivalente vista entre a fonte e a porta, olhando para a fonte; a resistência $1/g_{mb}$, que é a resistência equivalente entre a fonte e o corpo, olhando para a fonte e, finalmente, a resistência fonte-dreno r_o .

Deve ter-se muito cuidado ao usar este circuito equivalente: $1/g_m$ é a resistência olhando para a fonte; a resistência olhando para a porta é infinita, uma vez que a corrente da porta é zero. Assim, a resistência de entrada do seguidor de fonte é infinita.

A tensão de saída v_o é a tensão aos terminais da resistência total entre a fonte e a massa, que é o paralelo de r_o com $1/g_{mb}$. Para obtermos o ganho de tensão podemos usar a regra do divisor de tensão:

$$\frac{v_o}{v_i} = \frac{[(1/g_{mb}) // r_o]}{(1/g_m) + [(1/g_{mb}) // r_o]} \quad (103)$$

Se $r_o \gg 1/g_{mb}$, vem

$$\frac{v_o}{v_i} \cong \frac{g_m}{g_m + g_{mb}} \quad (104)$$

Substituindo g_{mb} por χg_m , vem finalmente

$$\frac{v_o}{v_i} \cong \frac{1}{1 + \chi} \quad (105)$$

Assim, o efeito de corpo reduz o ganho de um valor próximo da unidade para o valor dado pela Eq. (105). Note-se que este valor do ganho foi obtido sem carga; é o ganho de tensão em circuito aberto. Pode ser usado com a resistência de saída R_o do seguidor de fonte para obtermos o ganho em carga. A resistência de saída é a resistência entre a fonte e a massa com v_i reduzida a zero. Curto-circuitando a fonte de sinal v_i na fig. 60(b), vemos que

$$R_o = (1/g_m) // (1/g_{mb}) // r_o \quad (106)$$